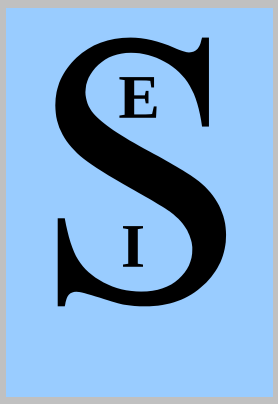
Hahn-Meitner-Institut Berlin

Bericht der Frühjahrstagung der

Studiengruppe für Elektronische Instrumentierung

29. bis 31. März 2004 , im DESY Hamburg



Herausgeber: Dr.-Ing. F. Wulf

HMI-B 599 Berlin, Mai 2004

ISSN 0936 - 0891

Bericht der Frühjahrstagung der Studiengruppe für Elektronische Instrumentierung 29. bis 31. März 2004, im DESY Hamburg

Herausgeber: Dr.-Ing. Friedrich Wulf
HMI-B 599 Berlin, Mai 2004

ISSN 0936 - 0891

Hahn-Meitner-Institut Berlin,
Abteilung Experimentsysteme / DS
Glienicker Str. 100

14109 Berlin

SEITE

Teilnehmerliste

Name	Institut
Badura, Dr. Eugen	GSI Darmstadt
Beck, Dr. Dietrich	GSI Darmstadt
Becker, Heinz	Privat
Bloenningen, Dr. Fred	Bustec Computer GmbH
Borutta, Dr. Hans	TÜV Thüringen
Brand, Dr. Holger	GSI Darmstadt
Brandt, Bernd-August	Privat
David, Dörte	DESY Hamburg
Dickinson, Andrew	Racal Instruments GmbH
Drochner, Dr. Matthias	Forschungszentrum Jülich GmbH, ZEL
Düring, Arp Nico von	Plein & Baus GmbH
Gemmeke, Prof.Dr. Hartmut	Forschungszentrum Karlsruhe IPE
Goettmann, Walter	Hahn-Meitner-Institut Berlin GmbH
Grimm, Bernhard	Max-Planck-Institut für Astronomie
Haeupke,	Struck Innovative Systeme SIS GmbH
Hering, Stephan	powerBridge Computer Vertriebs GmbH
Hermes, Normen	Forschungszentrum Jülich GmbH
Hoffmann, Hans-Jürgen	Forschungszentrum Jülich GmbH
Holler, Dr. York	DESY Hamburg
Hombach, Thomas	Forschungszentrum Jülich GmbH
Hürttlen, Werner	Forschungszentrum Jülich GmbH
Jamal, Rahman	National Instruments
Kammering, Raimund	DESY Hamburg
Kiel, Dr.	Lenze AG
Kleines, Harald	Forschungszentrum Jülich GmbH
Koch, Karsten Dr.	Gesellschaft für Schwerionenforschung
Kordtomeikel, Dirk	Beckhoff Industrie Elektronik
Krause, Helmut	Universität Hamburg II Inst. f. Experimentalphysik
Leich, Dr. Holger	DESY Hamburg
Meier	Schulz - Electronic GmbH
Müller, Dr. Klaus	Forschungszentrum Jülich GmbH
Nelkner, Jürgen	Schulz - Electronic GmbH
Notz, Dr. Dieter	DESY Hamburg
Nowack, Dr. Ing. Gerd	Ruhr-Universität Bochum
Przybilla, Waldemar	Hahn-Meitner-Institut Berlin GmbH
Rausch, Rainer	Forschungszentrum Jülich GmbH
Reinecke, Matthias	DESY Hamburg
Richter, Dr. Mathias	Gesellschaft für Schwerionenforschung
Richter, Günter	Hahn-Meitner-Institut Berlin GmbH
Rönpage, Thomas	National Instruments Germany GmbH
Rüschmann, Gustav	Johann Wolfgang Goethe-Universität, Institut .f .Kernphysik
Schoeneburg, Bernd	DESY Hamburg
Schütt, Jürgen	Universität Hamburg II Inst. f. Experimentalphysik
Simrock, Stefan	DESY Hamburg

SEI

Teilnehmerliste

Spelthann, Hans Dieter	Acqiris Data Conversion Instruments
Stolper, Matthias	DESY Hamburg
Stork, Raimund	Powerbridge Computer Vertriebs GmbH
Thiemer, Uwe	GSI Darmstadt
Vetrov, Dr. Petr	DESY Hamburg
Walter von, Peter	Universität Heidelberg, Physikalisches Institut
Wulf, Dr. Friedrich	Hahn-Meitner-Institut Berlin GmbH
Wüstner, Dr. Peter	Forschungszentrum Jülich GmbH, ZEL
Zillikens, Hans-Peter	Forschungszentrum Jülich GmbH

Teilnehmer der SEI-Frühjahrstagung 2004 im DESY Hamburg

SEI

Vorträge

	Kapitel	Seite
Begrüßung und Organisatorisches Dr. Friedrich Wulf	**0**	**I - XV**
Ein elektronisches Logbuch – Entwicklung und Erfahrungen Raimund Kammering, DESY	**1**	**1 - 11**
Architektur eines Interlok - Systems für TTF2 / XFE H. Leich, DESY	**2**	**12 - 27**
Hermes Recoil Detektor Mathias Reinecke, DESY	**3**	
Digitale Hochfrequenzregelung für den UV-FEL Stefan Simrock, DESY	**4**	**28 - 58**
Temperaturmessung unter 5K, Cryokontroller Bernd Schoeneburg, DESY	**5**	**59 - 70**
Die Historie der SEI-Tagungen Bernd-August Brandt	**6**	**71 - 85**
Professional Data Acquisition And Control Fred Blönningen, RACAL / BUSTEC	**7**	**86 - 98**
Maximale Skalierbarkeit mit LabVIEW **Von der einfachen Datenerfassungsapplikation bis hin zur FPGA-Lösung** Thomas Rönpage, National Instruments	**8**	**99 -114**
EtherCat Dirk Kordtomeikel, Beckhoff	**9**	**115-133**
Ethernet Powerlinks Übersicht Wolfgang Schnurbusch, Ethernet Powerlink, Firma Lenze	**10**	**134-146**
Neue Busstandards, PCI-X, Infiniband, VME 2eSST Stefan Hering, Thomas Holzapfel, powerbridge Computer	**11**	**147-167**
„Neue Produkte“ Raymond Chevalley, Acqiris	**12**	**168-176**
Messung des Echtzeitverhaltens von Simatic S7 Steuerungen im Kontext physikalischer Experimente Harald Kleines, FZJ ZEL	**13**	**177-195**
Roadmap und Grenzen der Halbleitertechnik Prof. Dr. H. Gemmeke, FZK IPE	**14**	**196-209**
Messplatz für Laserinduzierte HF-Leitfähigkeit Günter Richter, HMI-Berlin	**15**	**210-213**
Parallelkursregelung schneller, mobiler Roboter Dr. Gerd Nowack, Ruhr-Universität Bochum	**16**	**214-222**
Serielle Datenübertragung zeitkritischer Signale für Multidetektoren Waldemar Przybilla, HMI-Berlin	**17**	**223-234**

Einleitung

F. Wulf, HMI-Berlin

Der Bericht der Studiengruppe für Elektronische Instrumentierung von der Frühjahrstagung 2004 enthält 17 Vorträge, die vom 29. bis 31. März 2004 am DESY in Hamburg gehalten wurden. Ich danke allen Vortragenden und Autoren für die ausgezeichneten Beiträge und deren Dokumentationen. Mein besonderer Dank gilt Herrn Dr. D. Notz und Kollegen für die ausgezeichnete Organisation und interessante Gestaltung des Rahmenprogramms.

Dank der intensiven Recherche von Herrn Bernd-August Brandt (Sekretär dieser Tagung von 1967 bis 1994) konnte die Entstehung und der Beginn dieser Tagungsreihe genau belegt werden. Die SEI Tagung am DESY in Hamburg ist somit die 88. Tagung der Studiengruppe. Herr Brandt hat in seinem Vortrag "Historie der SEI-Tagungen" mit großer Sorgfalt die einzelnen Aspekte seit Beginn dieser Tagung zusammengestellt. Zu beachten sind auch die weiteren Aktivitäten die aus der "Keimzelle" der 60er Jahre entstanden sind. Bemerkenswert ist weiterhin die Tatsache, dass im Mittel die Beteilung an den Sitzungen sich von 1961 bis heute kaum geändert hat. An dieser Stelle nochmals meinen Dank an Herrn B.-A. Brandt für die umfassende und sorgfältige Zusammenstellung über die Historie der SEI-Tagungen.

Neben den spezifischen Fachthemen wurden die derzeitigen und zukünftigen Lösungen zur schnellen Übertragung von Daten über Kabel- und Backplaneverbindungen vorgestellt. Hierbei sind die seriellen Verbindungen mit ihren hohen Datenraten (u.a. Infiniband 12x ermöglicht eine Bruttodatenrate von 60 Gb/s) stark im Vormarsch. PCI-Express vereinheitlicht die I/O Struktur für Grafik, Netzwerk und Massenspeicher mit einer Bandbreite von derzeit 8 GB/s.

Ethernet für Echtzeitanwendungen führt immer weiter zur Ablösung der unterschiedlichen Feldbussysteme, wobei es auch hierbei mehr als 11 Varianten auf dem Markt gibt. Ethernet Powerlink bietet mit der fortgeschrittenen Standardisierung (Version 2.0, Nov. 2003) und der starken Industriebeteiligung eine zukunftsträchtige Lösung. Durch EtherCAT wird eine kostengünstige Lösung für den Anschluss einzelner I/O Module/Kanäle an das Ethernet mit hoher Datenrate und geringem time jitter ermöglicht. Die EtherCAT Cips sind für Ende 2004 angekündigt. Die Skalierbarkeit von LabVIEW wird durch die FPGA-Programmierung weiter vorangetrieben. Einen Ausblick über die zukünftige Entwicklung der Mikro-Nano Technologie zeigt, dass die Grenzen in den nächsten 10-20 Jahren noch nicht erreicht werden. Es gibt also weiterhin viel zu tun.

Für die kommende Herbsttagung vom 27.9. - 29.9.2004 im Forschungszentrum Rossendorf (Zentralabteilung Forschungstechnik) ist geplant, die Themen EMV und CE-Zeichen sowie bleifreies Löten in den Vordergrund zu stellen.

Berlin, Juni 2004

Ausstellung

Eröffnungsrede Friedrich Wulf

Raimund Kammering

H. Leich

Mathias Reinecke

Stefan Simrock

Bernd Schoeneburg

Bernd-August Brandt

Fred Blönningen

Thomas Rönpage

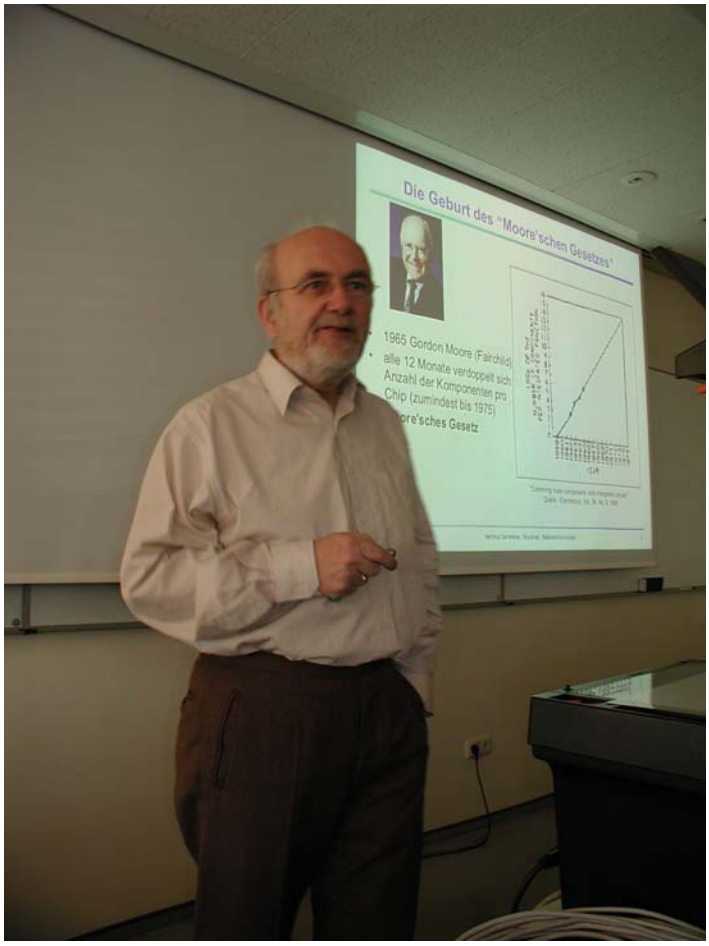
Wolfgang Schnurbusch

Stefan Hering

Thomas Holzapfel

Raymond Chevalley

Harald Kleines



H. Gemmeke

Günter Richter

Gerd Nowack

Waldemar Przybilla

Abschlussrede Friedrich Wulf

Gruppenbild

Ein elektronisches Logbuch
-
Entwicklung und Erfahrungen

Raimund Kammering
-MVP- DESY Hamburg

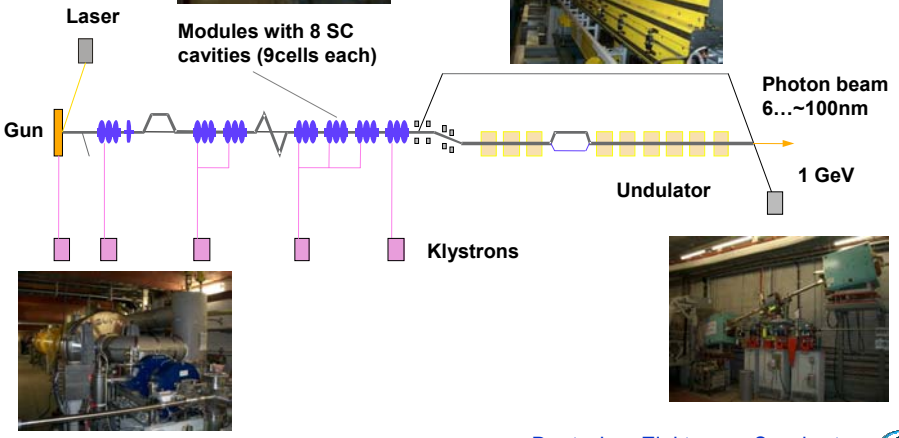
Übersicht

- Die TESLA Test Facility (TTF)
- Das TTF Logbuch
- Die e-Logbuch Technology
  - Architektur
  - XML, XSL etc.
  - Die Benutzeroberfläche (GUI)
- Einige Statistik
- Ausblick und Zusammenfassung

SEI Frühjahrstagung 2004, Hamburg 29.-31. März, R. Kammering
Deutsches Elektronen-Synchrotron
In der Helmholz-Gemeinschaft

Die TESLA Test Facility

TTF 2 / VUV FEL

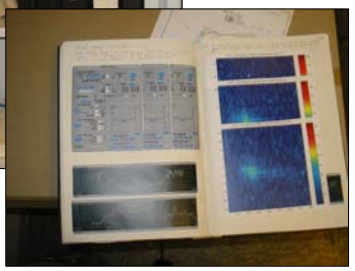


Das TTF Logbuch

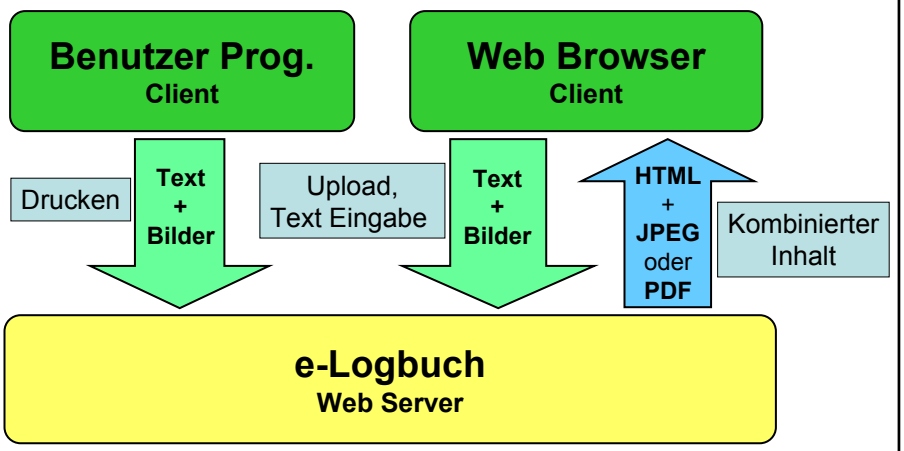
Hiermit haben wir angefangen!

TTF Logbücher
1998 ... 2001

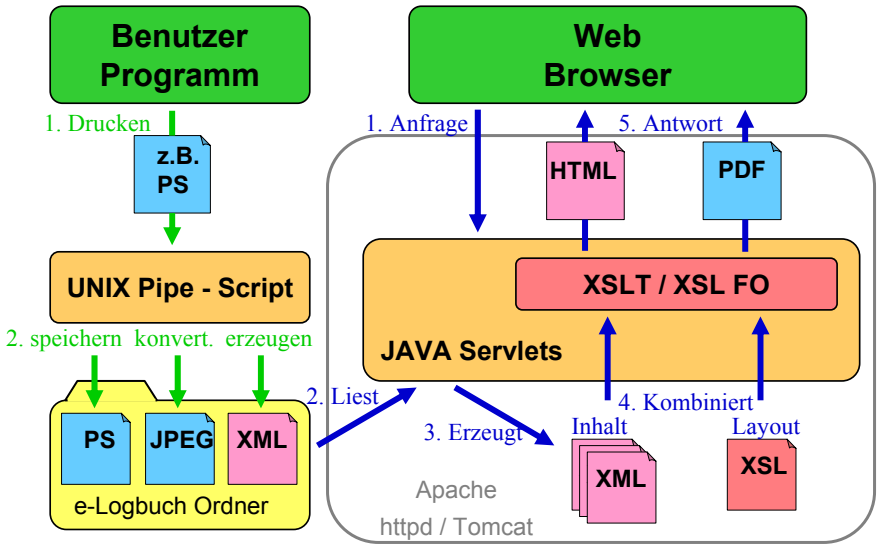
- keine Suche
- *Remote operation*?
- Lesbarkeit …?



Klassische Client – Server Architektur:



DOOCS Die e-Log. Technology - Architektur TESLA



SEI Frühjahrstagung 2004, Hamburg 29.-31. März, R. Kammering
Deutsches Elektronen-Synchrotron
In der Helmholz-Gemeinschaft

Ein typischer Logbuch Eintrag

```
<?xml version="1.0" encoding="iso-8859-1"?>
<list>
  <entry>
    <text>This is the text field of the logbook!</text>
    <title>This is a new logbook</title>
    <isodate>2003-02-07</isodate>
    <time>19:24</time>
    <severity>NONE</severity>
    <category>USERLOG</category>
    <keywords>Linac Status</keywords>
    <author>Kay Rehlich</author>
    <file>new_file.jpeg</file>
    <link>new_file.ps</link>
    ..
  </entry>
  ..
</list>
```



```
<?xml version="1.0"?>
<xsl:stylesheet version="1.0" xmlns:xsl="http://www.w3.org/1999/XSL/Transform">
 <xsl:template match="list">
  <html>
    <body BGCOLOR="#cccccc">
      <TABLE>
        <xsl:apply-templates select="entry">
          <xsl:sort order="descending„
                    select=„time"/>
        </xsl:apply-templates>
      </TABLE>
    </body>
  </html>
 </xsl:template>

 <xsl:template name="entry">
  <TR>
    <TD BGCOLOR="#99ffff">
      <xsl:value-of select="substring(time,1,5)"/>
    </TD>
    <xsl:apply-templates select="author"/>
    <xsl:apply-templates select="title"/>
  </TR>
 </xsl:template>
 ...
</xsl:stylesheet>
```

Template 'list' **:**
- erzeugt HTML Seite
- erzeugt Tabelle
- ruft 'entry' Template für jeden 'entry' in 'list'
- sortiert 'entries' absteigend nach 'time'

Template 'entry' **:**
- erzeugt Tabellenzeile
- erzeugt Tabellenzelle
- fügt Zeit ein
- ruft weitere Templates

```
<?xml version="1.0" encoding="iso-8859-1"?>
<list>
 <entry>
  <title>This is a new logbook</title>
  <isodate>2003-02-07</isodate>
  <time>19:24</time>
  <author>Kay Rehlich</author>
 </entry>
 <entry>
  <title>A second title</title>
  <isodate>2003-02-07</isodate>
  <time>10:17</time>
  <author>Raimund Kammering</author>
 </entry>
</list>
```

XML

```
<?xml version="1.0"?>
<xsl:stylesheet version="1.0„
 xmlns:xsl="http://www.w3.org/1999/XSL/Transform">
 <xsl:template match="list">
  <html>
   <body BGCOLOR="#cccccc">
    <TABLE>
     <xsl:apply-templates select="entry">
      <xsl:sort order="descending„
                select="isodate"/>
     </xsl:apply-templates>
    </TABLE>
   </body>
  </html>
 </xsl:template>
 <xsl:template match="entry">
  <TR>
   <TD BGCOLOR="#99ffff">
    <xsl:value-of select="substring(time,1,5)"/>
   </TD>
   <xsl:apply-templates select="author"/>
   <xsl:apply-templates select="title"/>
  </TR>
 </xsl:template>
 ...
</xsl:stylesheet>
```

XSL

+

19:24	Kay Rehlich	This is a new logbook
10:17	Raimund Kammering	A second title

Arbeitsplatz

Änderungen seit der ersten Stunde

- Verwendung von *JSP* (JAVA server pages) statt HTML
- ermöglicht Benutzung von *JSTL* (JAVA standard tag library)
- somit ist dynamische Konfiguration eines Logbuches möglich

→ Eine zentrale Konfigurationsdatei pro e-Logbuch

```
<!-- define the name of the logbook, displayed on each page -->
<name>TTF eLogBook</name>
…
<!-- period to create a new shift -->
<!-- formats are: Y = year, M = month, W = week, D = day, 3 = 3 shifts a day -->
<new_shift>M</new_shift>

<!-- language code, possible values: en, de -->
<lang_code>en</lang_code>

<!-- date formatting, posssible formats are: -->
<!-- date_fmt>MM/dd/yyyy</date_fmt -->
<!-- date_fmt>yyyy-MM-dd</date_fmt -->
<date_fmt>dd.MM.yyyy</date_fmt>

<!-- title string for each shift in strftime(3C) format -->
<title_date>%B %Y</title_date>

<!-- Shall text be 'above' or 'beside' the images -->
<!-- text_pos>above</text_pos -->
<text_pos>beside</text_pos>
…
<!-- Background color for overall style of the HTML pages (standard rgb notation)-->
<bgcolor>ffffff</bgcolor>
```

Logbuch name

Schichtrhythmus

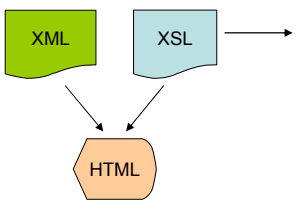
Darstellungssprache

Datumsformat

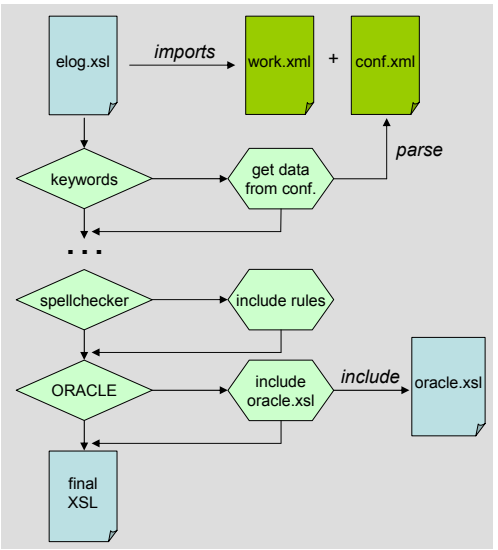
Datumsformat (Titel)

Text layout

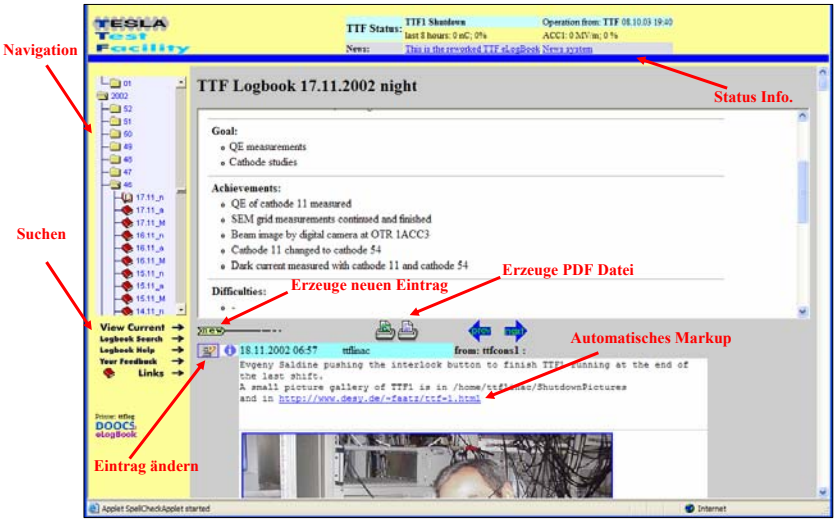
Hintergrundfarbe



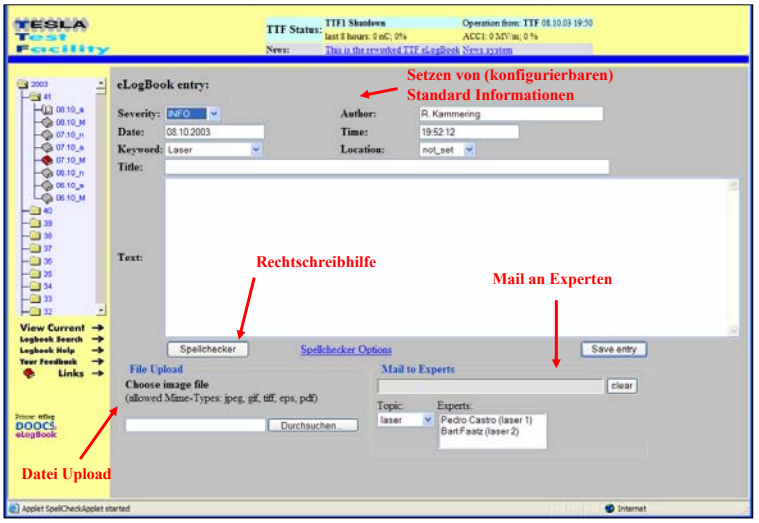
Konfiguration per Logbuch erlaubt modulares XSL Design



Hauptfenster

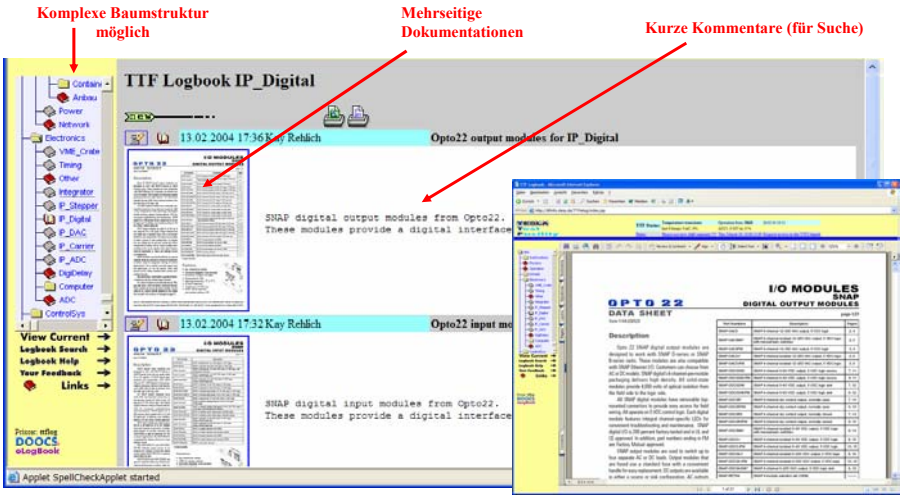


Editierfenster



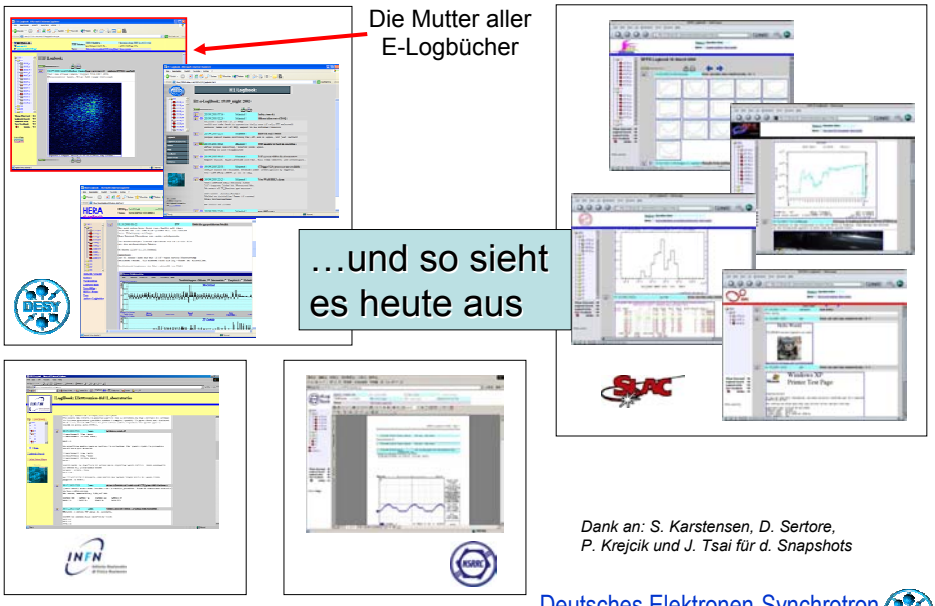
Die e-Log. Technology - GUI

Natürliche Integration von Dokumentationen in d. e-Logbuch



Deutsches Elektronen-Synchrotron
In der Helmholz-Gemeinschaft

Das TTF Logbuch



Dank an: S. Karstensen, D. Sertore, P. Krejcik und J. Tsai für d. Snapshots

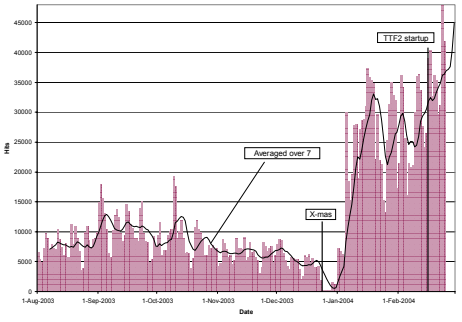
Deutsches Elektronen-Synchrotron
In der Helmholz-Gemeinschaft

Statistik für das TTF e-Lobuch:

- In Betrieb seit: **15. Okt. 2001** bis ??
- ~ **20000** Einträge insgesamt
- ~ **8Gb** Graphische Daten / ~14Mb ASCII Text

Bis heute laufen **27** e-Logbücher auf **12** verschiedenen Servern

DOOCS TTF Logbuch - Statistik TESLA



SEI Frühjahrstagung 2004, Hamburg 29.-31. März, R. Kammering
Deutsches Elektronen-Synchrotron
In der Helmholz-Gemeinschaft

Das elektronische Logbuch:

- ermöglicht vielen Programmen direkte Eingabe
- ist besser lesbar als handschriftliche Aufzeichnungen
- involviert mehr Menschen in d. Maschinenoperation
- ermöglicht Experten (schnell), Kommentare, Tipps, etc. zu geben
- bietet Suchfunktion
- ist **der** Platz für alle Messergebnisse
- ist ein **muss** für *remote operation*
- bringt Erfahrung mit den Web Technologien

→ **Das e-Logbuch ist ein wichtiges GAN Werkzeug**

Mögliche Erweiterungen

- Erweiterung d. Authentifizierung und Autorisierung (LDAP, NIS, …)
- Weiteres Markup zur Textformatierung (*Wiki* Style z.B.: __bold__ wird als: **bold** gedruckt)
- Ausbau des e-Logbuch zu vollwertigem *web service* (SOAP, WSDL, UDDI - um z.B. über nicht lokale e-Logbücher zu suchen)
- ...

Vielen Dank für Ihre Aufmerksamkeit

- **Online Quellen:**
- e-logbook @ TTF: http://tesla.desy.de/doocs/elogbook
- e-logbook zum testen: http://gan.desy.de/guestelog
- Das TTF e-logbook (DESY intern): http://ttfinfo.desy.de/TTFelog

TTF2/XFEL Interlock Architecture

Holger Leich
DESY Zeuthen

⇒**Joint project: DESY Hamburg and DESY Zeuthen**
⇒**People involved:**

DESY Hamburg:

S. Choroba, H.J. Eckoldt, T. Grevsmuehl, O. Hensler, J. Kahl, F.R. Kaiser,

K. Rehlich, S. Simrock

DESY Zeuthen:

A. Kretzschmann, H. Leich, U. Schwendicke, R. Wenndorff

Main Task of the Interlock Sytem

--> Guarantee operator /other persons safety

--> to prevent any damage from the cost expensive components of the RF station

--> also to prevent any damage from other environment

Sources of Interlock Error Signals

- hard component failures (non-reversible hardware malfunction)

  --> broken cable or damaged contact, dead sensor, ...

- soft errors (e.g. sparks in the klystron or wave guide system,

  temperature above a threshold, ...)

- error conditions caused by transient noise from the RF station itself

Components of a TTF2/XFEL RF Station

HV Power Supply
- Provide the input voltage of 0-12 KV to the capacitor bank of the Modulator

Modulator
- Discharges a fraction of the energy stored in the capacitor bank into the pulse transformer. A bouncer circuit will ensure that the 120 kV high voltage output pulse will be flat i.e. voltage drop will not exceed some predefined level.

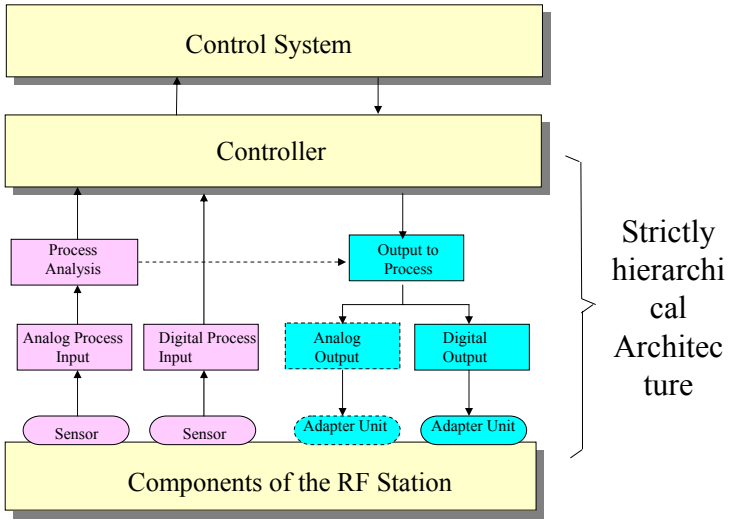
HV Transmission Line
- Connects the Modulator with the pulse transformer.

Pulse Transformer
- Transforms the 12 kV, 1200 A pulse generated by the Modulator into a 120 kV, 120 A pulse driving the Klystron cathode voltage.

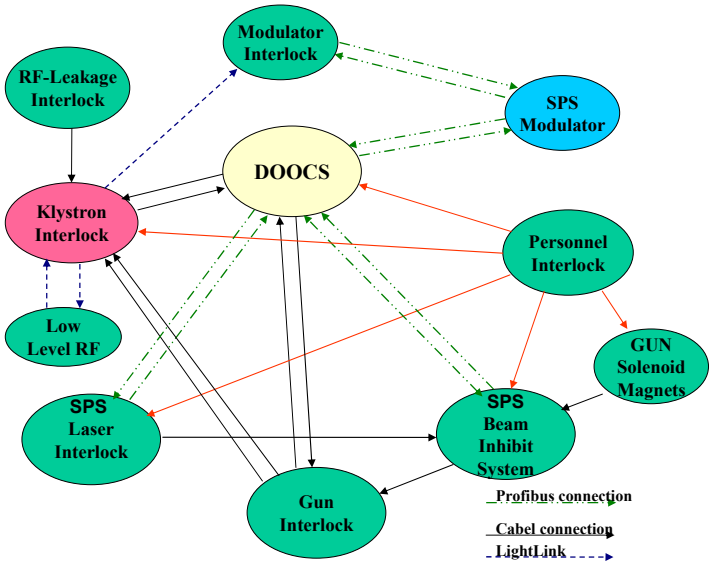
Persons and machine safety systems
- Several personnel and machine safety systems are interacting together to provide a safe operation of the whole system

Low Level RF System (LLRF)

Interlock System Architecture



TTF2/XFEL Interlock Subsystems



Interlock Inputs

- Digital Inputs
  - Oil levels
  - Cooling water flow
  - -Vacuum pump current
- Analog Inputs
  - Oil temperature
  - Cooling water temperature
  - Klystron Filament voltage & current
  - Solenoid voltage & current
  - SF6 gas pressure

Interlock Inputs / Outputs

- Inputs from other Subsystems
  - Persons interlock
  - RF leakage detector
  - Modulator ready
  - Gun interlock
  - RF system ready
- Interlock Outputs
  - Modulator on
  - Heater power supply on
  - Klystron solenoid power supply on
  - RF enable

Response Times

- Ultra Fast (UF): $R_t < 1$ µs
- Fast (F): $R_t = 1 \ldots 5$ µs
- Normal (N): $R_t > 5$ µs

--> Actual implementation only N and F

--> ca. 70 signals to process, number increasing

The Implementation

→ 19" 4U System with dedicated backplane optimized to the application

→ 3U-Eurocard board format with 2 5-Row connectors (CPCI like): → 125 + 110 = 235 pins

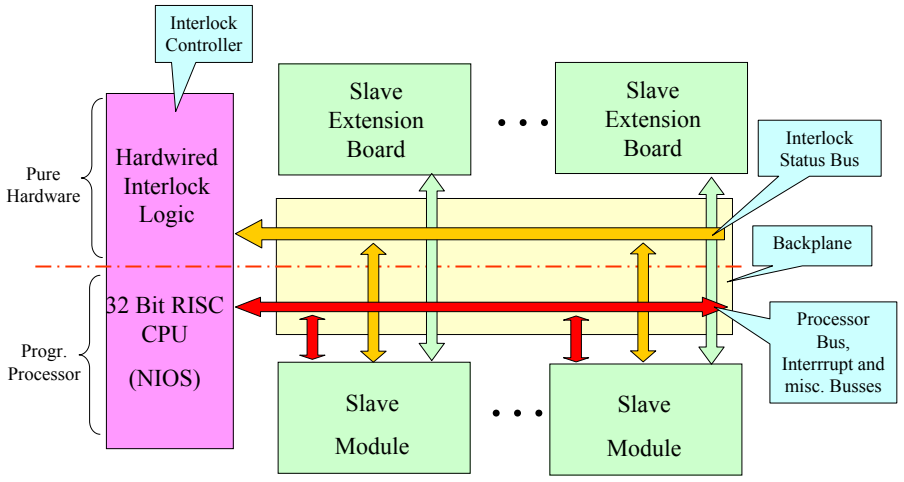
⇒ enough pin resources per slot and to backplane to build a compact interlock/control system

⇒ Front-to-rear connections:	40 Pins
• Control Bus:	50 Pins
• Time Multiplex Bus:	16 Pins
• Service Request lines:	20 Pins (one per slave slot)
• Direct Digital Out:	24 Pins
• Service Request Lines:	20 Pins

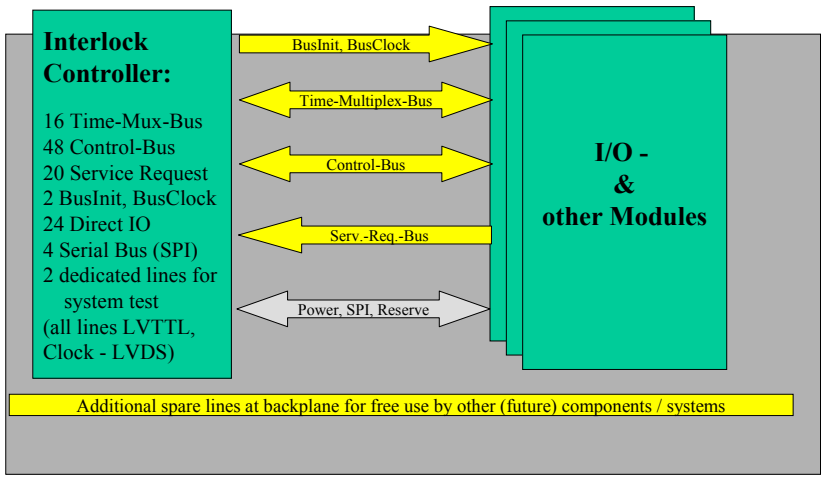
Data throughput:

• Control Bus:	15 MBytes/s
• Time Mux Bus:	updates 125 Status signals within 1µs

Architecture Overview

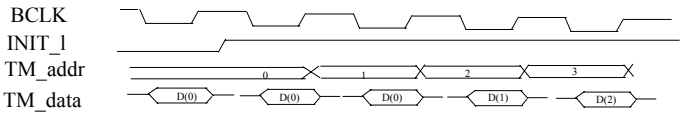


Structure of the Interlock Crate Bus System

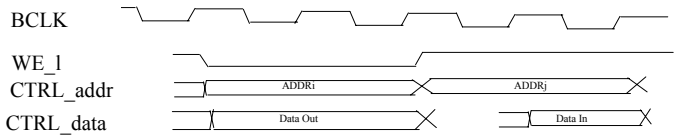


Bus Timing

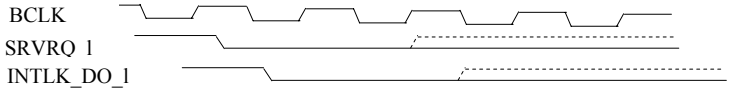
- **Time Multiplex Bus**



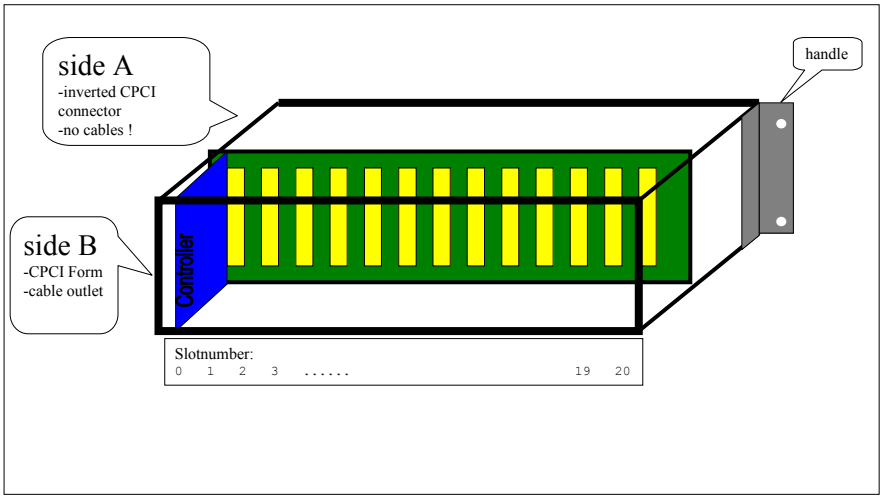
- **Control Bus**



- **Service Request/Direct IO Bus**



Interlock Crate: Layout



Interlock Selftest

Zu testende Komponenten:

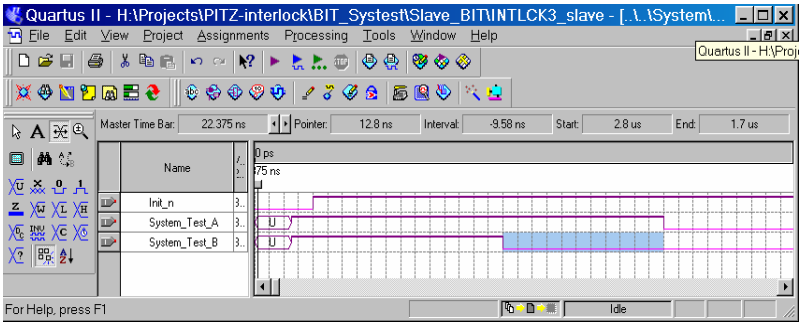
- Controller
- Backplane
- Slaves (alle vorhandenen)
- Netzteil- und Lüfterlogik

Prämissen

- Test der Komponenten in einem speziellen Mode (Systemtest) nach RESET
- Übergang in Interlock-Mode nach fehlerfreiem Test
- Im Interlock-Mode nur noch Test der Komponenten, die der Controller-CPU zugänglich sind (zeitzyklisch, Plausibilität, Watchdog zum Interlock)
- Einfache Logik – möglichst viel von der Controller-CPU erledigen lassen

Realisierung (I)

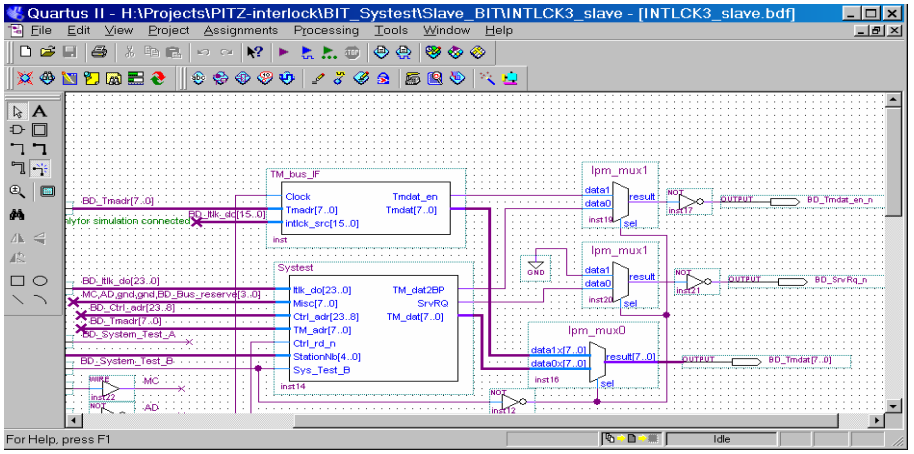
- Controller steuert System_Test_A und System_Test_B
- Slaves erkennen, daß getestet wird, sperren die Freigaben des Interlock



TM-Bus-Test Rest

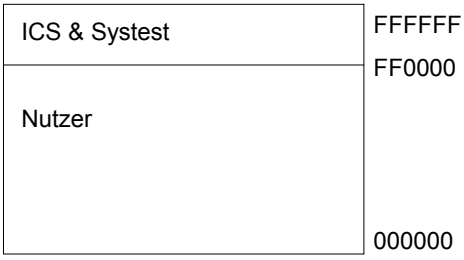
Realisierung (II)

- System_Test_A schaltet per MUX TMdat und TMadr in den Control-Adressraum so daß sie vom Controller getestet werden können.



Randbedingungen (I)

- Memory-Map der Slaves muß einheitlichen Regeln folgen, damit sie getestet werden können:
- Adressraum 0-FFFFFF wird aufgeteilt in Nutzer- und ICS (Identification Control and Status) & Systest-Adressraum



Randbedingungen (II)

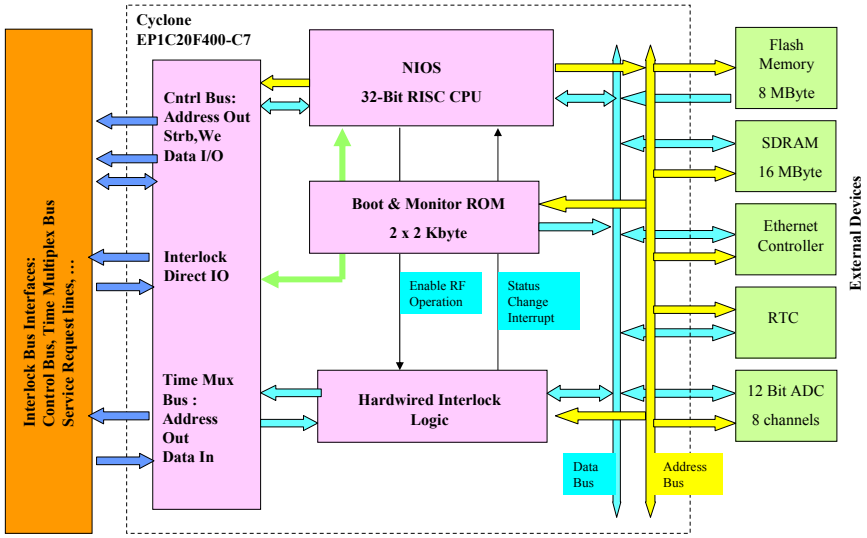
- Jeder Modul erhält eine feste Stationsnummer (im FPGA-Design oder per Drehschalter) und darf **nur** auf der Station (Slot) im Crate stecken, für die er programmiert ist.
- A[23..19] == Stationsnummer im Nutzerbereich
- A[23..13] == 1111 1111 110, A[12..8] == Stationsnummer im ICS-Bereich

System Test space of Module @ Station 20	FFF400-FFF4FF
…	
System Test space of Module @ Station 2	FFE200-FFE2FF
System Test space of Module @ Station 1	FFE100-FFE1FF
reserved for future use	FFE000-FFE0FF
free	
ICS space of Module @ Station 20	FFD400-FFD4FF
…	
ICS space of Module @ Station 2	FFC200-FFC2FF
ICS space of Module @ Station 1	FFC100-FFC1FF
reserved for future use	FF0000-FFC0FF
reserved for special applications	B00000-FEFFFF
address space for Slaves	080000-AFFFFF
reserved for future use	000000-7FFFFF

Modul ID Structure

Field type	Field name	Field length (byte)	example
Binary	Station number	1	18
Binary	A/B-side flag	1	1 (B-side)
ASCII	module name	24	controller
ASCII	Version #	8	1.2
ASCII	Prog. File name	24	Controller1.pof
ASCII	Prog. File date	8	051103

Controller Architecture



Interface to the Control System

The 32-bit RISC processor of the Controller performs all necessary control functions to all slave modules in the interlock crate. The interface to the DOOCS Control System is implemented via Ethernet. A TINE server runs on the NIOS processor and provides an interface to a DOOCS client.

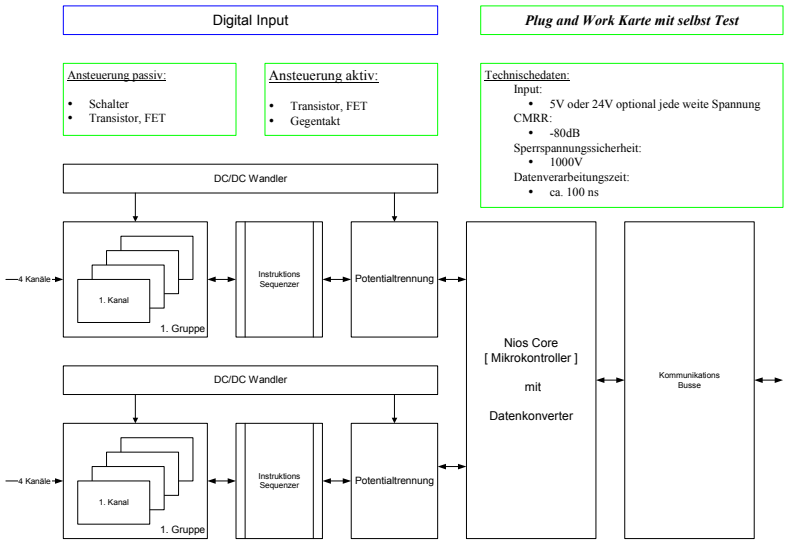
- All status information and all mask data will be implemented as properties in the context of TINE
- All actual values of analog input channels are implemented as properties
- All commands to the interlock crate (to the controller) are implemented as DOOCS properties and may be issued by a DOOCS server
- The actual values of the data mentioned above are stored in the DOOCS History Format

Slave Module Overview

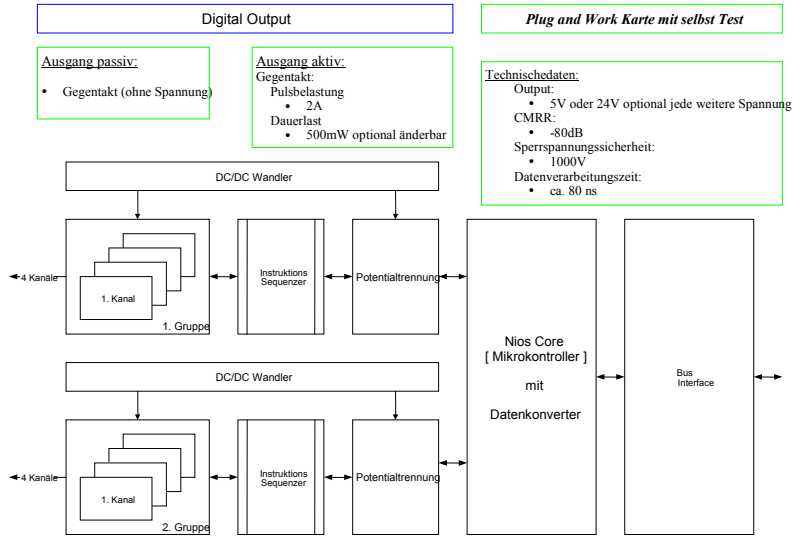
➢ Digital IO LightLink

- Versatile Link (VL)- or ST- Connectors
- Basic card: 4x Input + 4x Output + max. 2 piggyback‘s
- piggyback: either 8x Output (VL)
- or 8x Input (VL)
- or 4x Input & 4x Output (VL)
- or 3x Input & 3x Output (ST)

➢ Digital Input Module



➢ Digital Output Module



➢ Analog Input Module (Temperature & precise Voltage)

Spezifikation	Technische Daten	Einheiten / Zusatzdaten	
Karte allgemein			
	Kanäle pro Gruppe	Anzahl	4
	Gruppen	Anzahl	2
	Gruppen	Potentialfrei	2
	Selbstkalibrierung	alle Kanäle	8
	Selbst-Test	alle Kanäle	8
	Sensoren	Pt-100	
		Pt-1000	
		Pt-1000 Ultra Low	
	Abtastrate	Samples/s	100
	Direktespannungsmessung	Wahlweise	8
Kanal			
	U_{Mess}	$U_{Mess} = U_{Inp} * PGA_{1..128}$	1..128
	U_{Inp}	V	+/- 1.25
	Genauigkeit U_{Inp}	µV	+/- 2
	CMRR	dB	-70
	max. Kabellänge	m	bis 200
	Sperrspannung	V	1000
Temperatur Messung			
	Pt-100		
	Meßbereich min	°C	- 200
	Meßbereich max	°C	+ 800
	Genauigkeit	°C	+/- 0.01
	Meßstrom	mA	1
	Pt-1000		
	Meßbereich min	°C	- 200
	Meßbereich max	°C	+ 800
	Genauigkeit	°C	+/- 0.01
	Meßstrom	mA	1
	Pt-1000 Ultra-Low*		
	Meßbereich min	°C	- 273
	Meßbereich max	°C	+ 800
	Genauigkeit	°C	+/- 0.01
	Meßstrom	mA	1

➢ Analog Input Fast

Spezifikation	Technische Daten	Einheiten / Zusatzdaten	
Karte allgemein			
	Kanäle pro Gruppe	Anzahl	2
	Gruppen	Anzahl	4
	Gruppen	Potentialfrei	4
	Selbstkalibrierung	alle Kanäle	8
	Selbst-Test	alle Kanäle	8
	Abtastrate max	Sampels/s	1 Meg
Kanal			
	U_{Mes}	$U_{Mes} = U_{inp} * PGA_{1,..128}$	1..8
	U_{inp}	V	+/- 10
	Genauigkeit U_{inp}	µV	+/- 152
	CMRR	dB bei 1 MHz	-80
	Eingangsimpedanz	Ω	50 oder 10 Meg
	Kabellänge 10 MΩ	m	20
	Kabellänge 10 MΩ	m	ca. 7
	Abtastrate normal	Sampels/s	800k
	Abtastrate low	Sampels/s	200k
	Eigangssignal		DC to 1 MHz
	Sperrspannung	V	1000
	Datentransfer ADC ➔ Signalkonditioner	Bit Parallel	8

➢ Analog Output

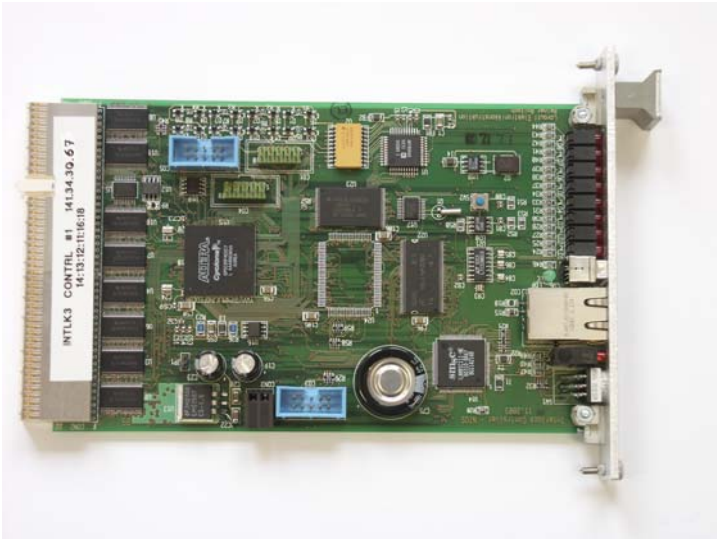
Spezifikation	Technische Daten	Einheiten / Zusatzdaten	
Karte allgemein			
	Kanäle pro Gruppe	Anzahl	4
	Gruppen	Anzahl	2
	Gruppen	Potentialfrei	2
	Selbstkalibrierung	alle Kanäle	8
	Selbst-Test	alle Kanäle	8
	Output	Strom	50
Kanal			
	Genauigkeit	µV	+/- 152
	CMRR	dB bei 1 MHz	-80
	Ausgangssimpedanz	Ω	200
	Kabellänge	m	20
	Updaterate	update/s	100
	Ausgangssignal	V	0..5V
	Ausgangssignal	V	0..10V

Task Matrix

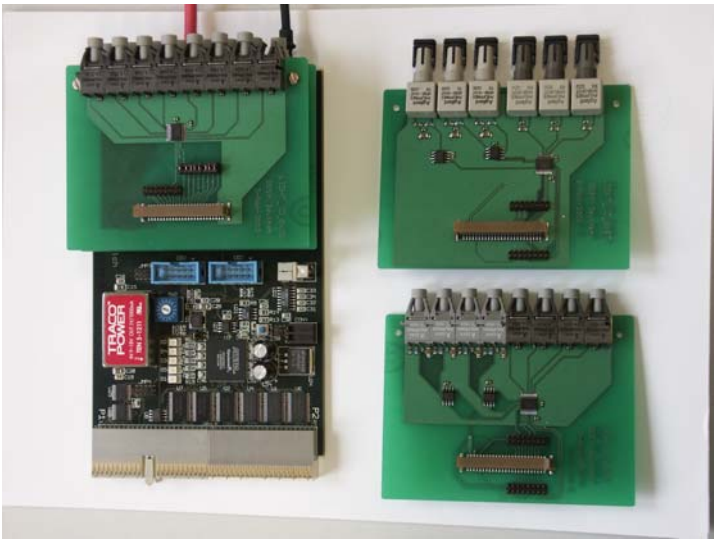
	Task	Resposibility	Status
Hardware	Crate design (mechanics)	Z	done
	Backplane design (Schematics, Layout)	Z	done
	Modul design:		
	– Schematics	Z/HH	done
	– Layout	Z/HH	Partly done
	– FPGA design	Z/HH	Partly done
	– Emb. Processor design	Z/HH	Partly done
Firmware	Power up & periodic system check	Z	done
	Programs for emb. 8051 processors	HH	Partly done
	Subroutines for modul-specific tasks:		
	–SPI routines	Z	done
	–Interlock status readout	Z	done
	–ADC / DAC routines	HH	
Software	RTOS (µCOS-II)	Z	done
	TCP/IP and UDP Stack	Z/HH	Ongoing tests
	DOOCS interface (TINE server)	Z/HH	tbd

New Interlock Crate with Backplane

New Interlock Controller Board (Prototype)



Light Link IO Board (Prototype)



Digitale Hochfrequenzregelung für den UV-FEL

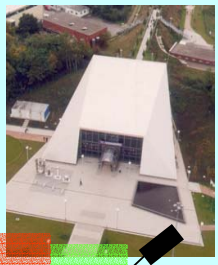
Stefan Simrock

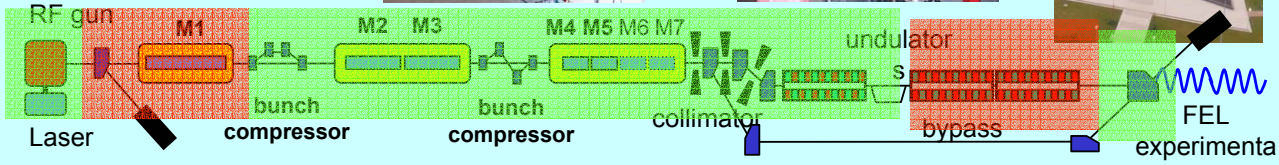
DESY

Outline

- UV-FEL and European X-FEL
- RF Requirements and Control Issues
- RF Control Design Choices
- UV-FEL RF Control
- Conclusion

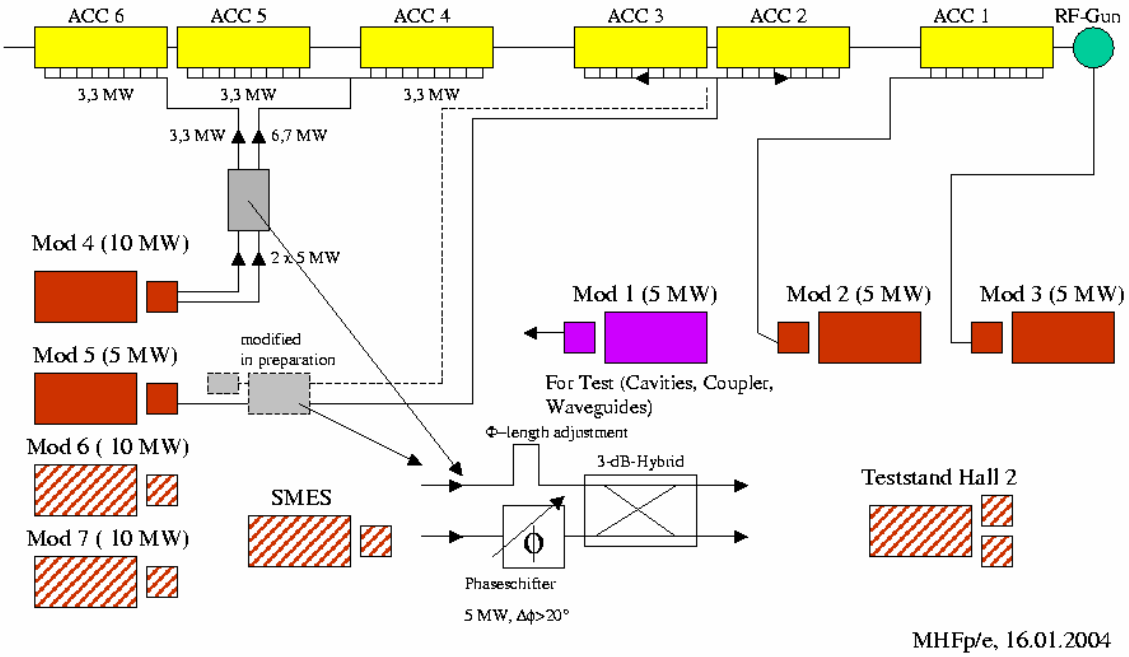
Status of beamline installations



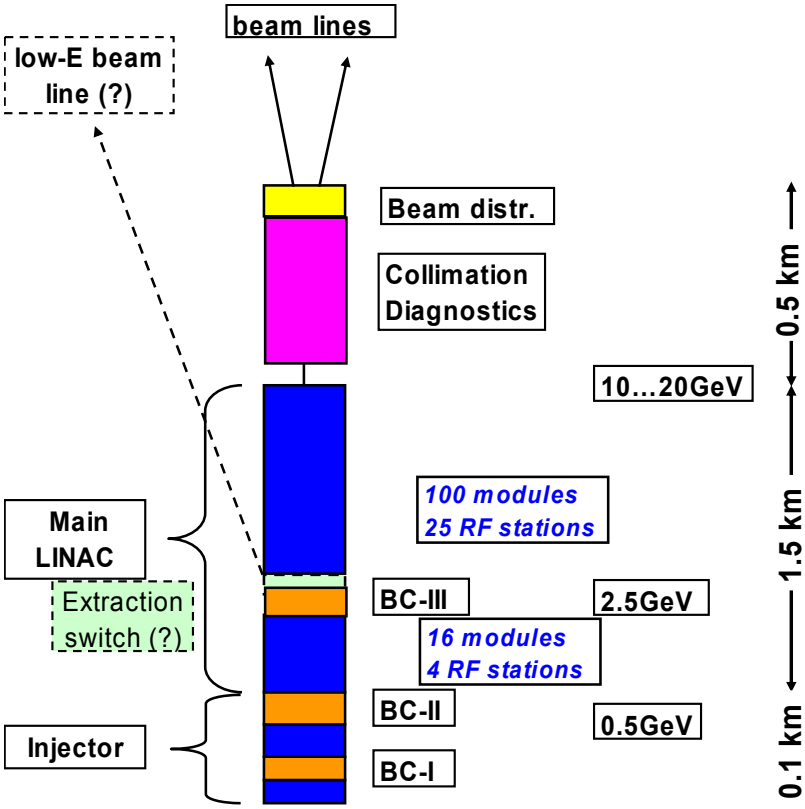


250 m

TTF2 RF System

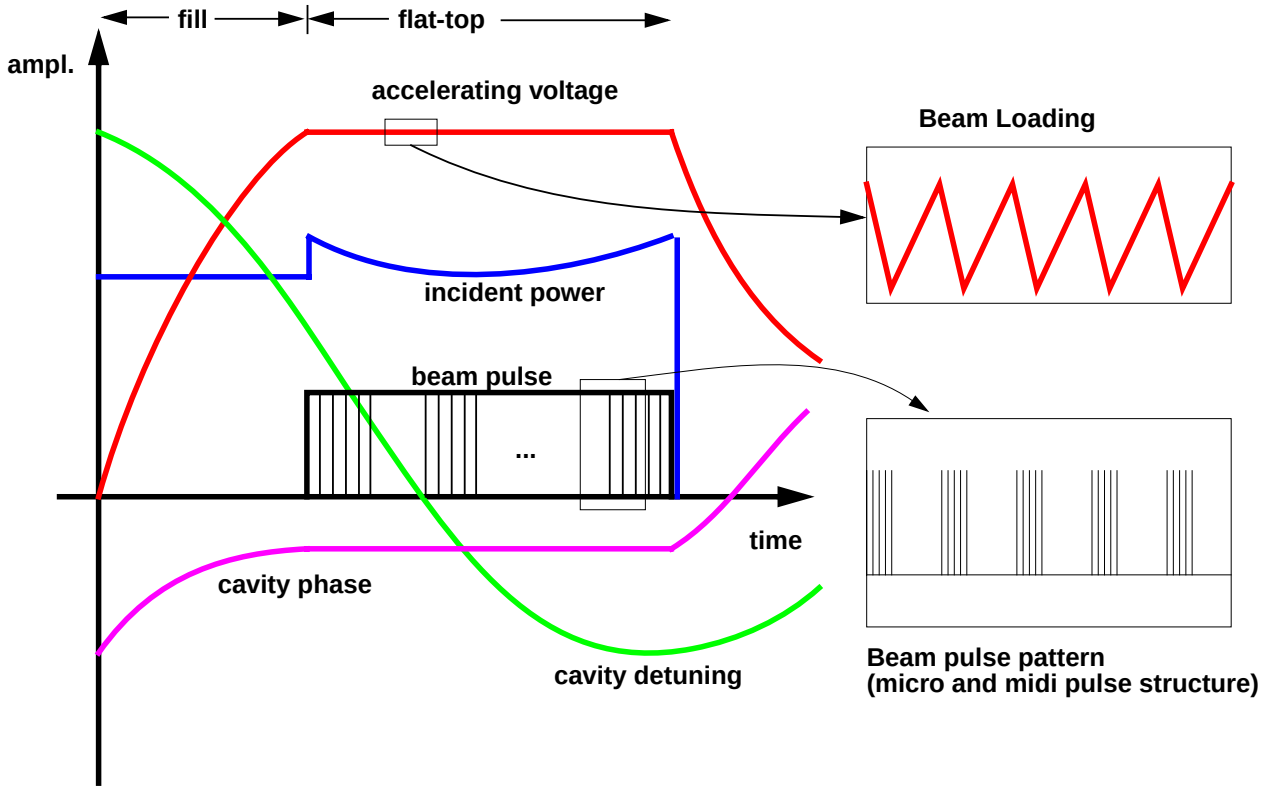


Possible XFEL Layout



18

Typical Parameters in a Pulsed Linac



Requirements for LLRF Controls

- Maintain Phase and Amplitude of the accelerating field within given tolerances to accelerate a charged particle beam
- Minimimize Power needed for control
- RF system must be reproducible, reliable, operable, and well understood.
- Other performance goals
  - build-in diagnostics for calibration of gradient and phase, cavity detuning, etc.
  - provide exception handling capabilities
  - meet performance goals over wide range of operating parameters

Amplitude and Phase Stability

- Typically requirements for $\sigma_E/E < 10^{-4}$ are
  - correlated fast amplitude error : $\sigma_A/A < 10^{-4}$
  - correlated fast phase error (@-3 deg.): $\sigma_\phi < 0.1$ deg.

Note: Must distinguish correlated and uncorrelated errors, intra-pulse, inter-pulse, and long-term (thermal > minutes). Long term stability of better than 1 deg. is difficult to achieve.

Sources of Perturbations

o Beam loading
- Beam current fluctuations
- Pulsed beam transients
- Multipacting and field emission
- Excitation of HOMs
- Excitation of other passband modes
- Wake fields

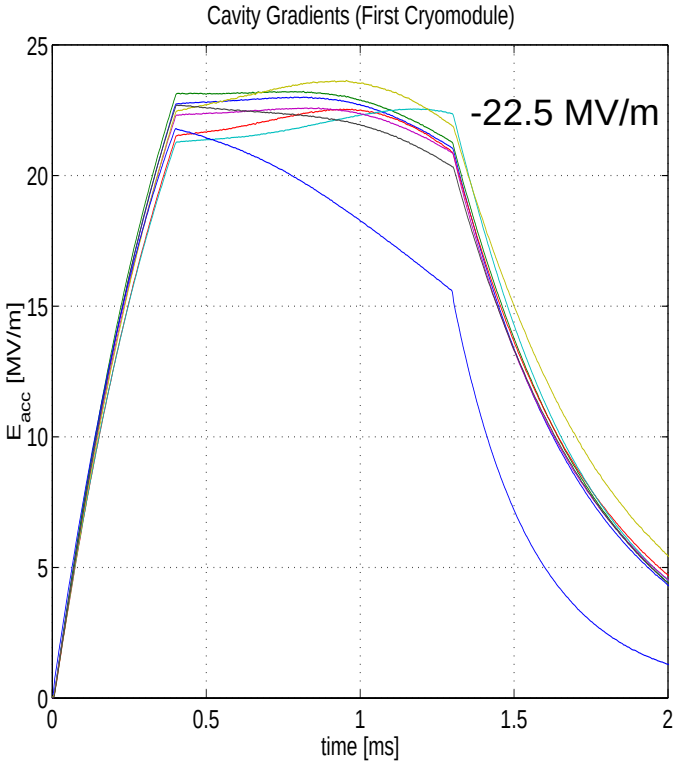
o Cavity drive signal
- HV- Pulse flatness
- HV PS ripple
- Phase noise from master oscillator
- Timing signal jitter
- Mismatch in power distribution

o Cavity dynamics
- cavity filling
- settling time of field

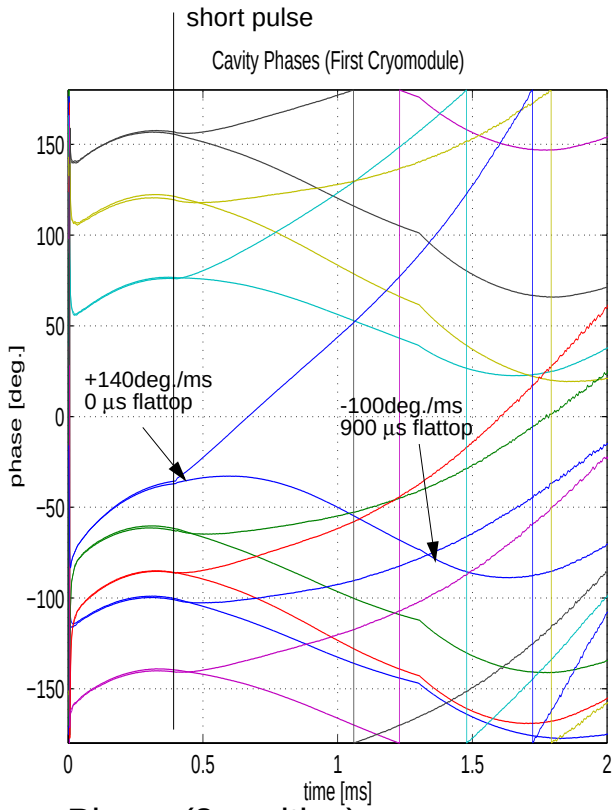
o Cavity resonance frequency change
- thermal effects (power dependent)
- Microphonics
- Lorentz force detuning

o Other
- Response of feedback system
- Interlock trips
- Thermal drifts (electronics, power amplifiers, cables, power transmission system)

Pulsed Operation at High Gradients

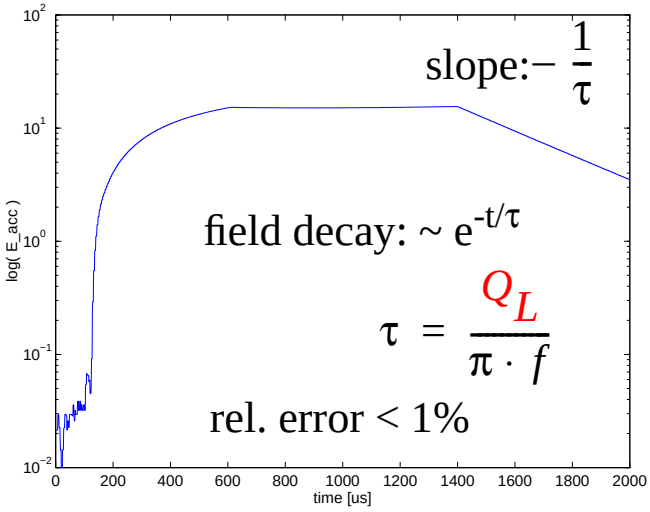


Gradient (8 cavities)

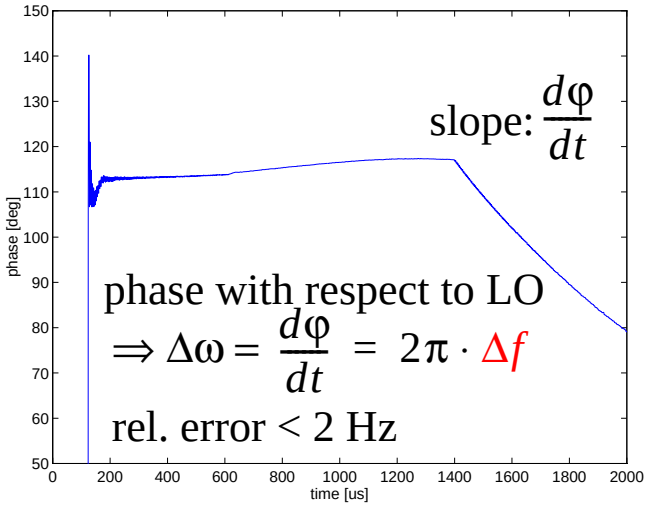


Phase (8 cavities)

Measurement of Cavity Q_L and Detuning

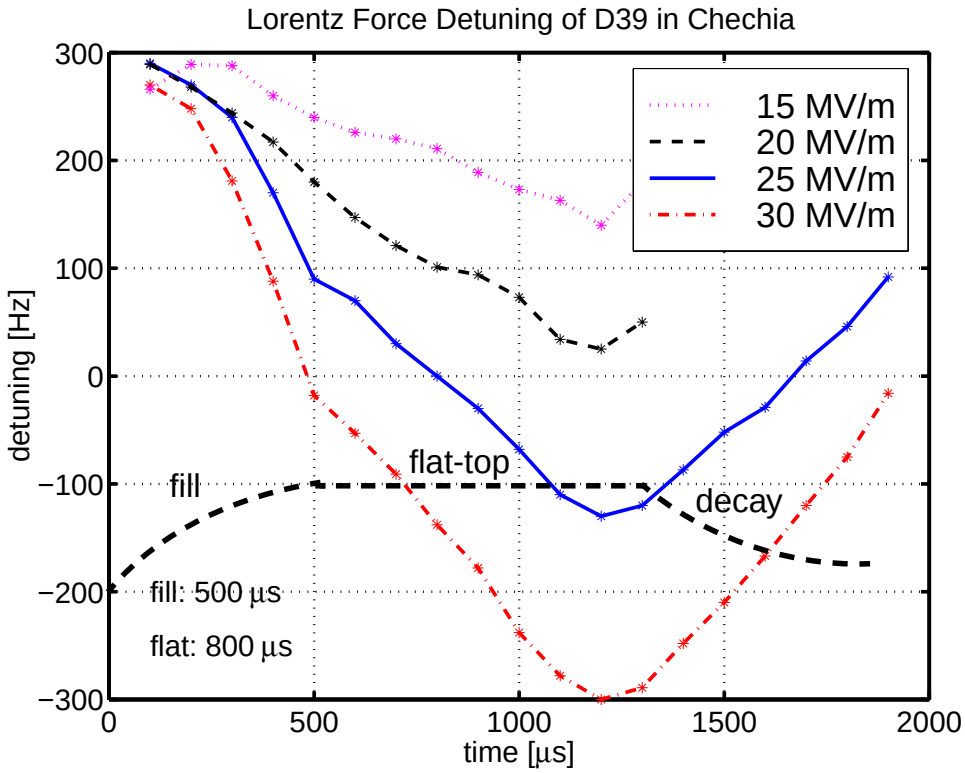


Loaded Q

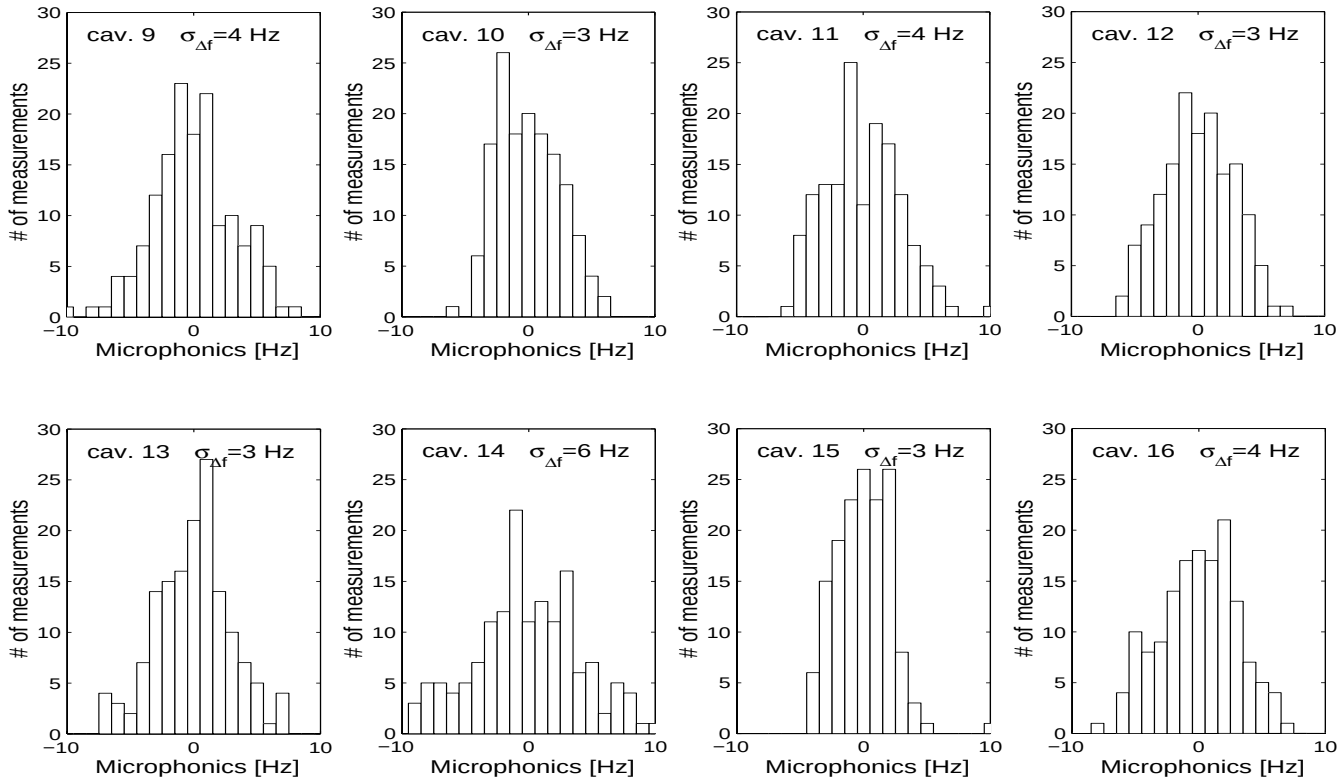


Detuning

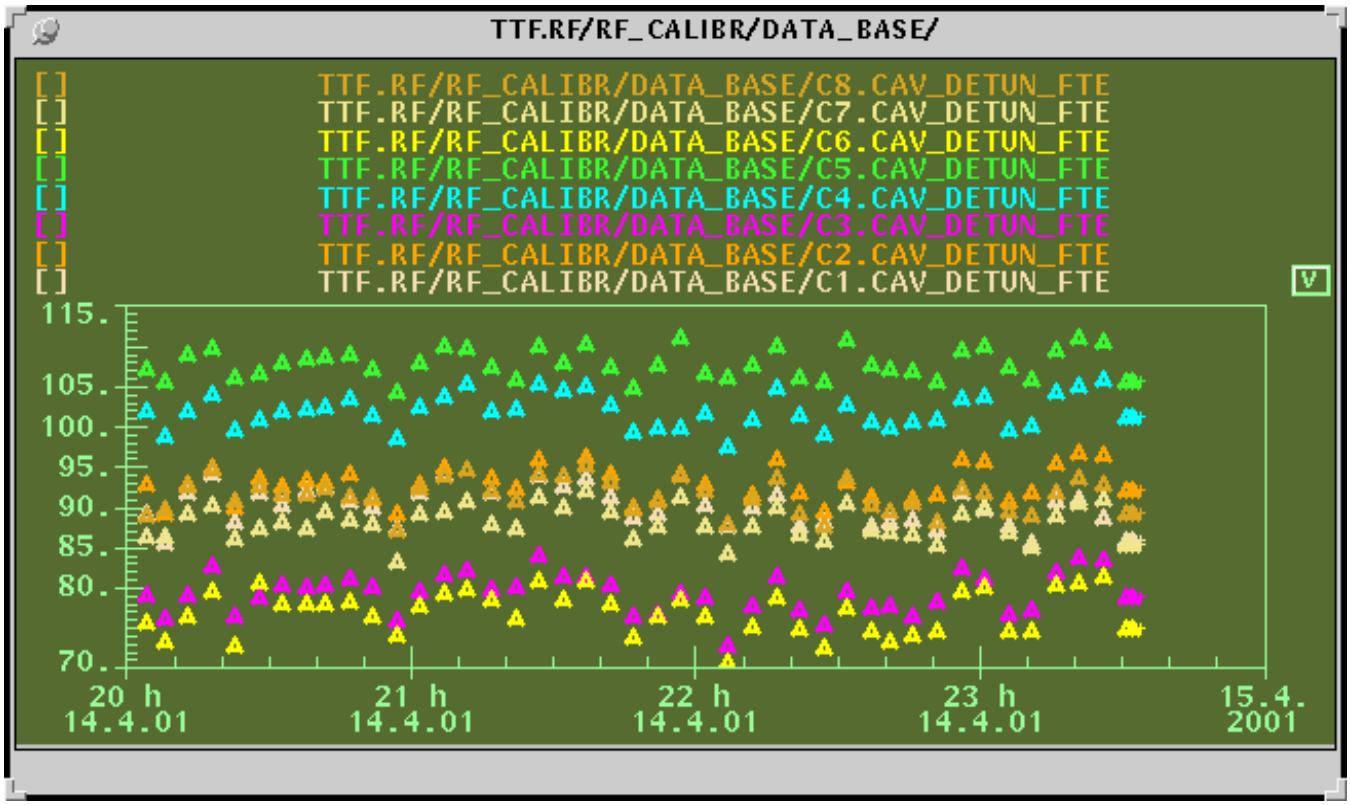
Lorentz Force Detuning



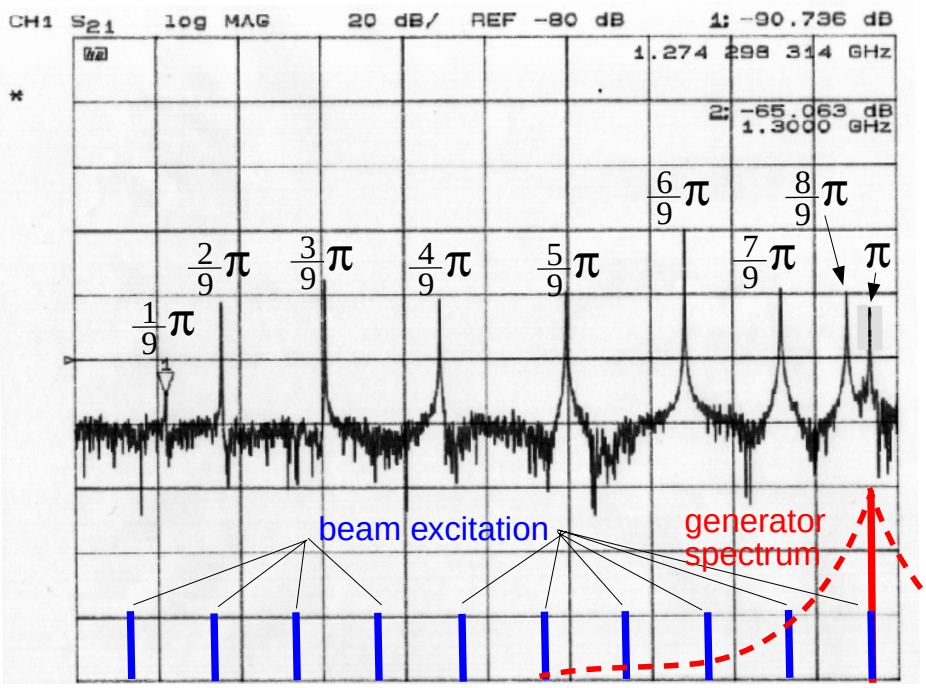
Microphonics at TTF



Long Term Drift of Resonance Frequency



Excitation of other Passband Modes

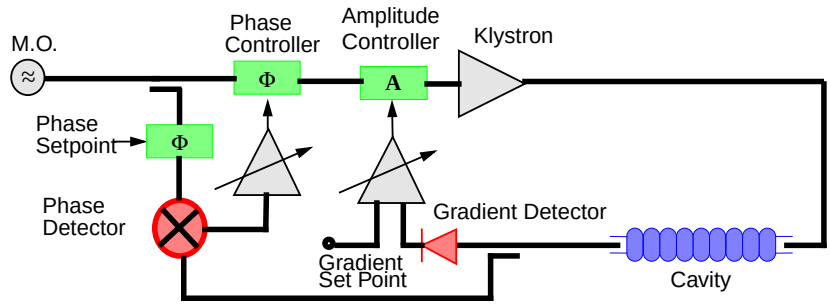


f_{π} = 1300.091 MHz
$f_{8/9\pi}$ = 1299.260 MHz
$f_{7/9\pi}$ = 1296.861 MHz
$f_{6/9\pi}$ = 1293.345 MHz
$f_{5/9\pi}$ = 1289.022 MHz
$f_{4/9\pi}$ = 1284.409 MHz
$f_{3/9\pi}$ = 1280.206 MHz
$f_{2/9\pi}$ = 1276.435 MHz
$f_{1/9\pi}$ = 1274.387 MHz

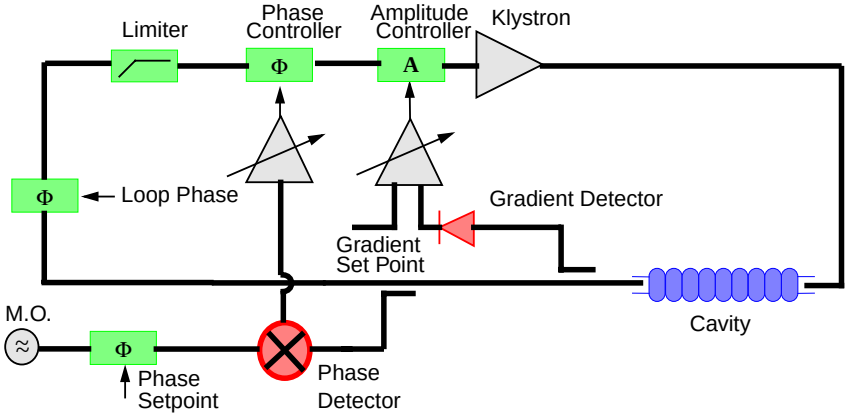
Control Choices (1)

- Self-excited Loop (SEL) vs Generator Driven System (GDR)
- Vector-sum (VS) vs individual cavity control
- Analog vs Digital Control Design
- Amplitude and Phase (A&P) vs In-phase and Quadrature (I/Q) detector and controller

Control Choices (2)

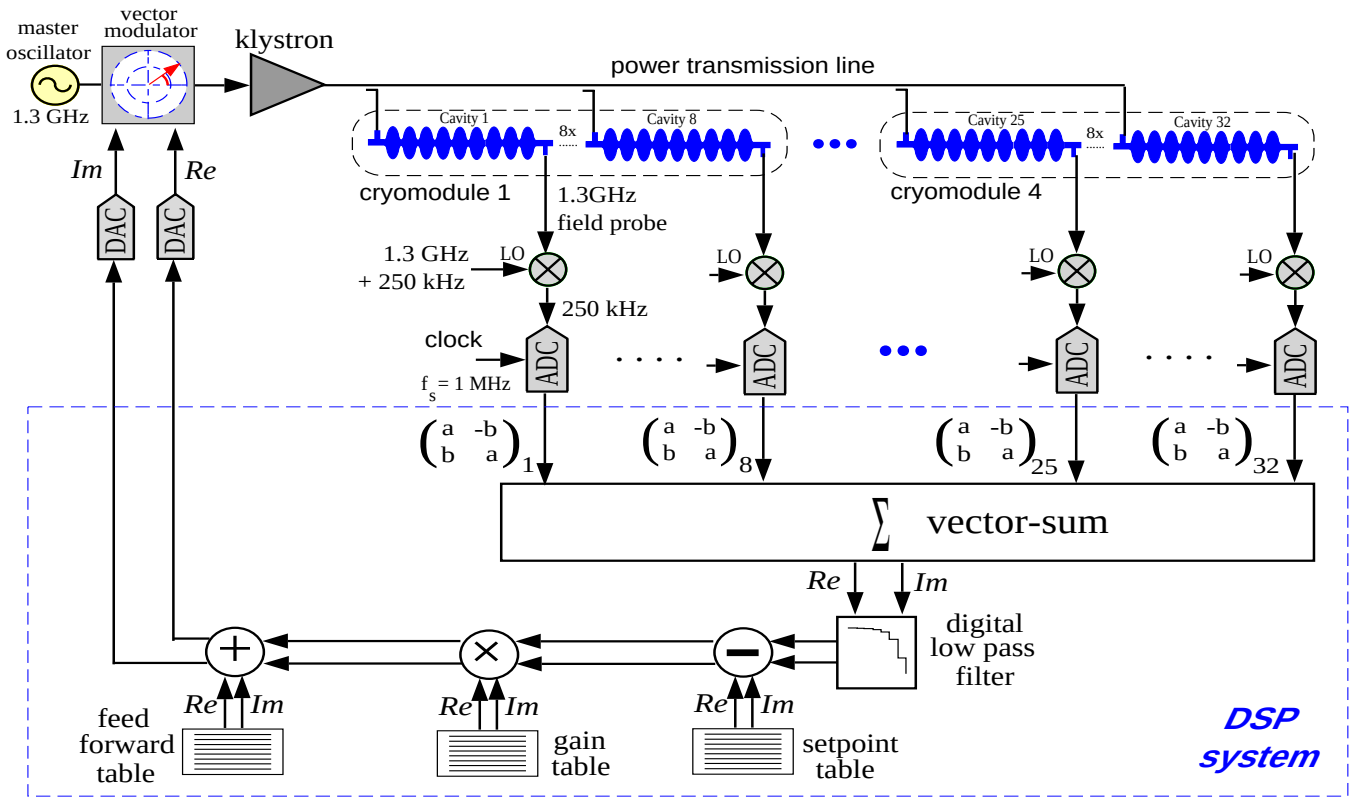


Generator Driven Resonator

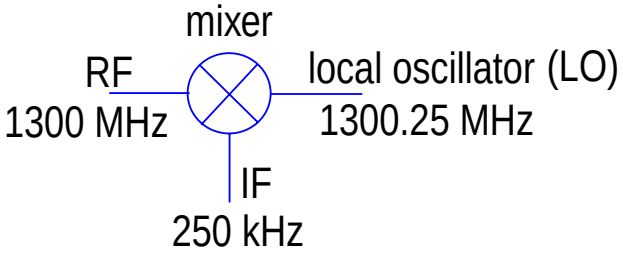


Self Excited Loop

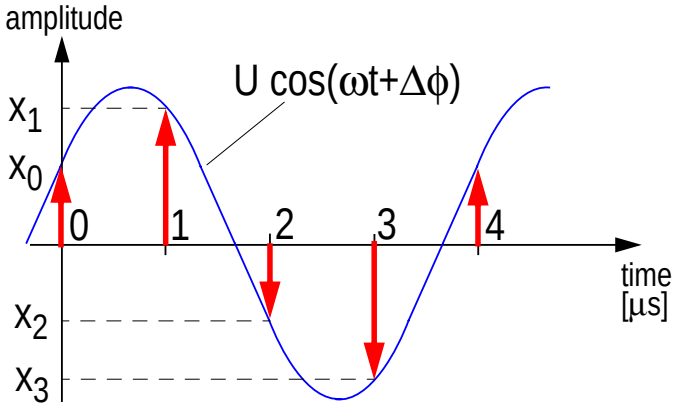
Digital Control at the TTF



Digital I/Q Detection

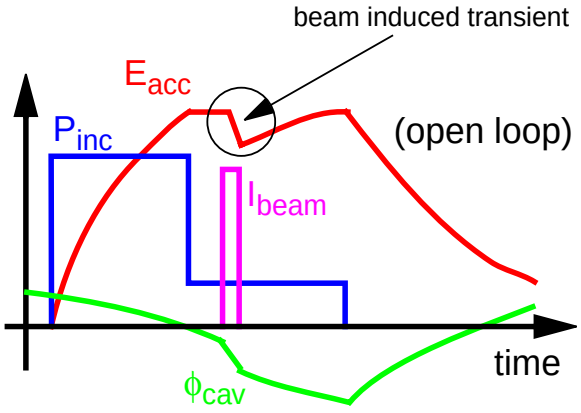


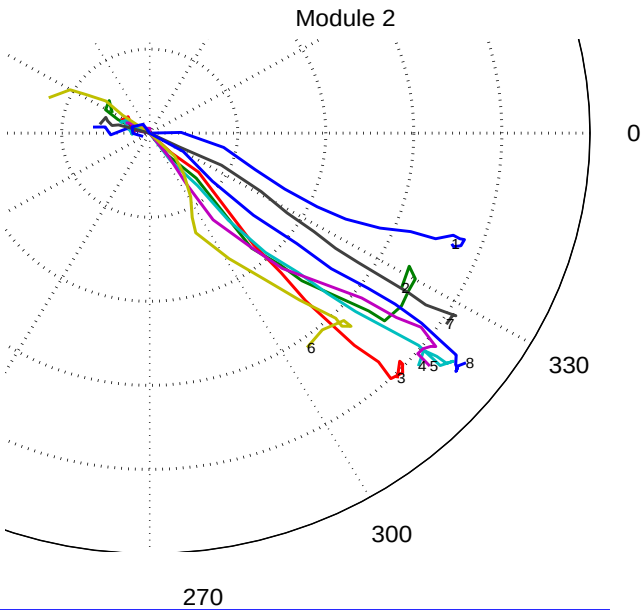
- downconversion of cavity field to IF frequency at 250 kHz
- complete phase and amplitude information of the accelerating field is preserved.

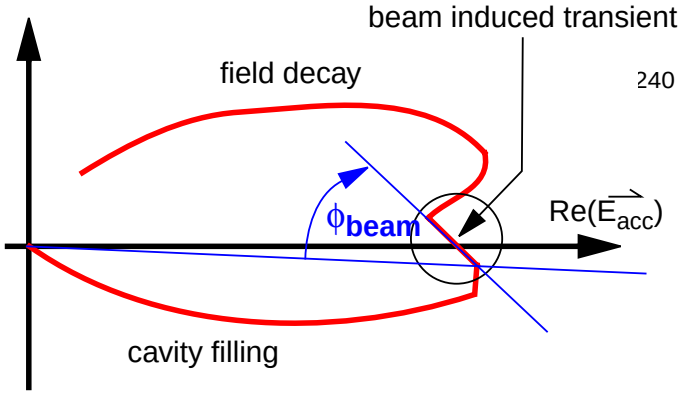


- sample IF signal at 1MHz rate
- subsequent samples describe real and imaginary component of the cavity field.

Beam Transient based Phase and Gradient Calibration



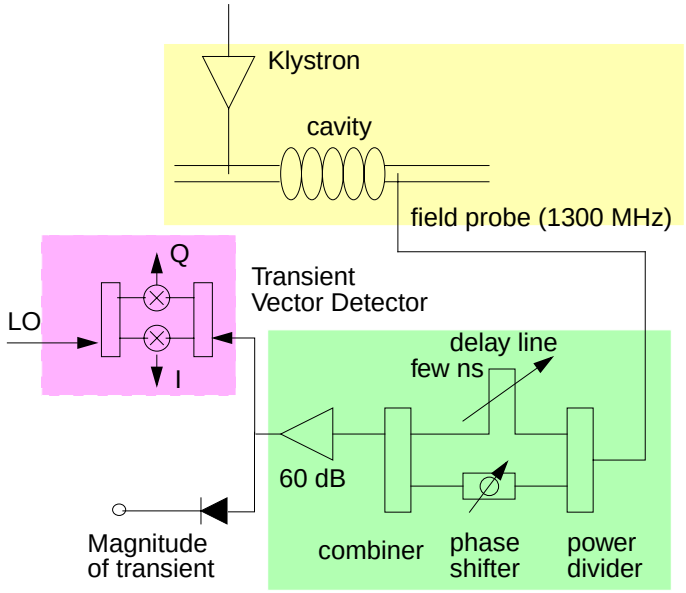




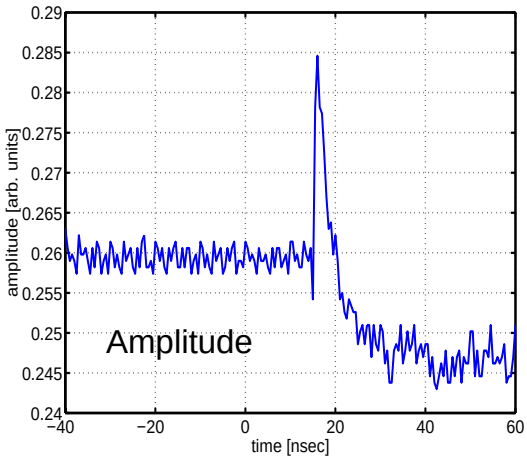
for $\Delta t \ll \tau_{cav}$:

$$\Delta V_{ind} = I \cdot \Delta t \cdot \left(\frac{r}{Q}\right) \cdot \pi \cdot f$$

Single Bunch transient Detection

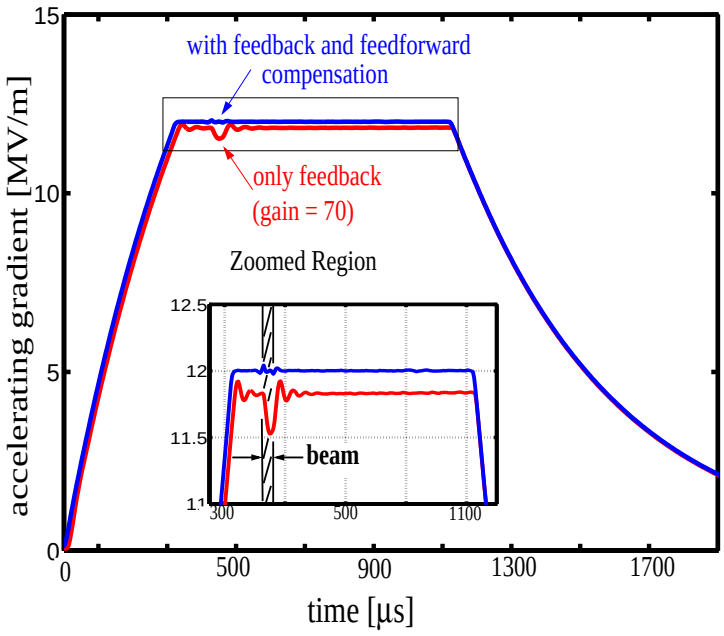


Principle of high resolution transient detector

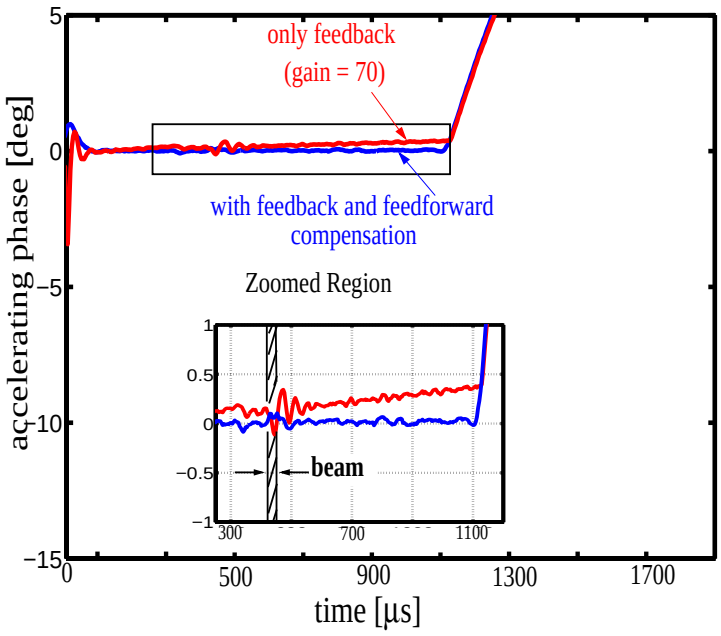


Single Bunch Transient (ΔA/A=0.1%)

Performance at TTF (1)

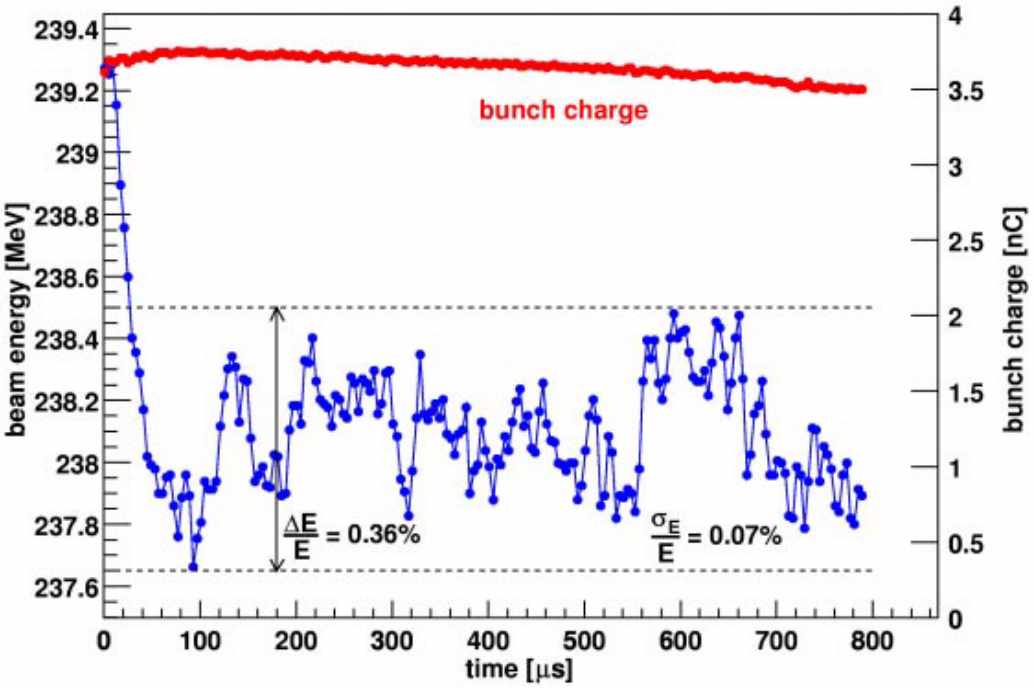


Amplitude



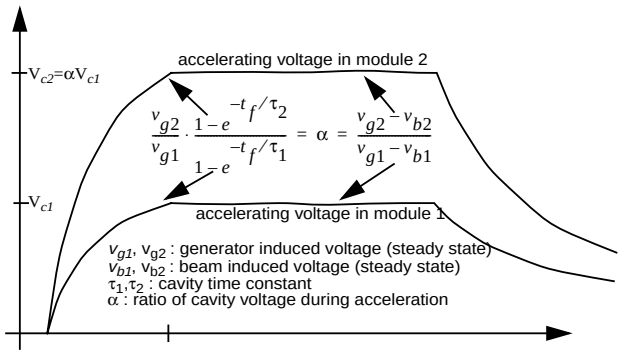
Phase

Performance at TTF (2)



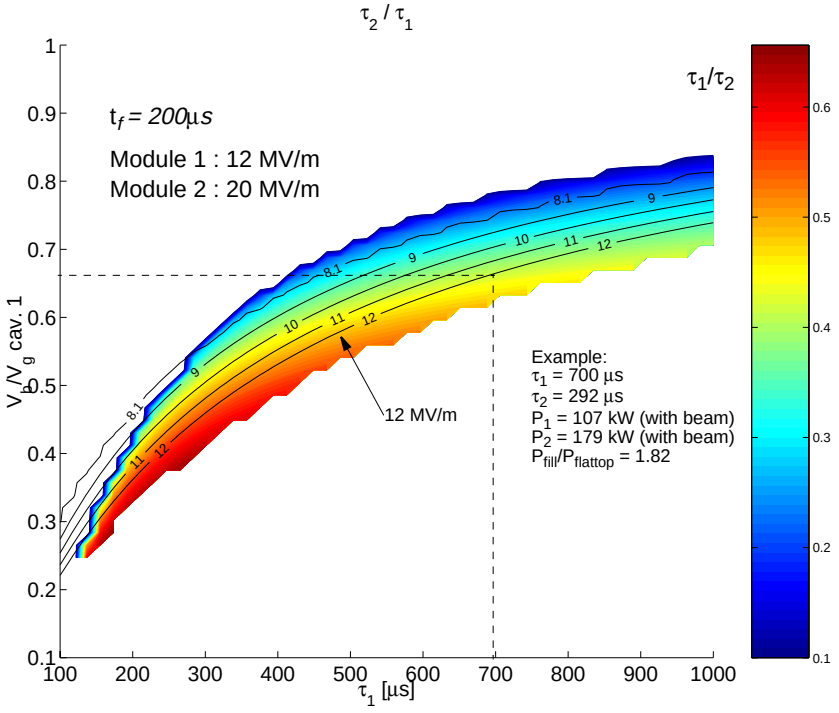
Operation with long beam pulses

Operation at Different Gradients

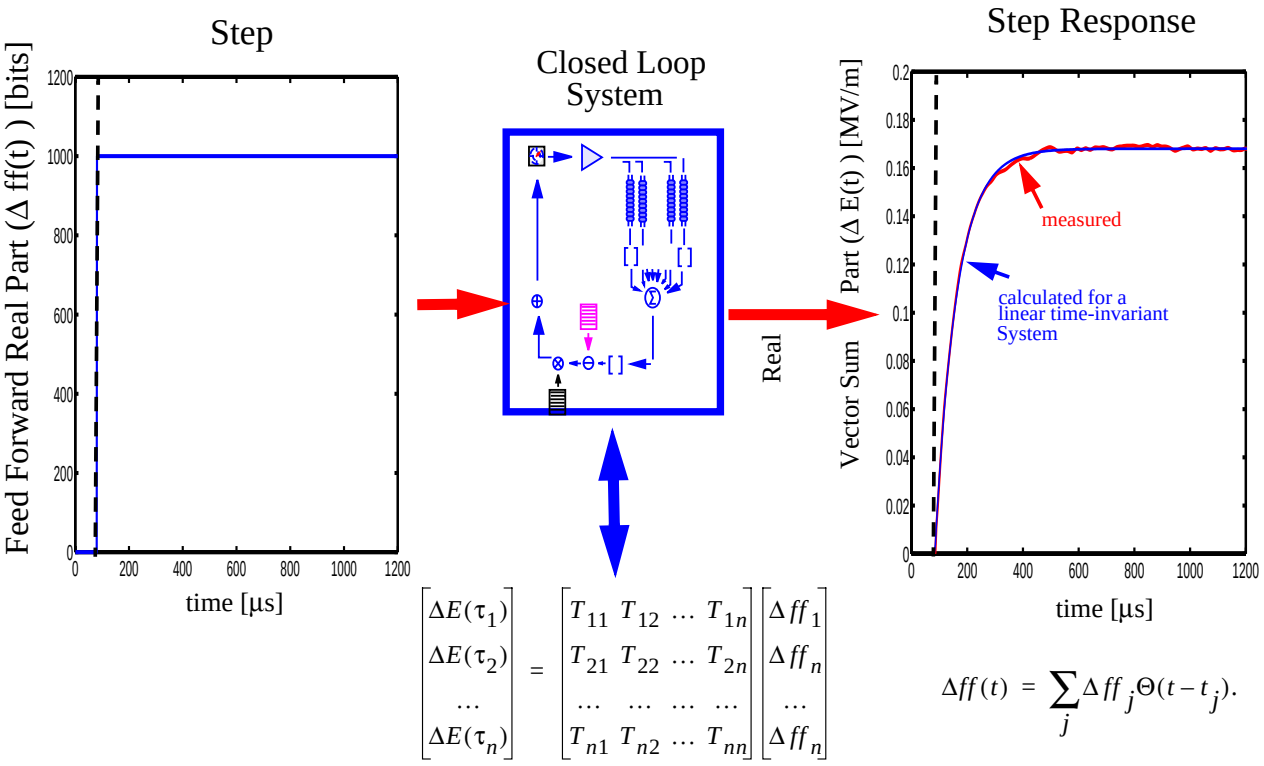


Operation at different gradients is only possible in narrow parameters range:
- gradient
- beam current

Deviation from this conditions leads to slopes on individual gradients.



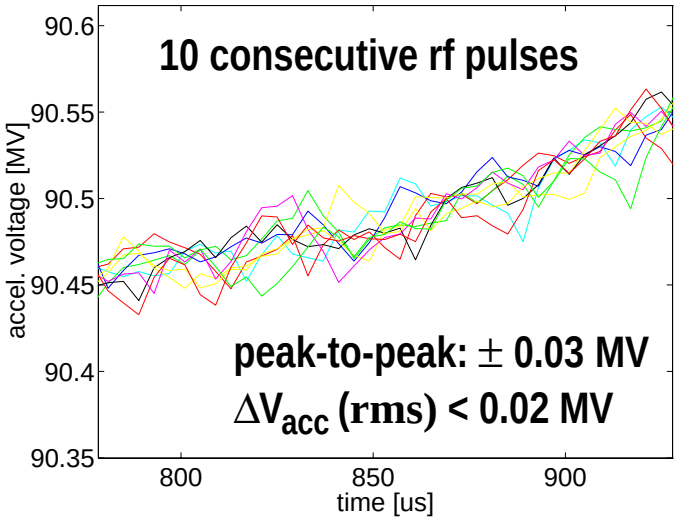
Adaptive Feedforward



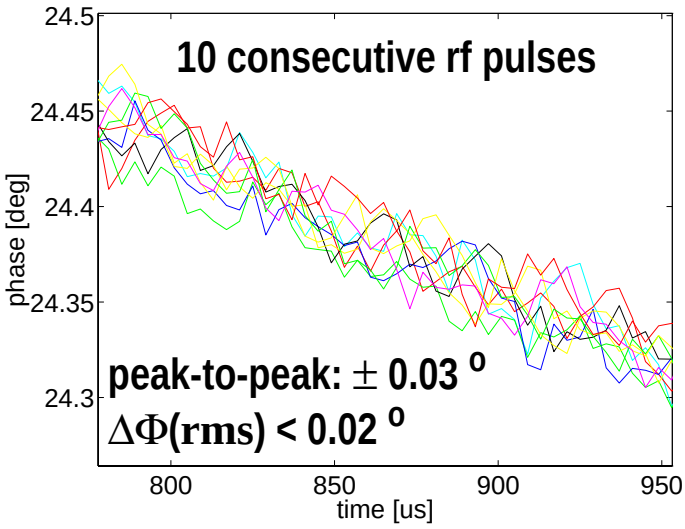
$$\begin{bmatrix} \Delta E(\tau_1) \\ \Delta E(\tau_2) \\ \dots \\ \Delta E(\tau_n) \end{bmatrix} = \begin{bmatrix} T_{11} & T_{12} & \dots & T_{1n} \\ T_{21} & T_{22} & \dots & T_{2n} \\ \dots & \dots & \dots & \dots \\ T_{n1} & T_{n2} & \dots & T_{nn} \end{bmatrix} \begin{bmatrix} \Delta ff_1 \\ \Delta ff_n \\ \dots \\ \Delta ff_n \end{bmatrix}$$

$$\Delta ff(t) = \sum_j \Delta ff_j \Theta(t - t_j).$$

Reproducibility of Subsequent Pulses of Vector-Sum

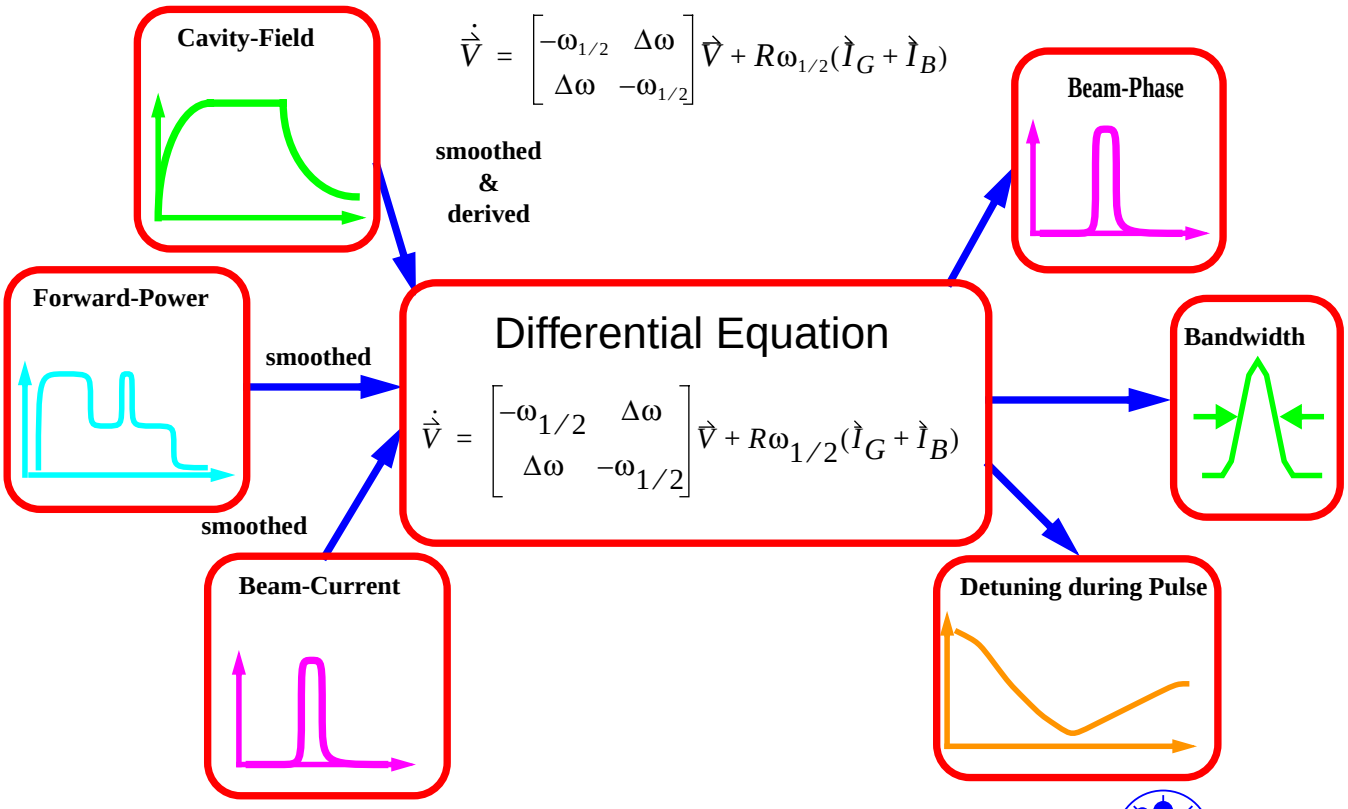


Gradient

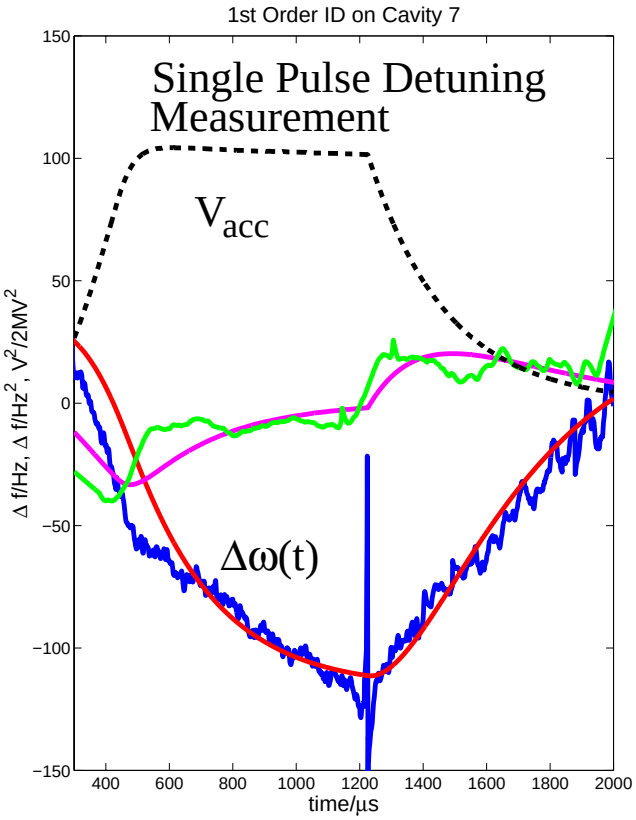


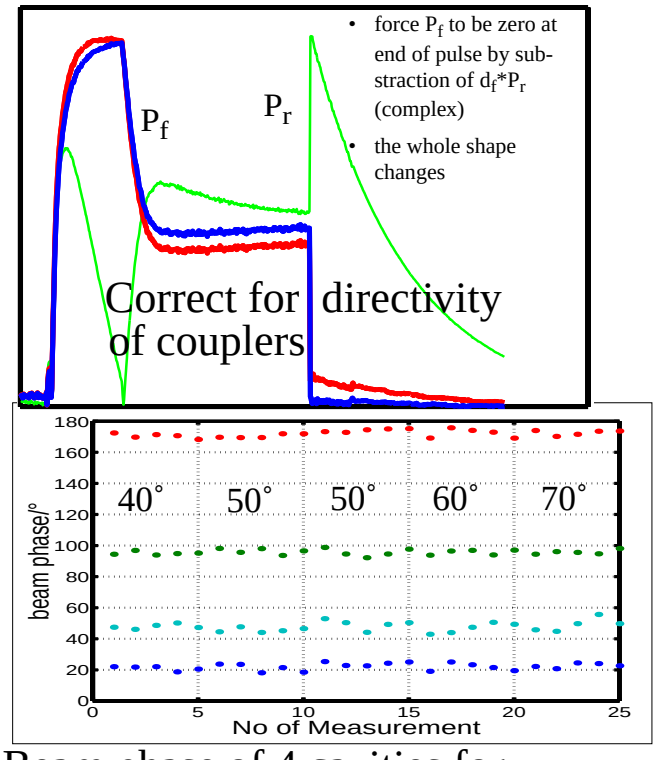
Phase

System Identification (1)



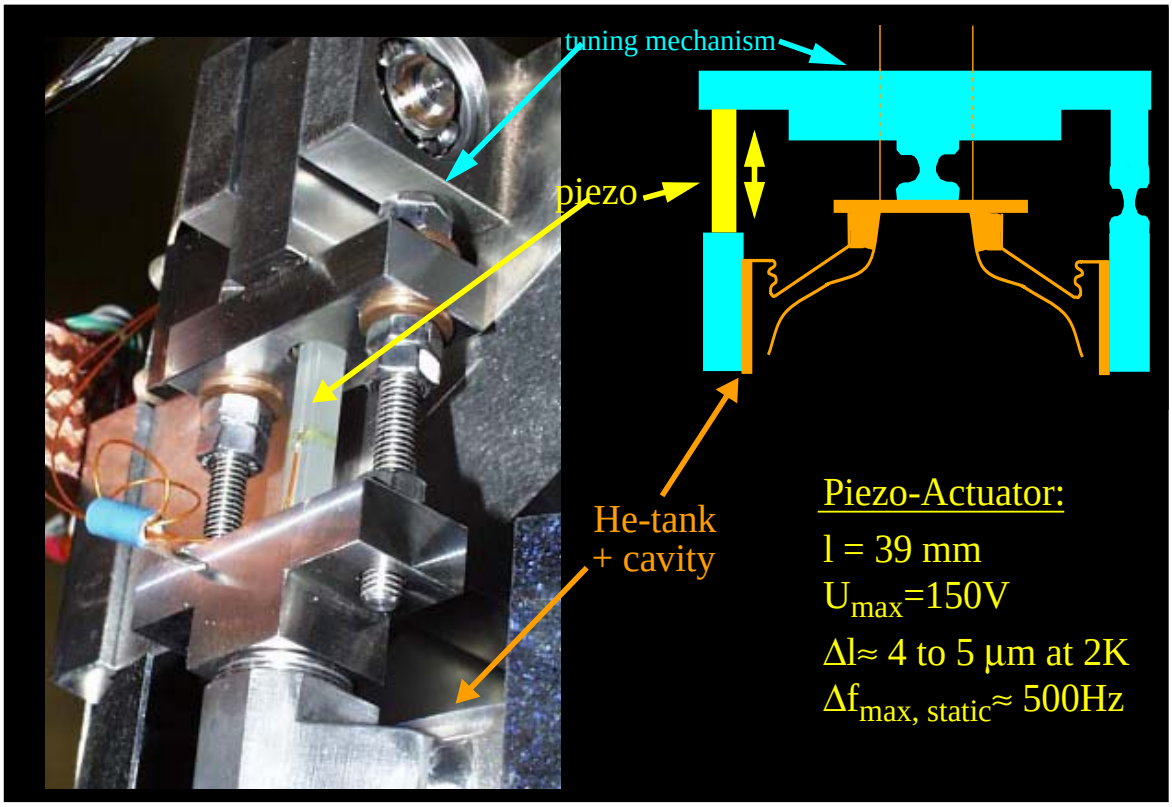
System Identification (2)



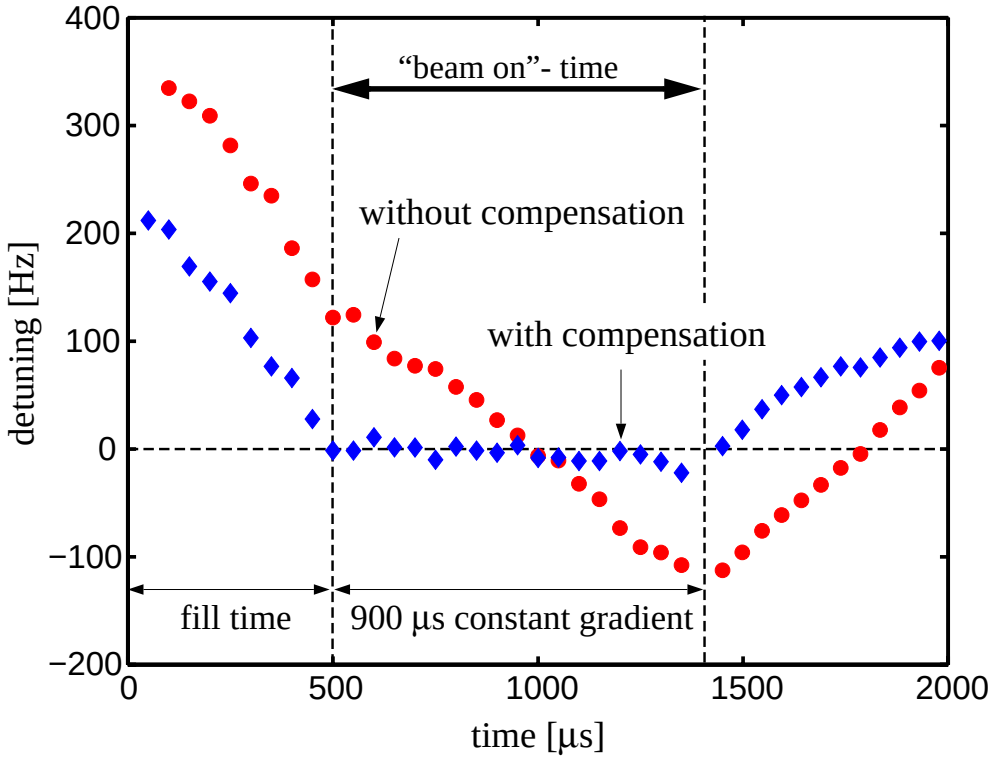


Beam phase of 4 cavities for different phase of V_{acc}

Active Compensation of Lorentz Force Detuning (1)



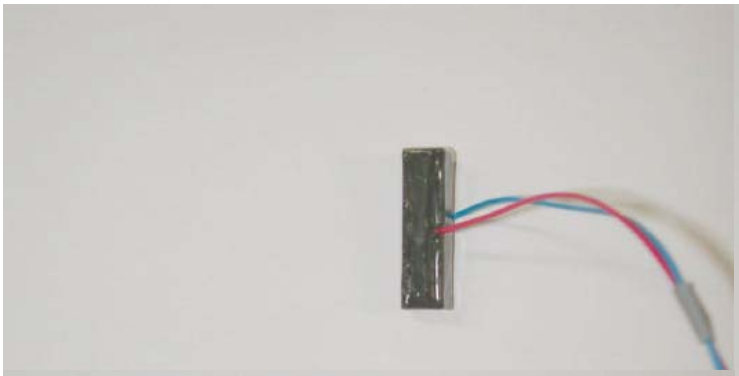
Active Compensation of Lorentz Force Detuning (2)



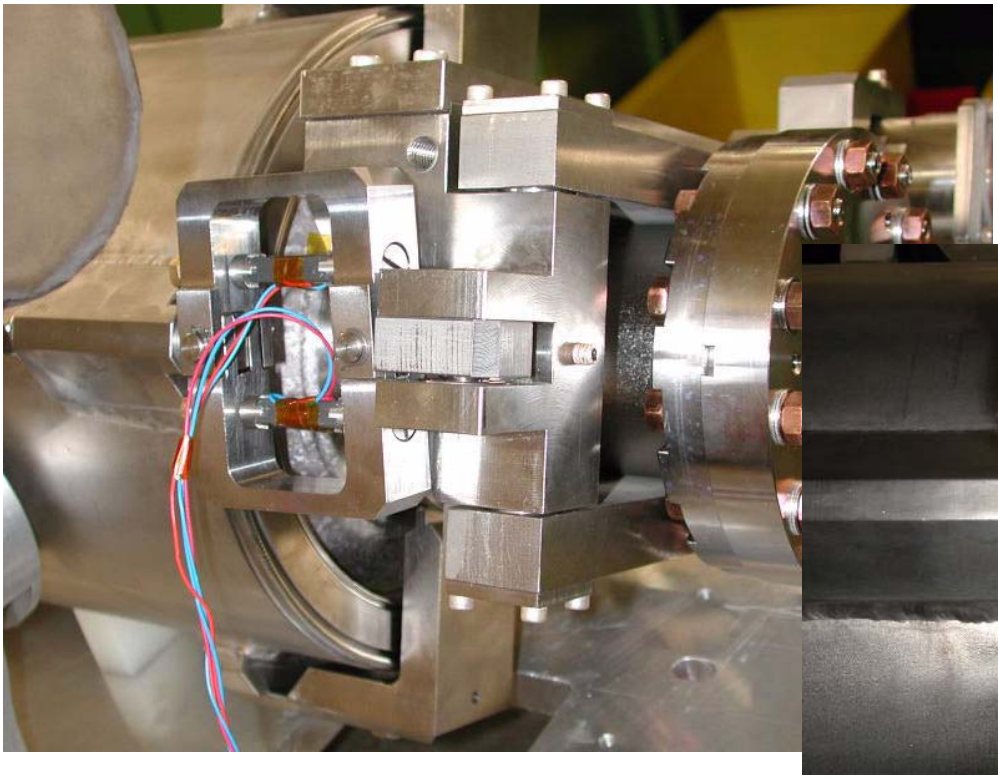
9-cell cavity operated at 23.5 MV/m

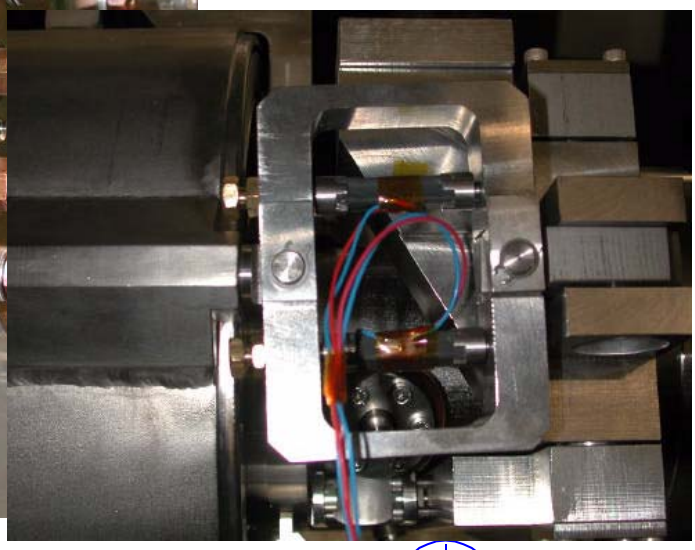
Lorentz force compensated with fast piezoelectric tuner

Actuators for Detuning Control Actuators

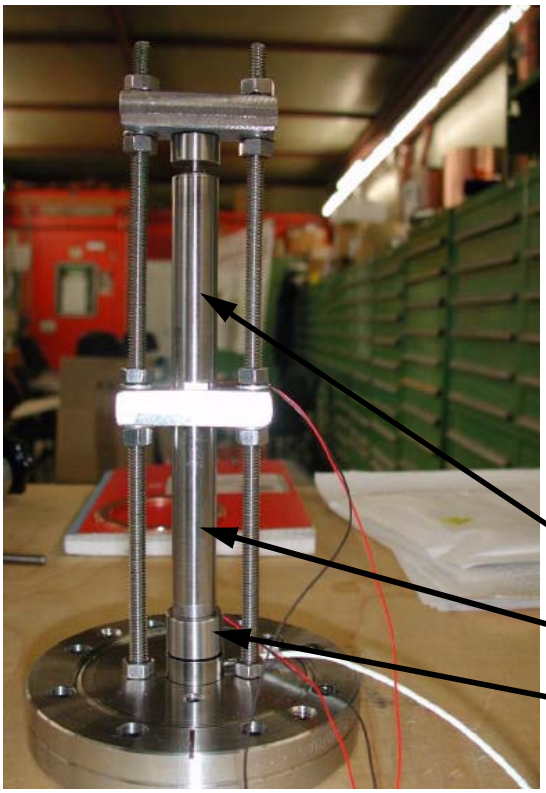


Integration of Piezo Tuner for TTF

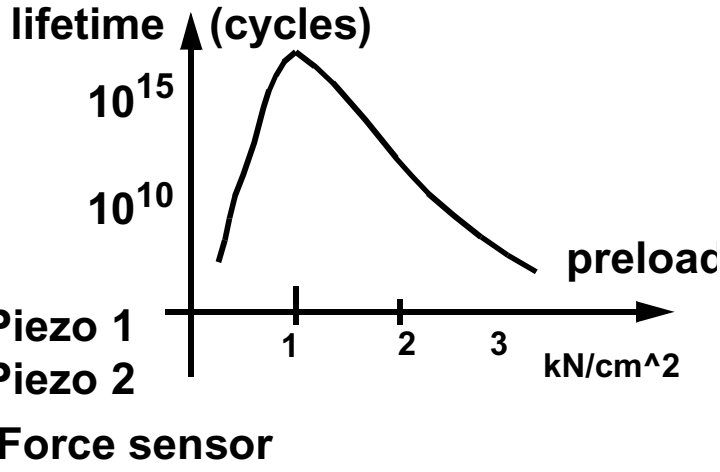




Measurement of Mechanical Preload

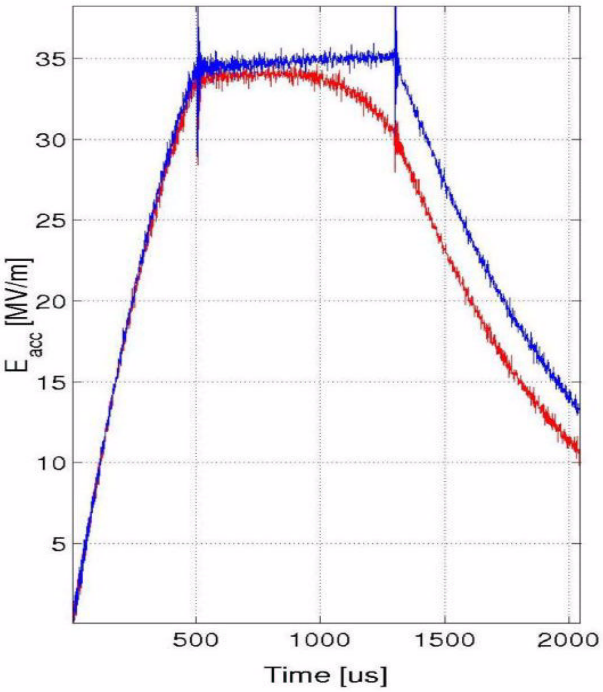


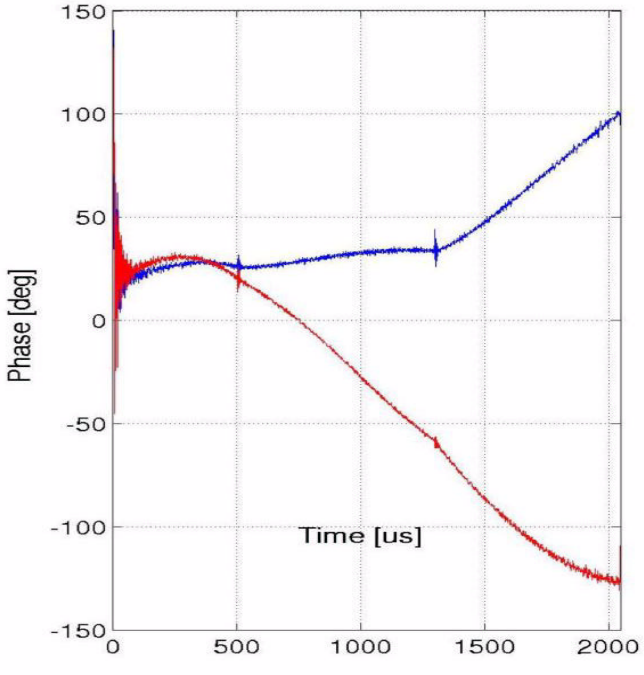
Lifetime of piezo depends strongly on mechanical preload. Optimum around 1 kN/ cm^2.



Control of Lorentz Force Detuning Control

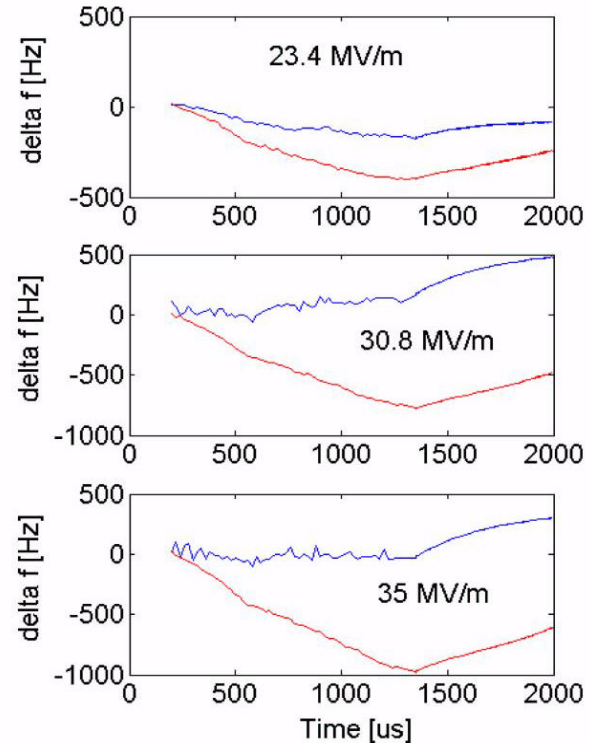
RF signals at 35 MV/m





courtesy: L. Lilje, DESY

Control of Lorentz Force Detuning (TTF)



courtesy: L. Lilje, DESY

Frequency stabilization at 35 MV/m

Blue: With piezo

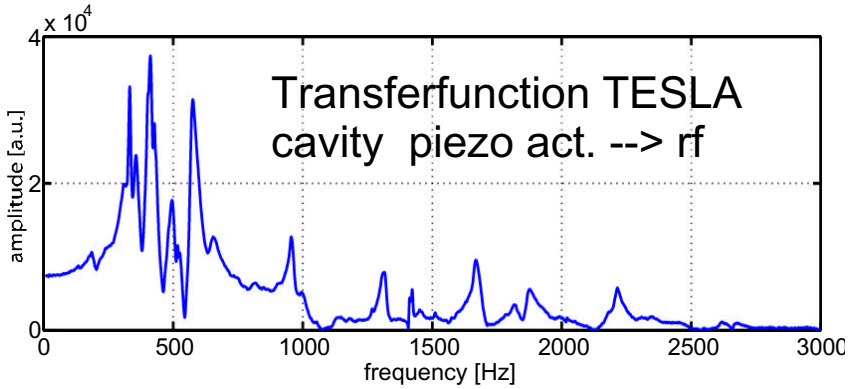
Red: Without piezo

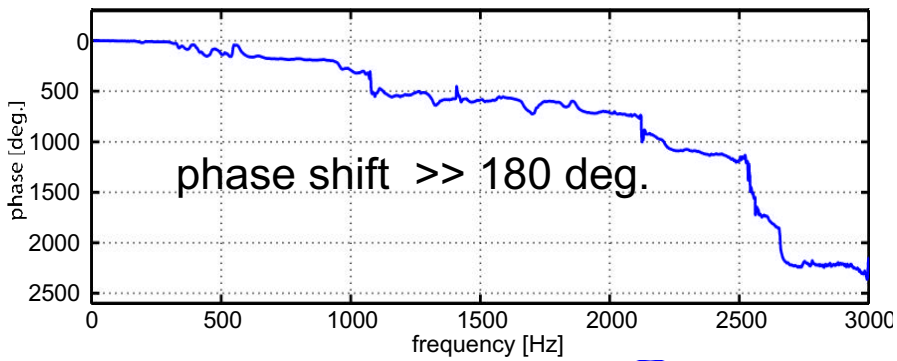
Frequency detuning of ~1000 Hz compensated with resonant excitation of a mechanical cavity resonance at 230 Hz.

NOTE: This is rather an demonstration of the capability of active tuning. Application in a real machine is probably difficult/impossible.

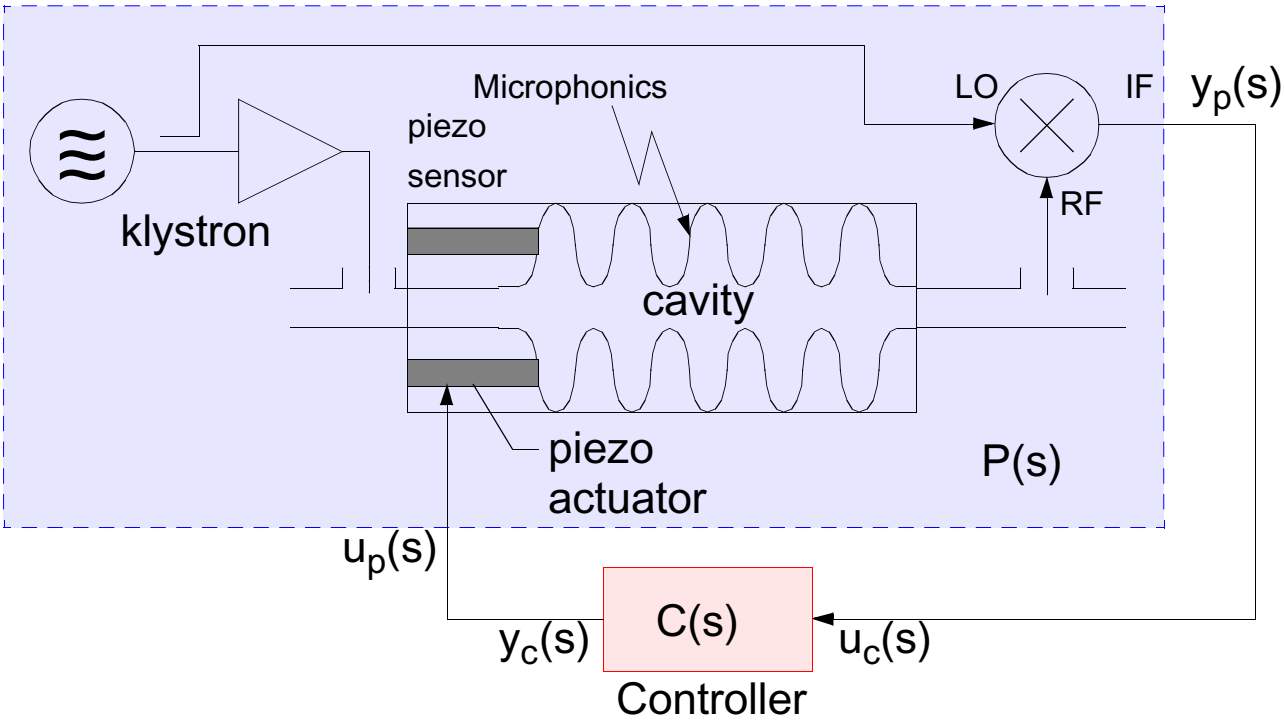
Microphonics Control Problem

- Feedback is required due to stochastic nature of micro-phonics
- Transfer function piezo actuator --> cavity detuning shows many mechanical res-onances from cavity
- Stability of Feed-back loop ?

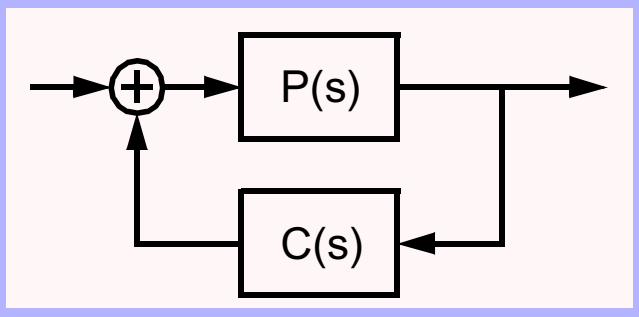




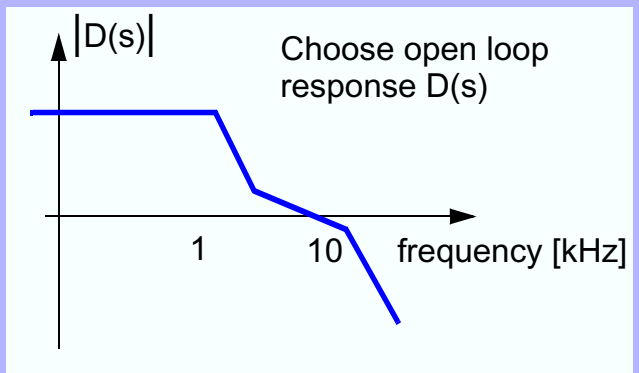
Microphonics Control



Controller Design



$$\Rightarrow \quad C(s) = \frac{D(s)}{P(s)}$$

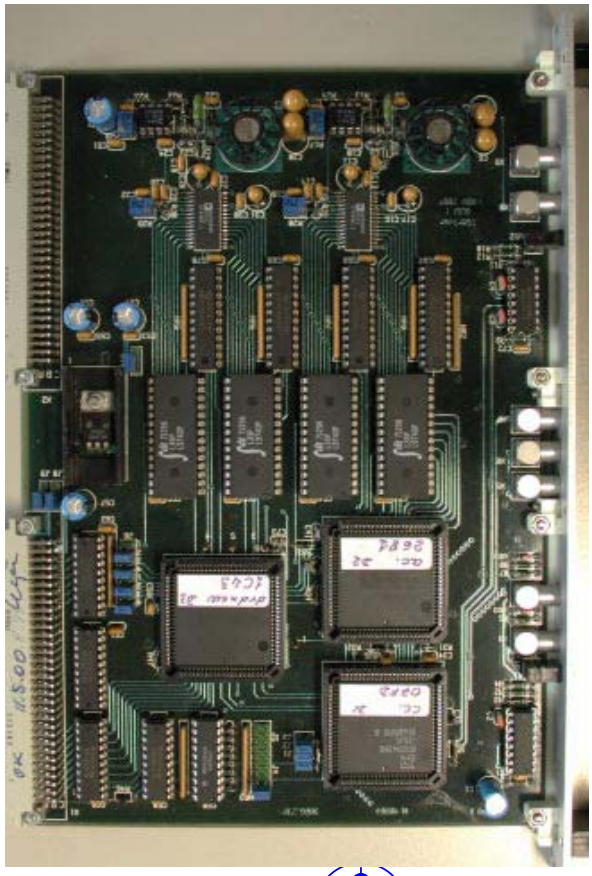


D(s) : stability criteria fulfilled
high gain at low freq.
fast roll-off at high freq.

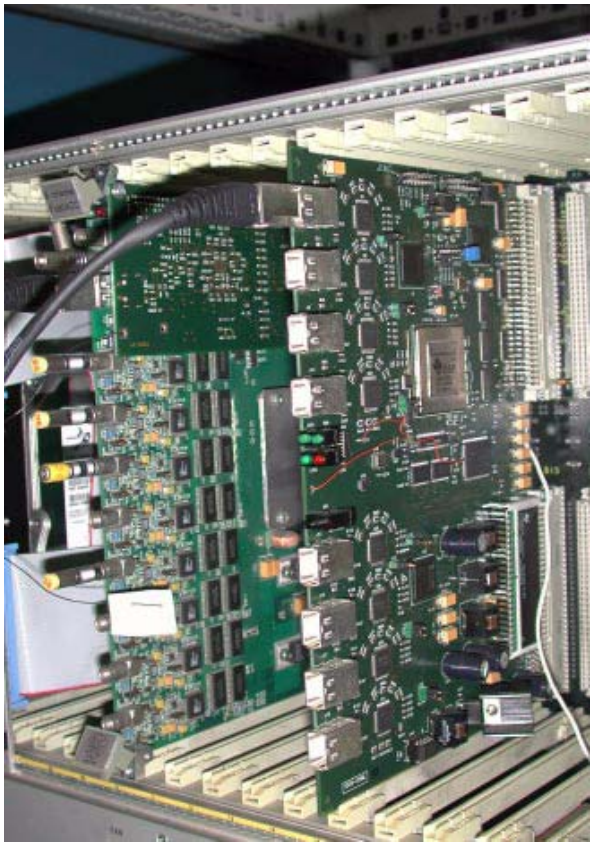
LLRF Subsystems/Components susceptible to failure

o RF phase reference - from main driveline - LO for downconverter o Timing System o Vector modulator o Downconverter o Digital Control (Fdbck + FF) - ADC, DSP, DAC - includes exception handling o Redundant simple feedforward o Redundant monitoring system o Transient detection o Interfaces to other subsystems - includes interlocks	o Waveguide tuner and controls o Cavity resonance control - slow (motor) tuner - fast (piezo) tuner o CPU in VME crate o Network to local controls o Cabels and connectors o Power supply for electronics o Airconditioning in racks o Software - DSP (FPGA) code - Server programs - Client programs - LLRF Parameters - Finite State Machine

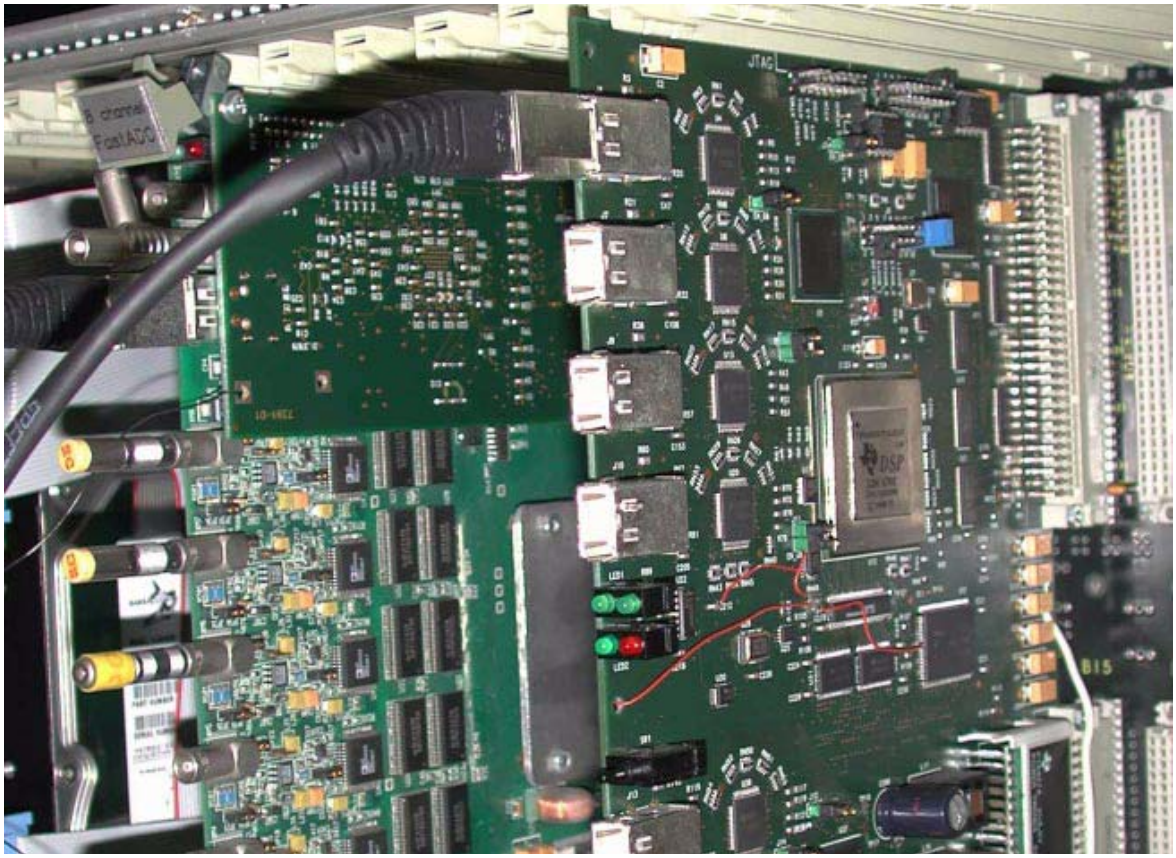
DSP and ADC board LLRF for TTF I



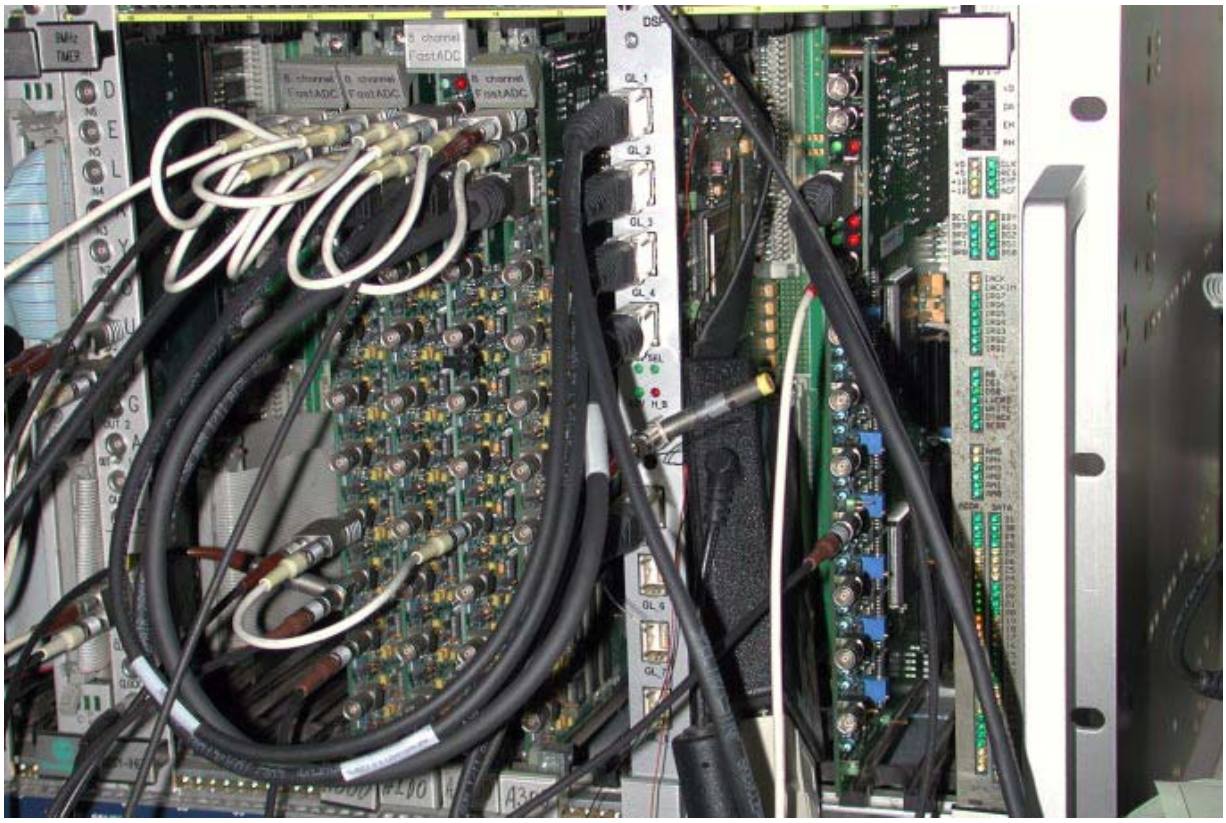
C67 DSP board



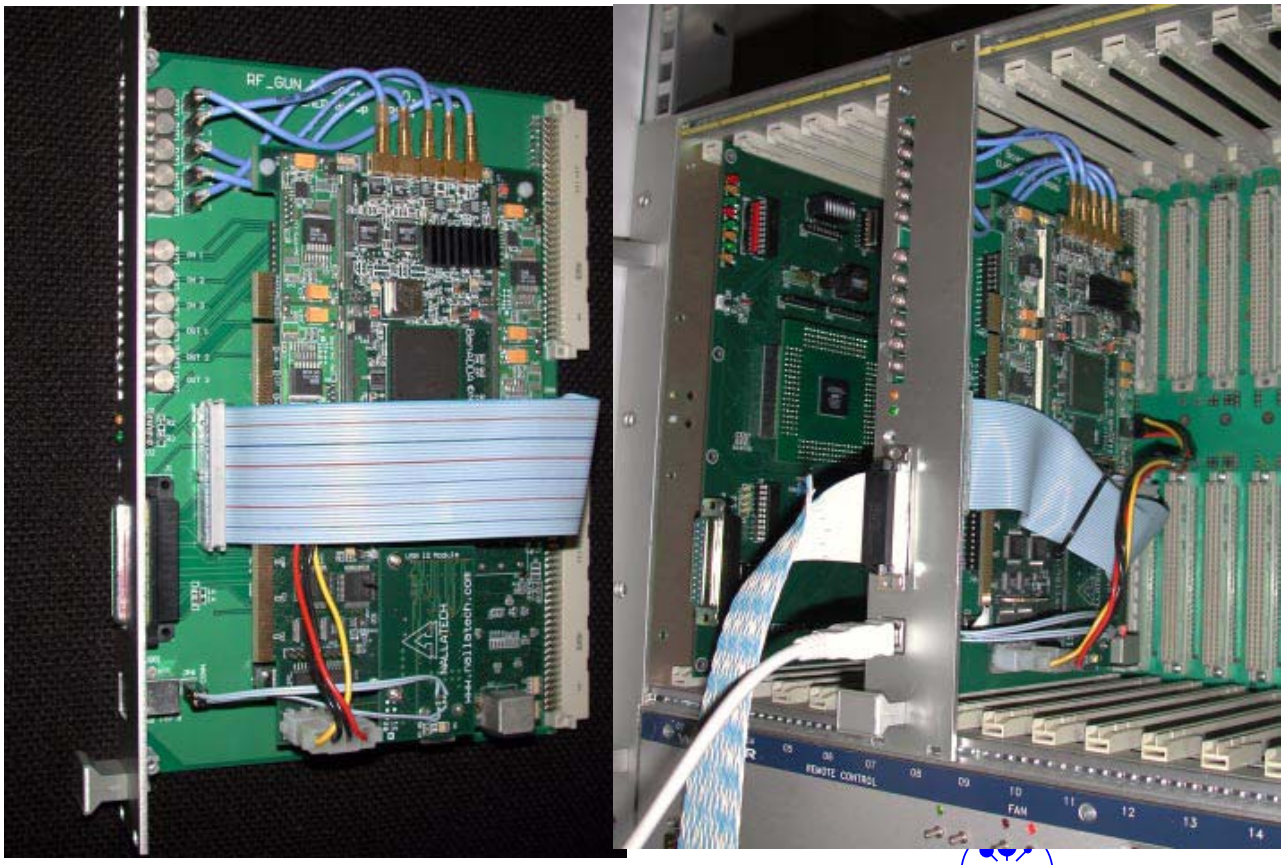
C67 DSP board

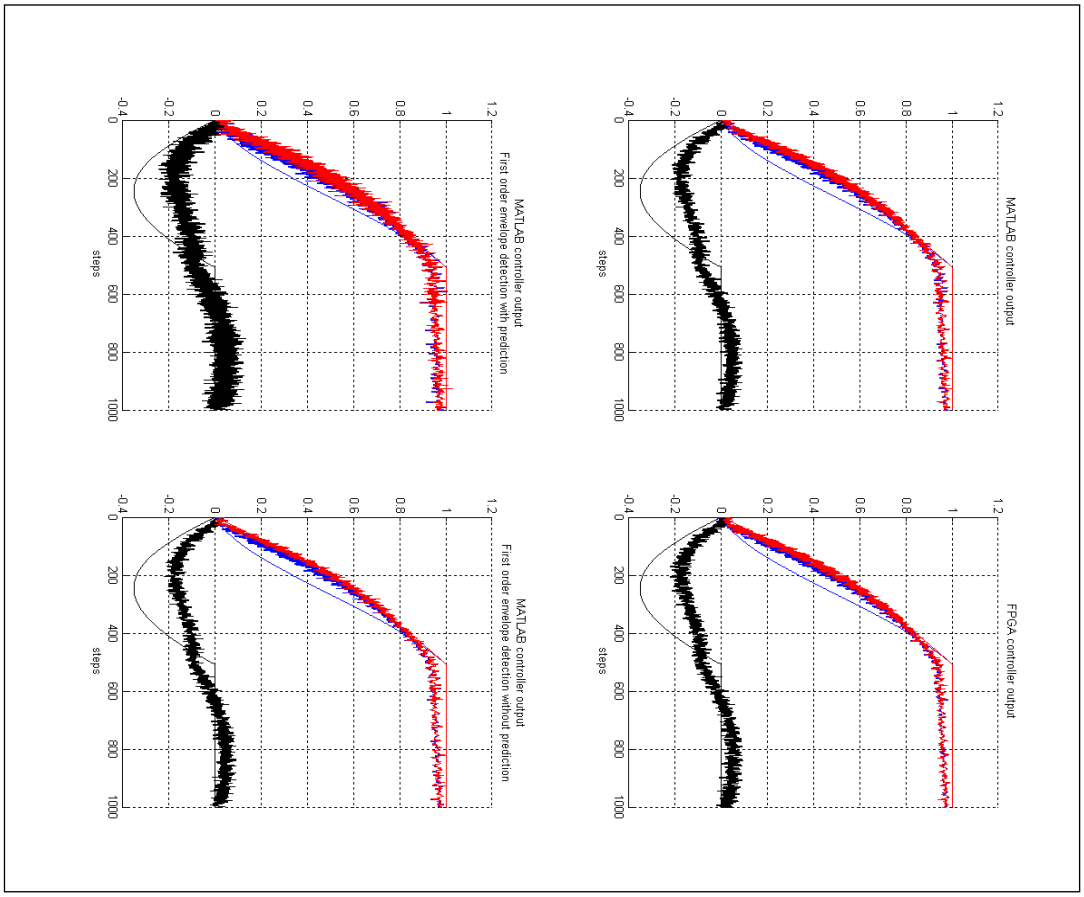


C67 DSP board



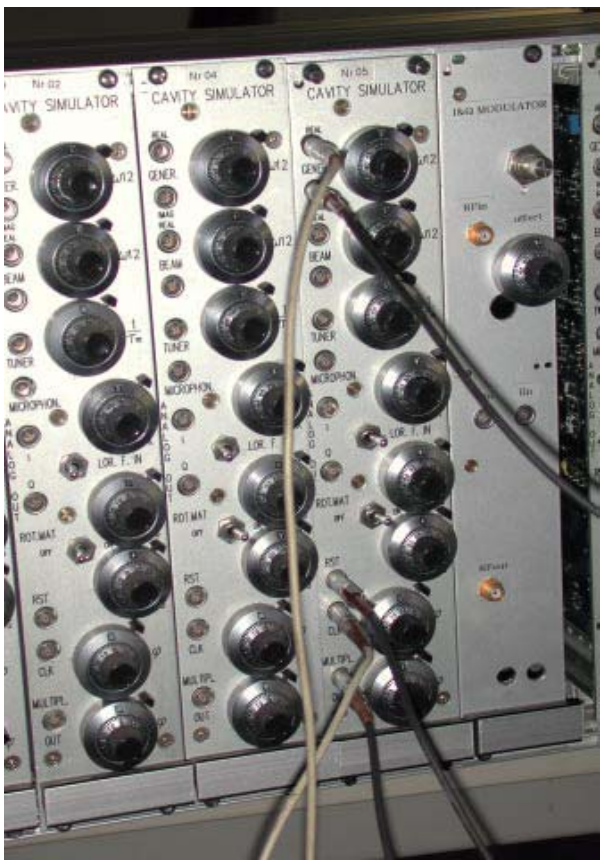
FPGA based RF Gun Controller FPGA



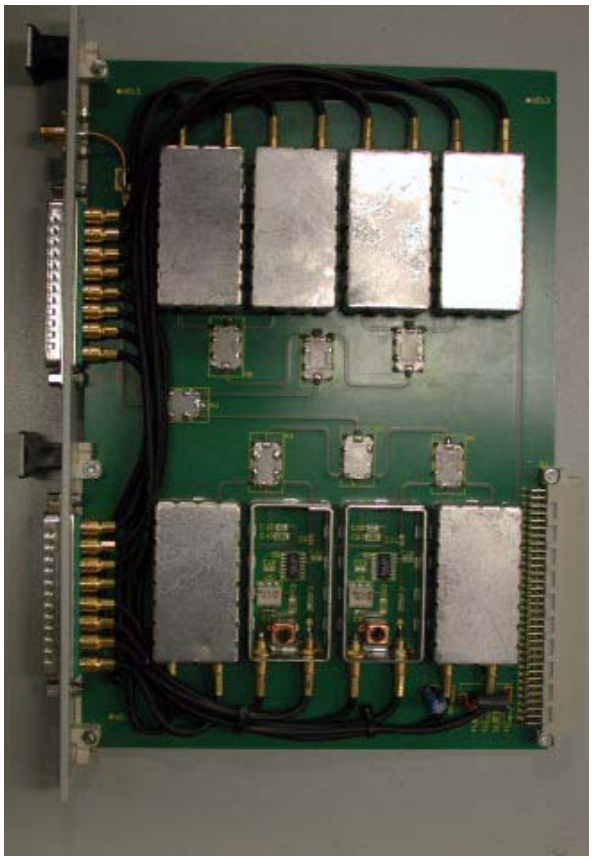


Controller output for cavity real signal.
Amplitude – red, I-component –blue, Q-component – black.

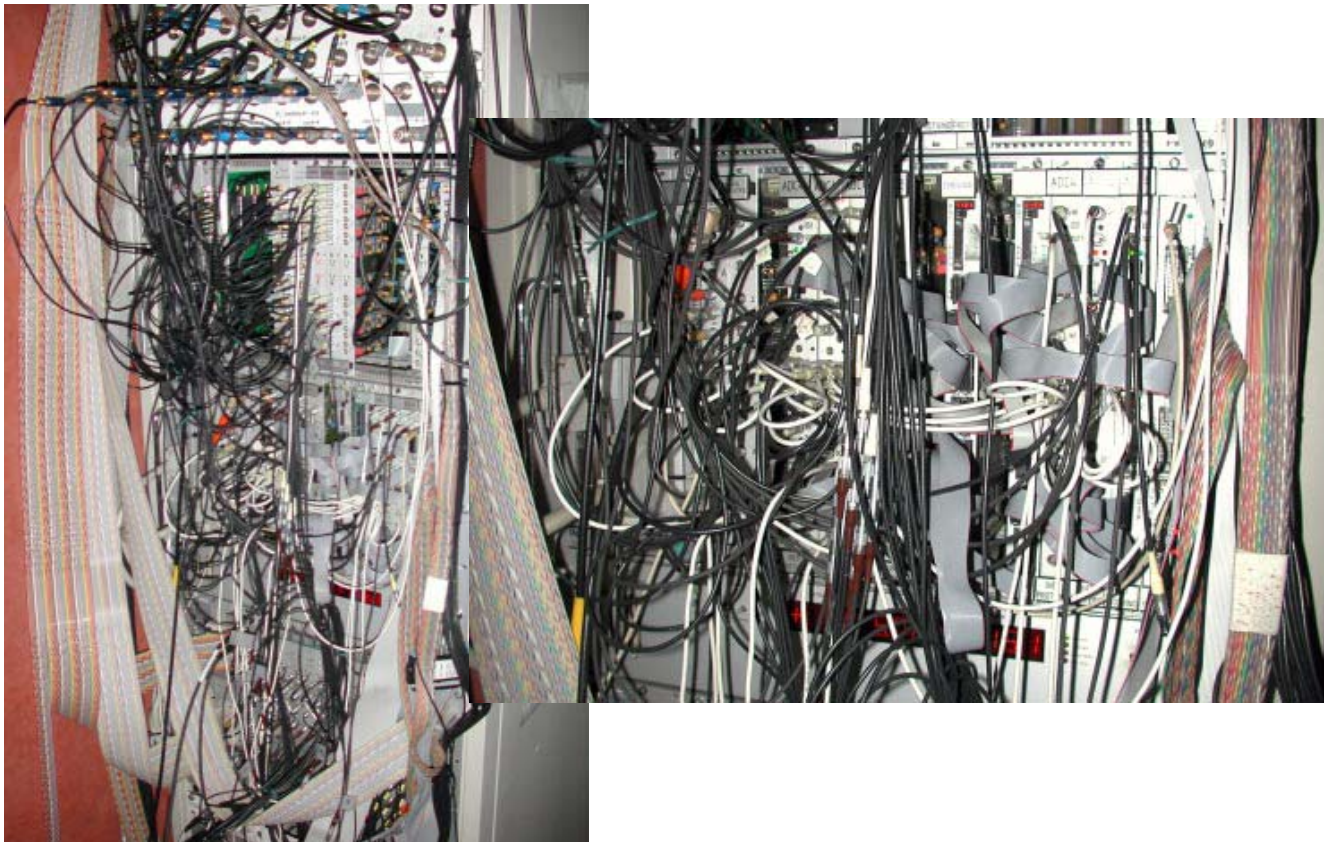
Cavity Simulator



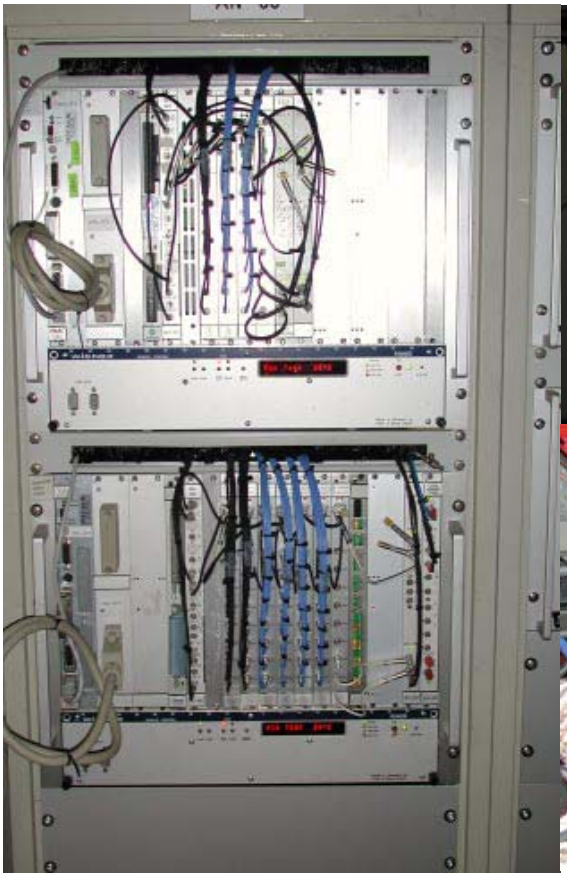
Downconverter



Rack Layout and Cabling for TTF I



Installation Status of LLRF for ACC 2-6



Requirements for the M.O. for TTF2

- Required frequencies: 50Hz, 50Hz(TTL), 1MHz, 9MHz, 13.5MHz, 27MHz, 81MHz, 108MHz, 1.3GHz, 1.517GHz, 2.856GHz
- Required stability:

  within macropulse (1ms): 0.1ps

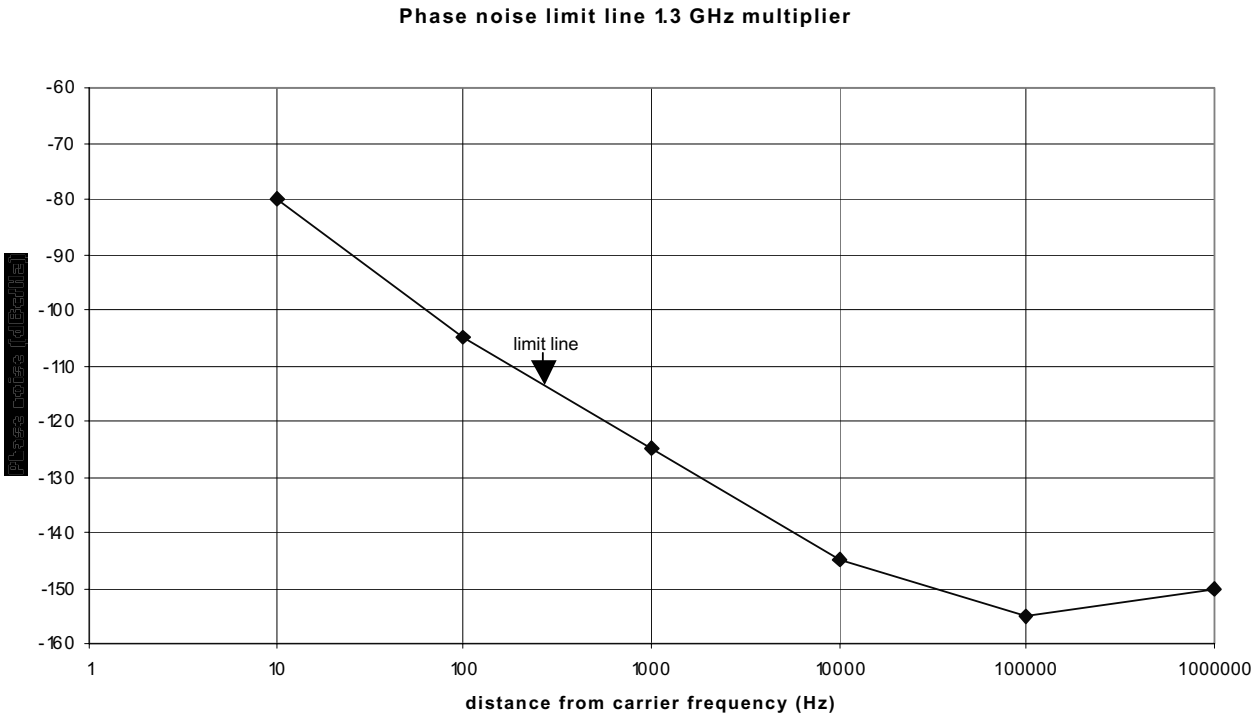
  integrated timing jitter (?f=1MHz): 1ps
  long term: 1ps (minutes)

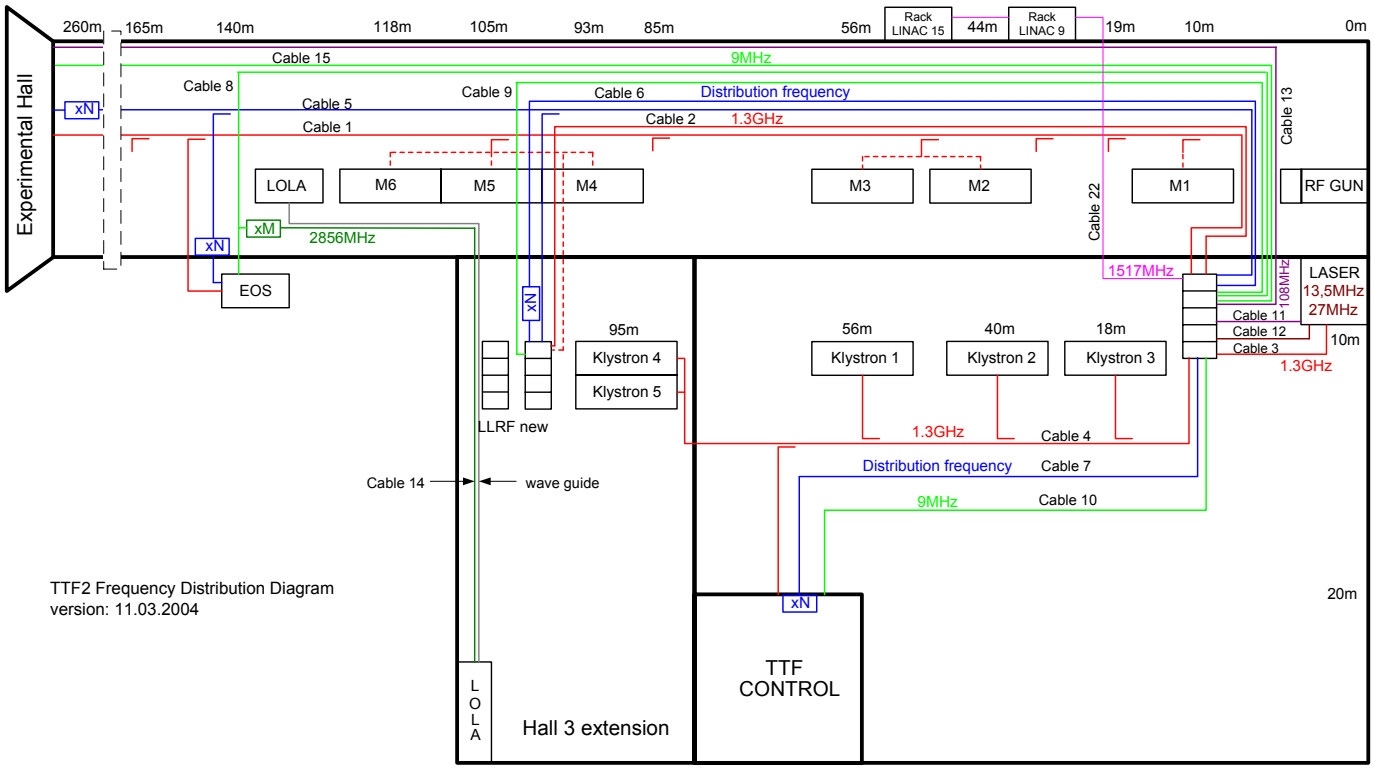
  2ps (hours)

  10ps

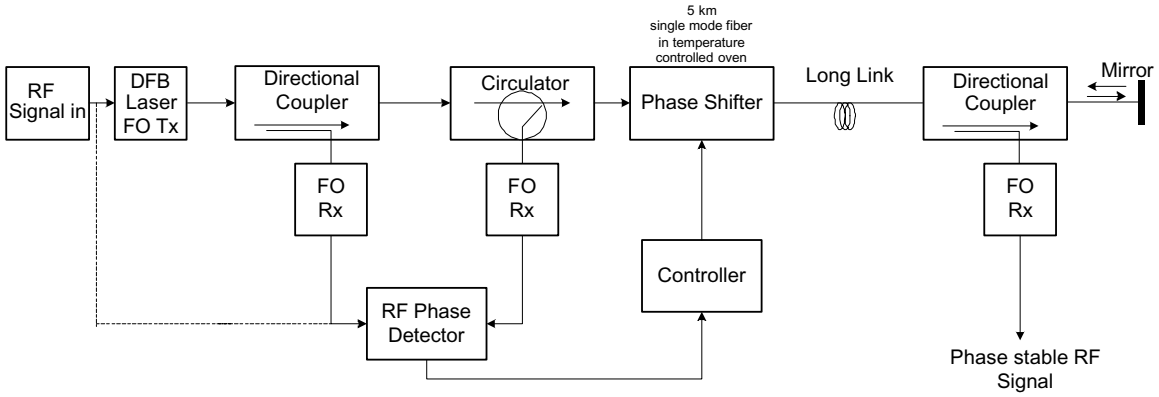
K.Czuba, B.Lorbeer, S.Simrock, H.Weddig

Required Phase Noise Spectrum:





Fiber-optic Distribution System



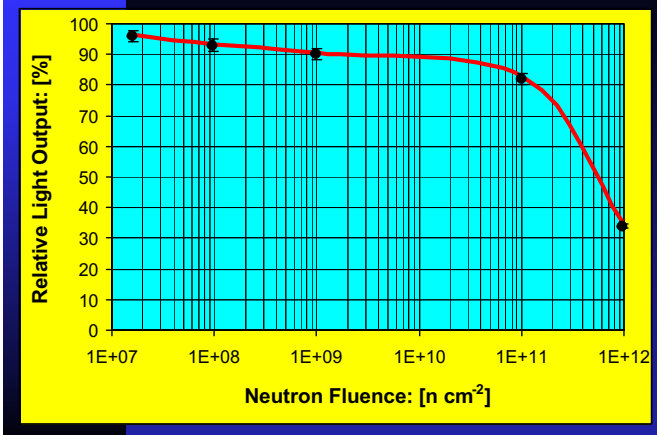
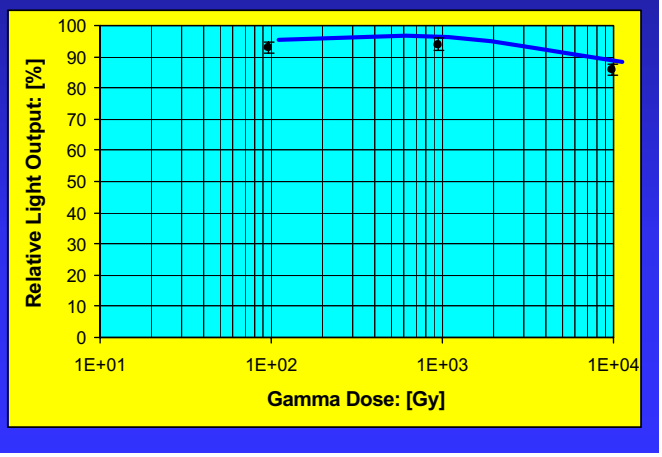


Figure 1:

Relative light output of the GaAs-LED shown as a function neutron fluence. The LEDs were irradiated with mono-energetic fast neutrons (ca. 60 MeV) at Harper Hospital Medical Cyclotron, Detroit, USA.

Figure 2:

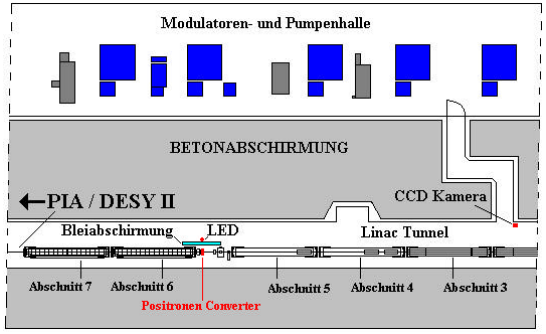
Relative light output of the GaAs-LED shown as a function of gamma dose. The LEDs were irradiated with (^{60}Co) gamma rays at Hahn Meitner Institute Berlin.



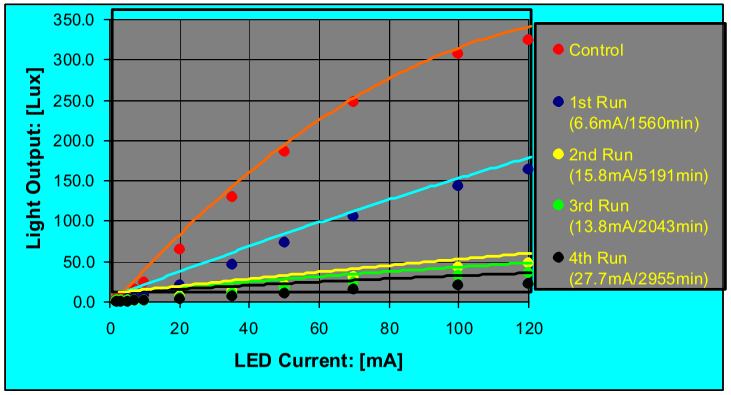
A COST EFFECTIVE FAST NEUTRON DOSIMETER BASED ON DISPLACEMENT DAMAGE OF LED

Bhaskar Mukherjee, Dominik Rybka and Stefan Simrock

We have successfully tested the prototype of a Fast Neutron Dosimeter using the parasitic neutron field produced by the e+ Converter (450 MeV electrons hitting a thick Tungsten plate) situated in the LINAC II Tunnel.



Results are summarized as follows:

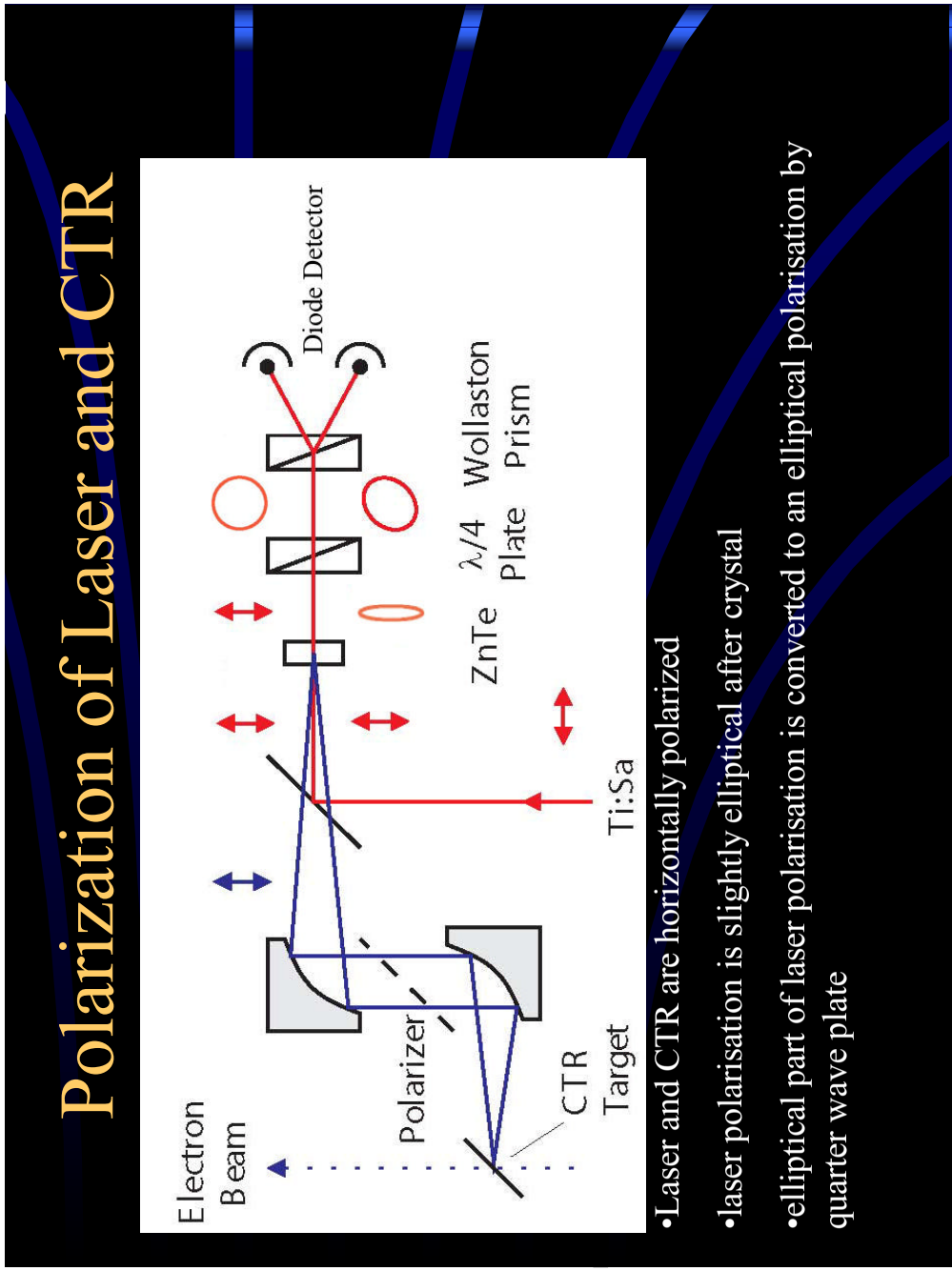


Main Purpose:

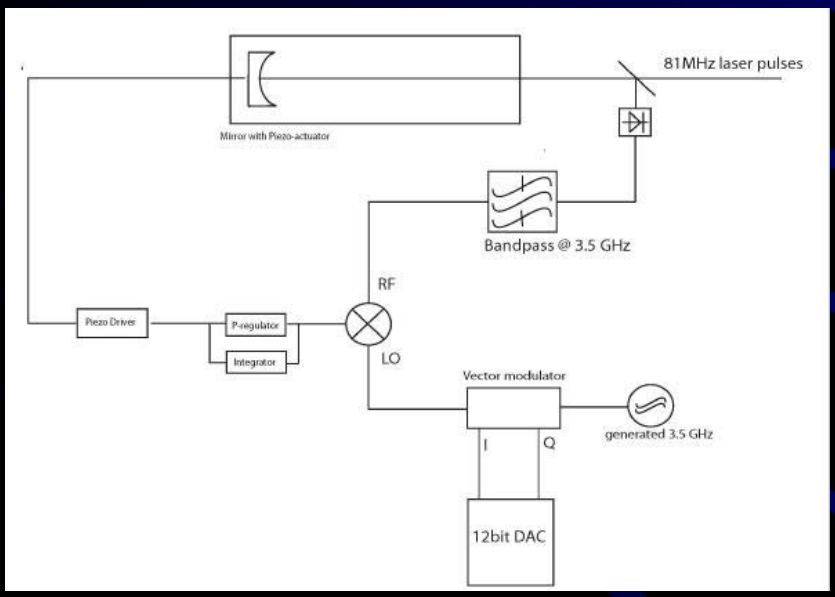
- A reliable device for monitoring Neutron Equivalent Dose
- Assessment of Neutron / Charged particle induced damage in the electronic components of future High Eneregy Linacs (i.e. TTF2)
- Prediction of catastrophic failure of electronic devices located in the Linac radiation environment

Immediate Action Plan:

Calibration of the LEDs at CERN-EU Reference Field using HE Neutrons



Synchronisation Scheme



phase-locked loop (PLL)

f_{laser} = 81 MHz

f_{RF} = 500 MHz

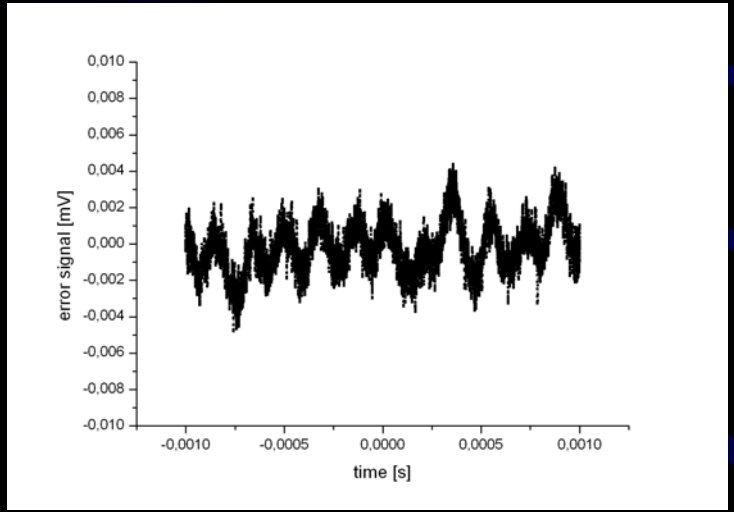
f_{dm} = 3.5 GHz

scanning done by phase shift of the 3.5GHz local oscillator (LO) with a vector modulator

Synchronisation Accuracy

- open loop: 250mV rms for 45° phase shift
  that is 5.6mV per degree phase shift

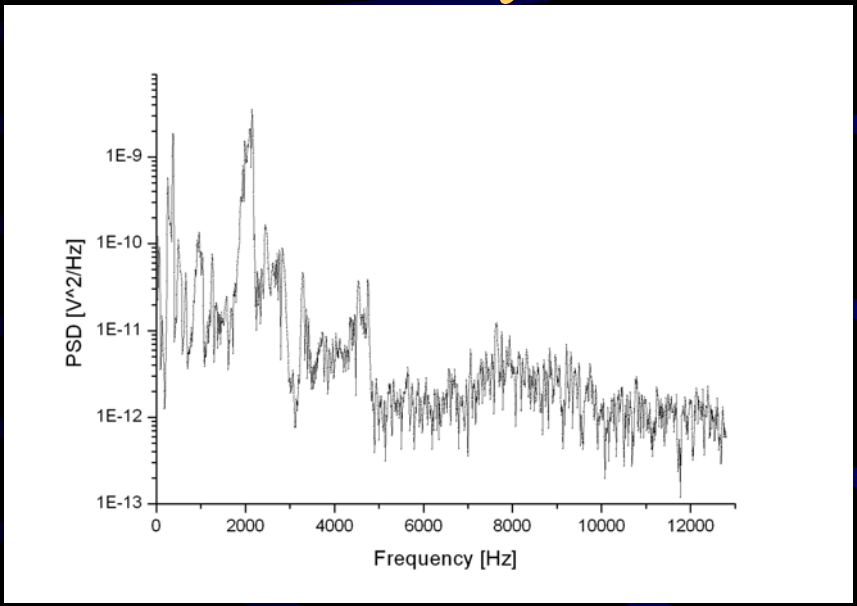
at 3.5 GHz 1°=793fs, so 1mV per 143fs jitter



measured rms value: 1.4 mV

accuracy of 200fs reached

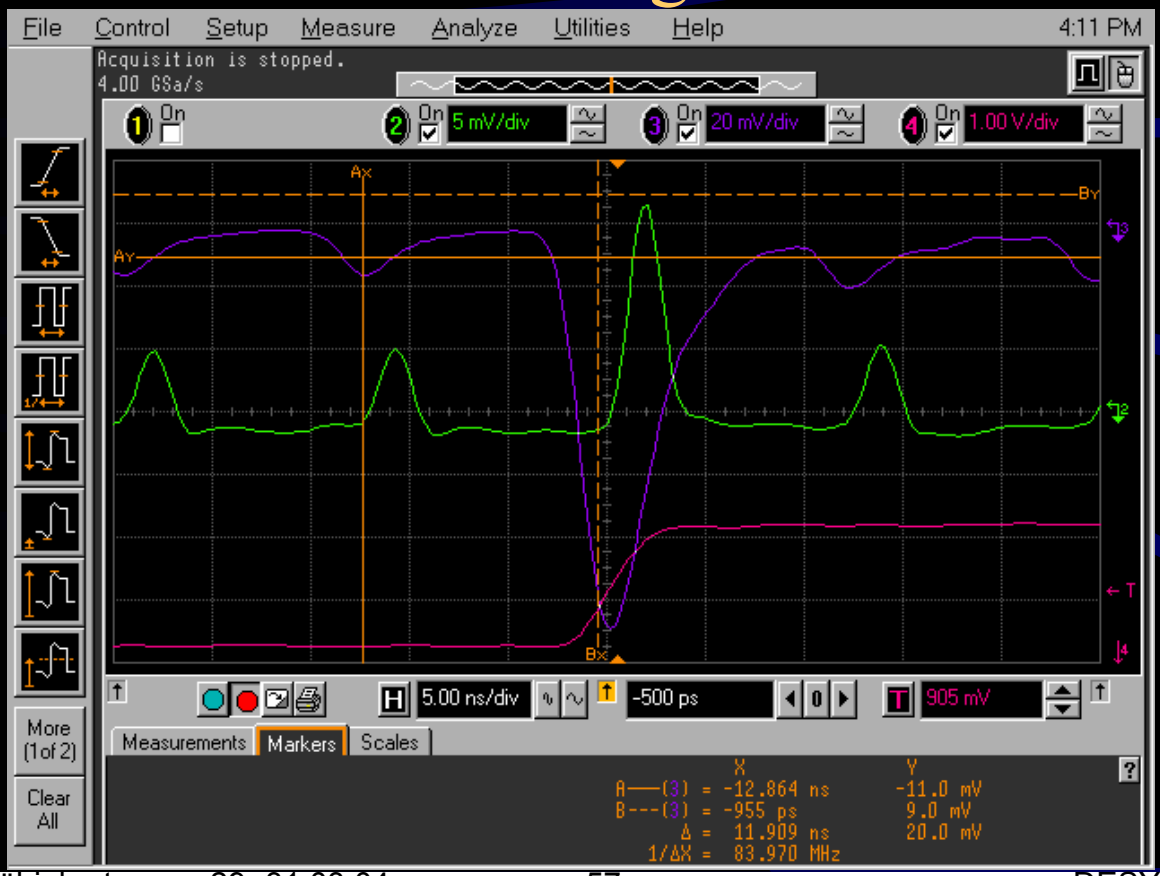
Measurement of Synchronisation



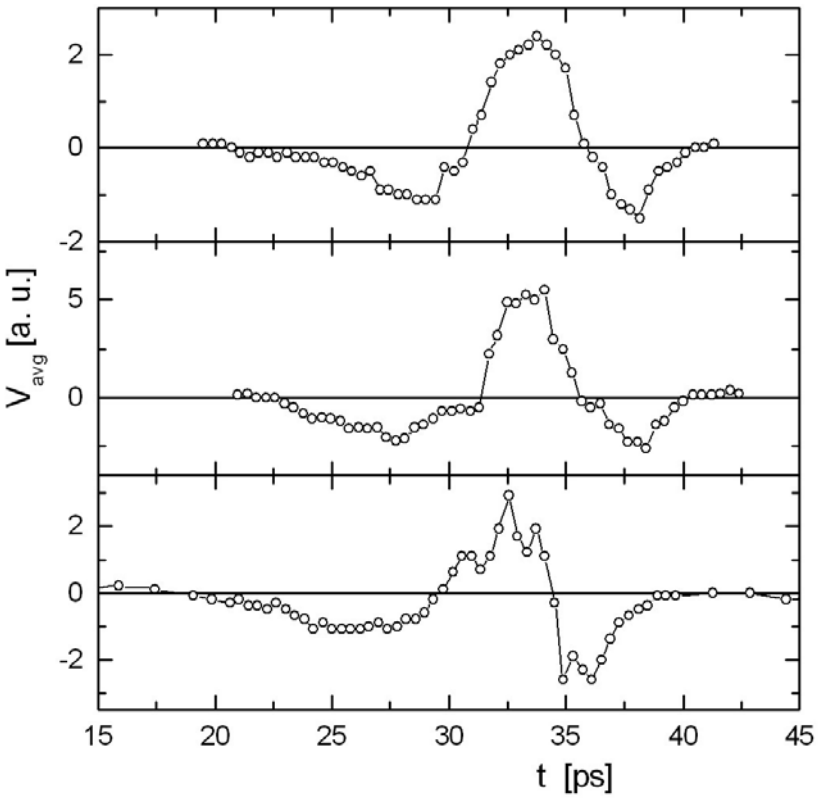
spectrum shows dominant peaks at 300Hz; 2kHz and 5kHz (piezo resonance in laser)

Integration yields jitter of 153 fs

First Signal



EOS scans for different linac settings



- preliminary data !
- scanning resolution: 396fs
- jitter through gun: 1ps
- improvements will be made during next shutdown
- measurements in good agreement with expected bunch length of ~6ps FWHM

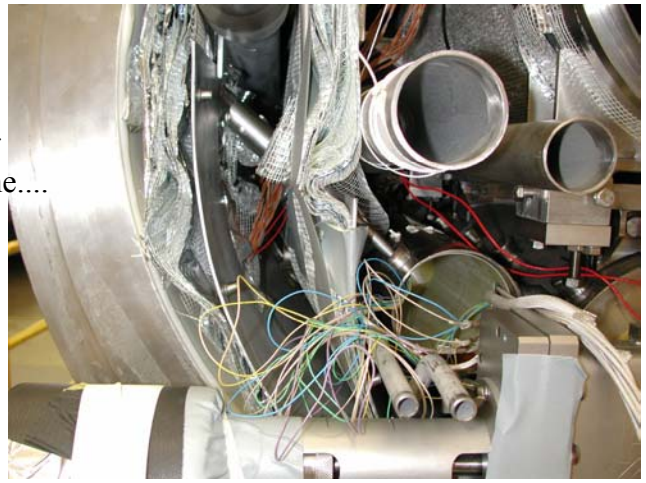
Conclusion

- Superconducting linacs are the state-of-the-art technology to generate high quality charged particle beams for a variety of applications such as X-Ray FELs and Linear Colliders
- The performance of the rf system is critical to produce high quality beam. Control Issues are beam loading, microphonics and Lorentz force detuning
- RF Control can be accomplished with high speed digital signal processing including DSPs and FPGAs
- Large scale accelerator benefit from a high level of automation and implementation of sophisticated procedures, and algorithms.
- Much more future work needs to be done to explore all of the potential of this technology to fulfill the requirements with respect to operability, reliability, maintainability, and technical performance

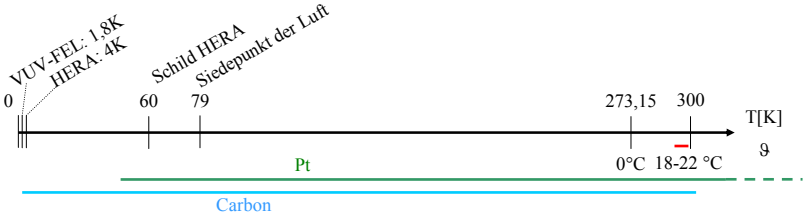
Temperaturmessung unter 5 K

Bernd Schoeneburg DESY MKS-2

Vom Sensor
zur Leitebene....



Messung tiefer Temperaturen mit hoher Genauigkeit



Welche Sensoren können verwendet werden?

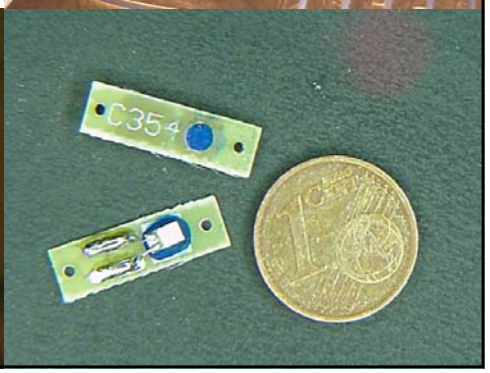
- Thermocouple → Referenz nötig, Genauigkeit sinkt mit fallender Temperatur
- Resonatoren → Magnetfeldabhängigkeit? Kabelkapazität?
- Platinsensoren → Sättigungseffekt bei kleinen Temperaturen
- Dioden → Hohe Auflösung, Unipolare Messung, HF-Gleichrichtung
- Carbonsensoren → Hohe Auflösung bei kleinem T, geringe Auflösung bei hohem T

Cernox

•Individuelle Kalibrierung

+/- 5 mK @ T < 10 K

+/- 140 mK @ T = 300 K



Temperatur-Mess-Elektronik

Anforderungen

•Hohe **Genauigkeit**

•Hohe Stabilität im **Umgebungstemperaturbereich**

•Auflösung angepasst an Carbonsensoren

•Sehr geringe **Sensoraufheizung**

•Immunität gegenüber **HF-Störungen**

•**CAN**-Bus Auslese

•**Konfigurierbare** Parameter

•Geringe **Kosten** je Kanal

•**Lange Kabel** zum Sensor (>100 m) möglich

•Eingebaute **Diagnosemöglichkeiten**

•**Absicherung gegen Sensorzerstörung** bei Fehlfunktion

Lösung

•Rauscharme Verstärker und Präzisions-Referenz-Widerstand (→ ratiometrische Messung)

•Erdsymmetrischer Aufbau

•Strommessung bei konstanter Sensorspannung

•Kurze Messzeiten um ein Aufheizen zu verhindern

•Wechselnde Polaritäten um unipolare Offsets zu eliminieren

•Algorithmus um Ladungsinjektion zu kompensieren

•HF-Filter

•Mikroprozessor mit eingebautem CAN-Controller

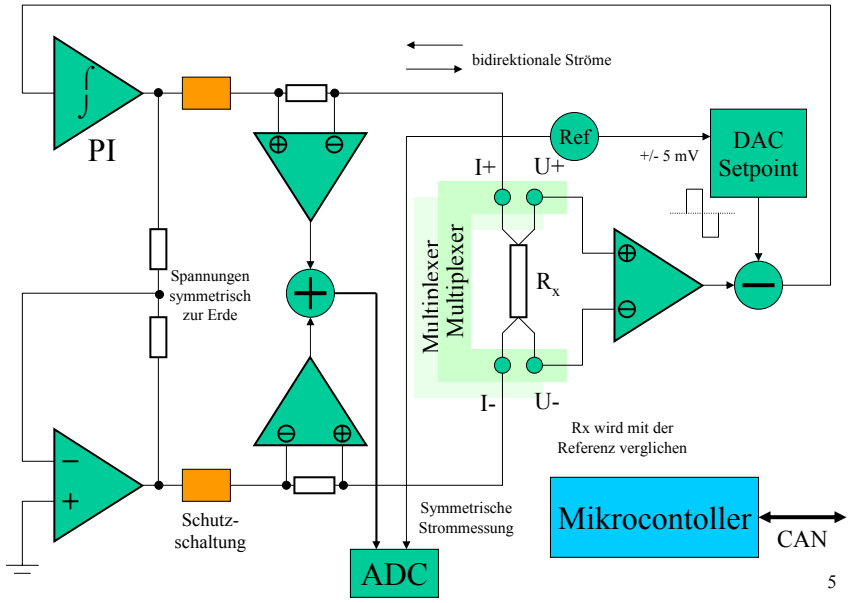
•32 Eingangskanäle multiplexed in 4-Draht

•Extra Hardware für Sensor-Diagnose

•Sicherheits-Schaltung um den Sensor zu schützen falls der PI-Regler ausfällt

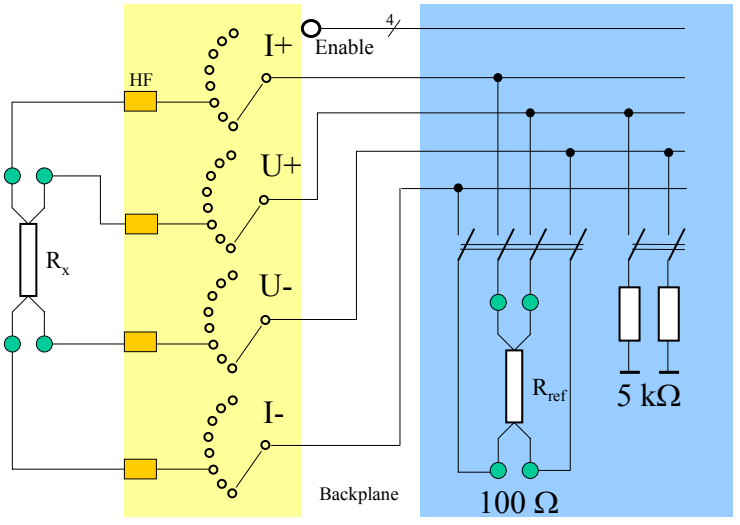
„fertig“

Blockdiagramm



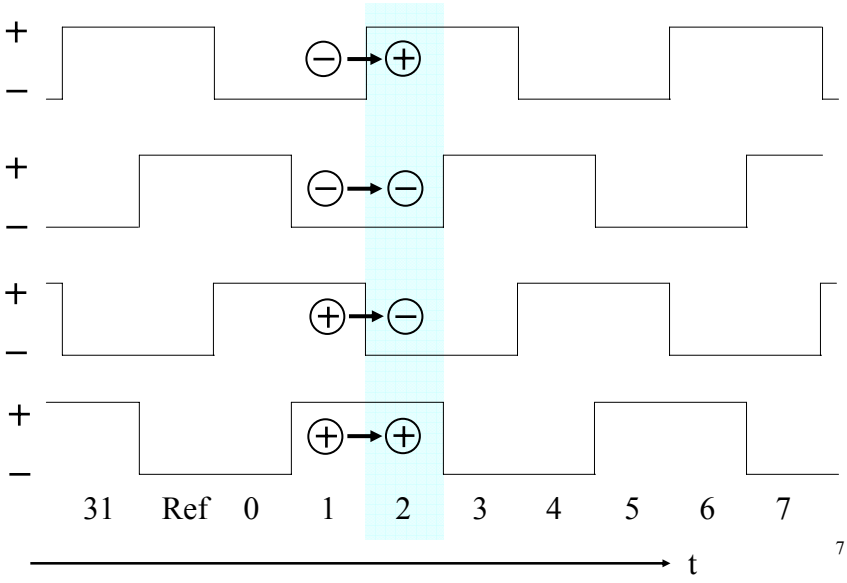
5

Multiplexer und Diagnose



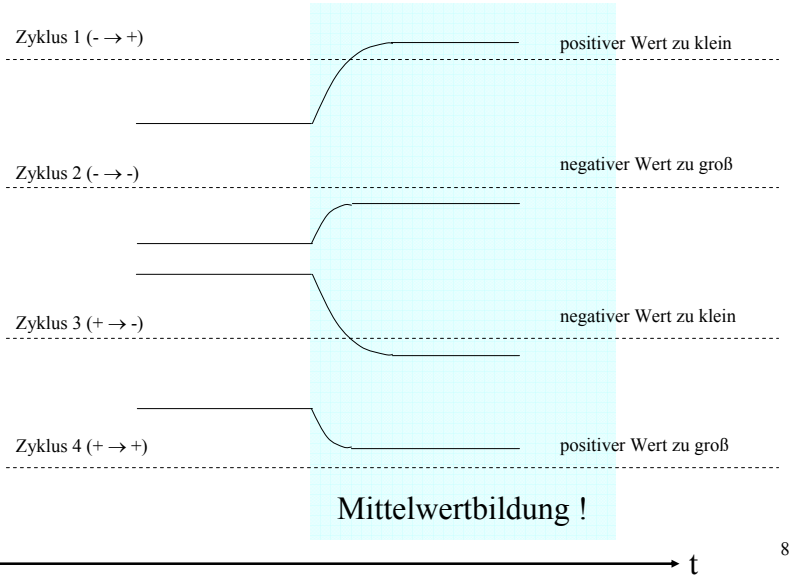
6

Ausleseverfahren: Zeitlicher Ablauf

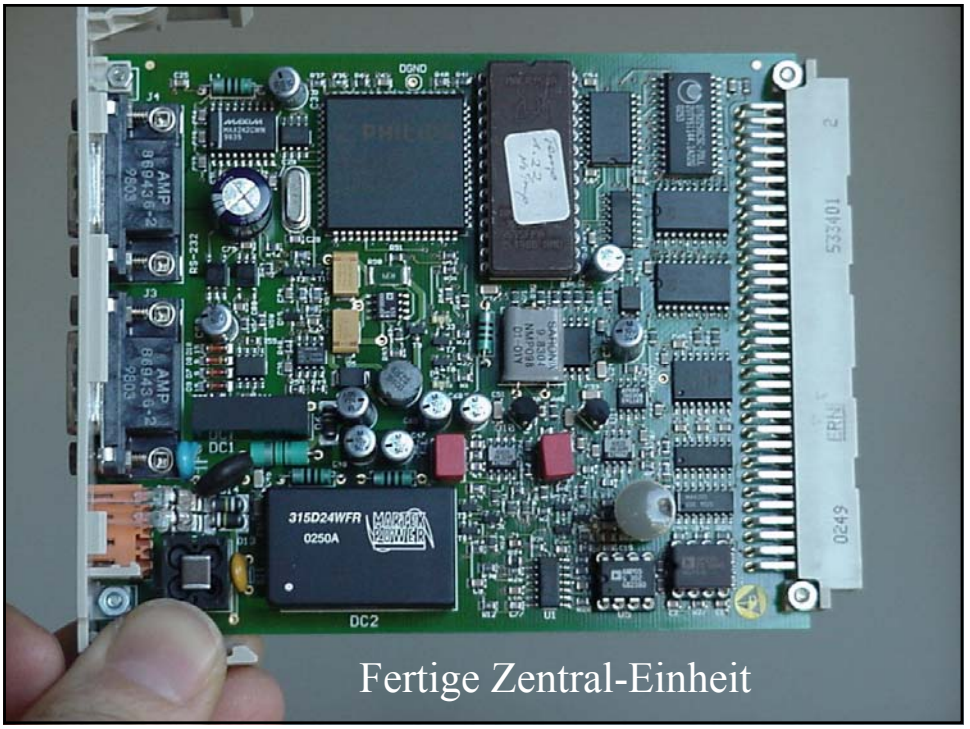


7

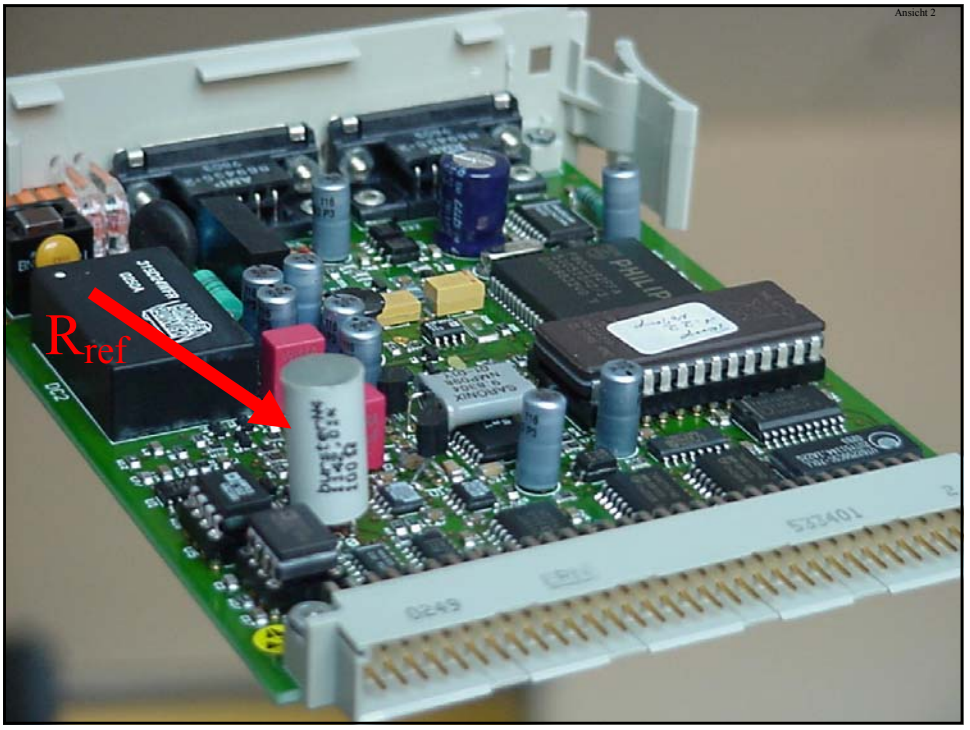
Ausleseverfahren: Spannungsverlauf

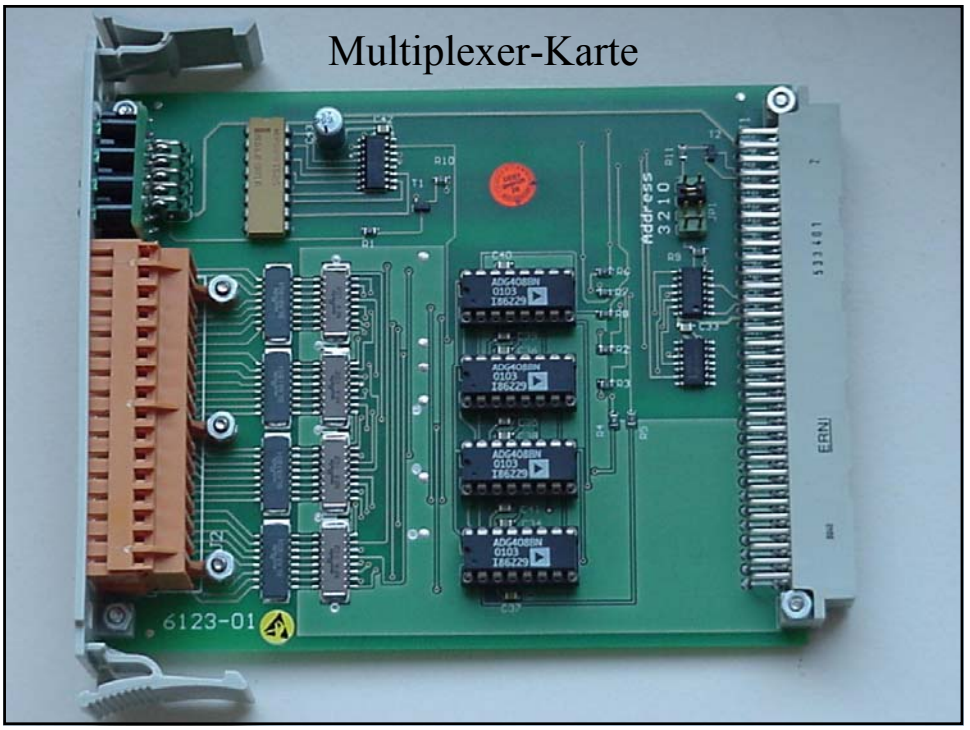


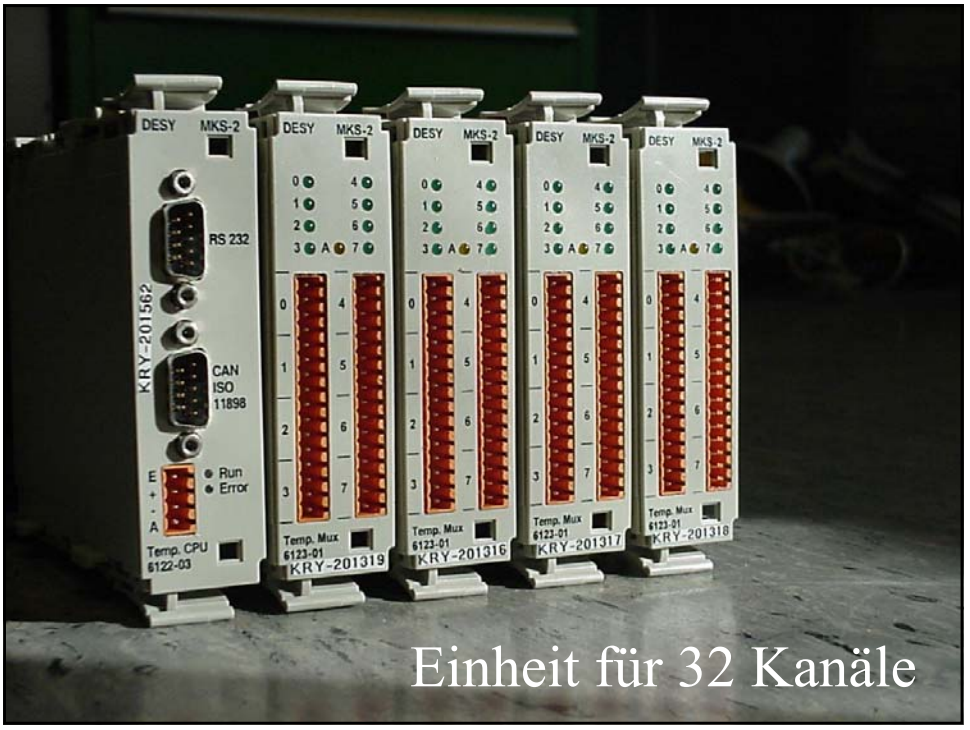
8

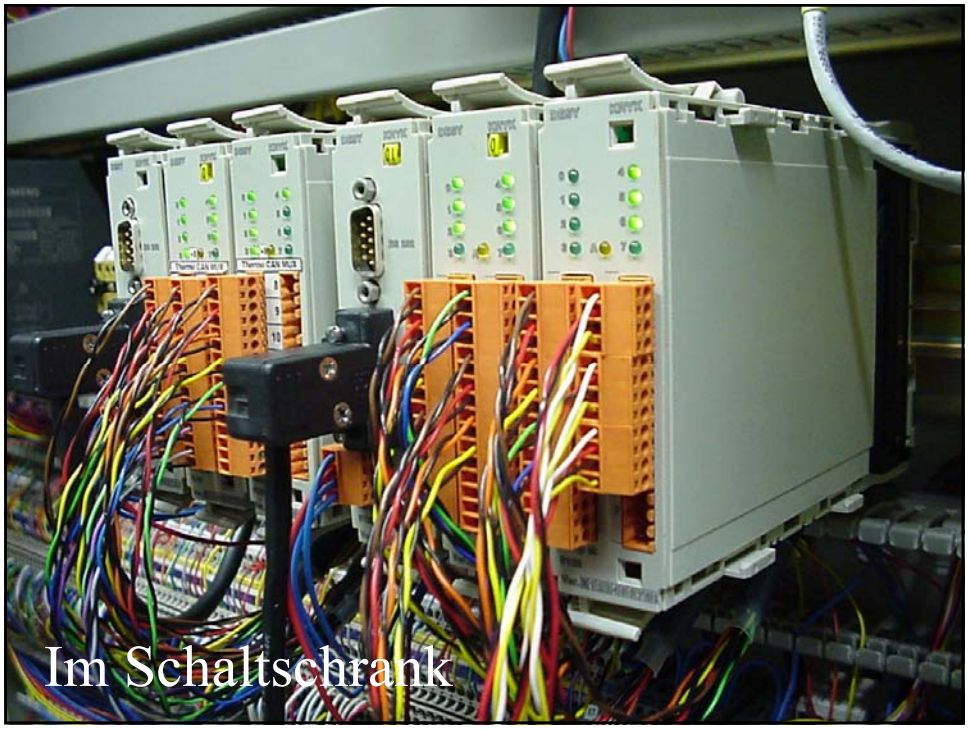


Fertige Zentral-Einheit

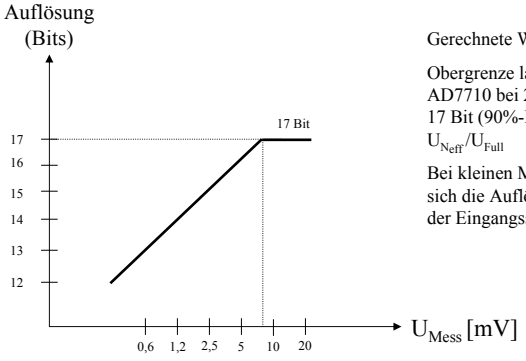



Multiplexer-Karte
Address
3210
6123-01


DESY MKS-2
RS 232
CAN ISO 11898
Run
Error
Temp. CPU 6122-03
Temp. Mux 6123-01
KRY-201562
KRY-201319
KRY-201316
KRY-201317
KRY-201318
Einheit für 32 Kanäle



Nutzbare Auflösung



Gerechnete Werte.

Obergrenze laut Datenblatt des ADC AD7710 bei 20 ms Samplezeit, G=8: 17 Bit (90%-Band) entsprechend 19,5 Bit U_{Neff}/U_{Full}

Bei kleinen Messspannungen reduziert sich die Auflösung infolge des Rauschens der Eingangsstufe.

Die Auflösung (ΔR) ergibt sich aus

$I = U/R$ differenziert $\quad dI/dR = -U/R^2$

für kleine ΔI (1 digit) gilt: $\quad \Delta I = -\Delta R\, U/R^2 \Rightarrow |\Delta R| = \Delta I * R^2 / U$

Da $U = I_{max} * R_{min}$ ergibt sich $\quad |\Delta R| = \Delta I / I_{max} * R^2 / R_{min}$

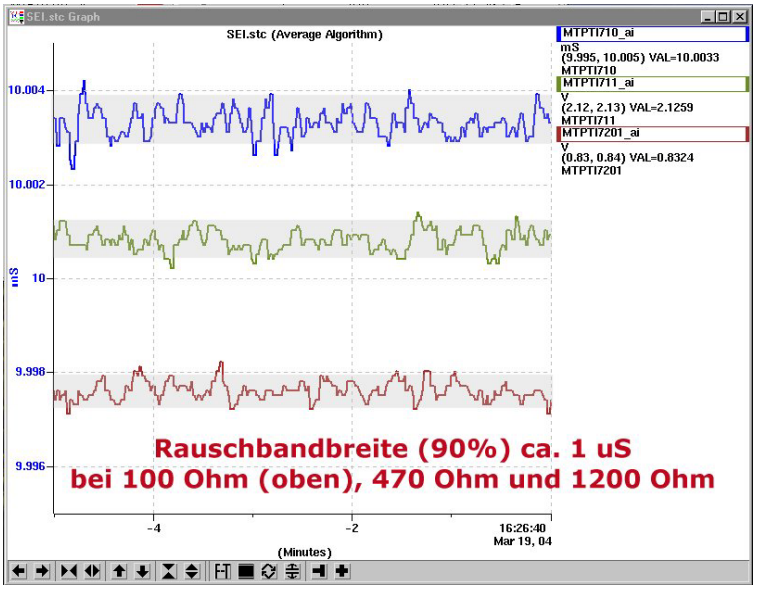
R_{min} ergibt sich aus der Gesamtverstärkung der Schaltung, U und G_{ADC} (hier 38 Ω).

Bei U = 5 mV, $G_{ADC} = 8$ sollte sich für R = 100 Ω ergeben (siehe Grafik oben):

$|\Delta R| = 1 / 2^{16} * (100^2 / 38)\ \Omega = 4\ m\Omega$

14

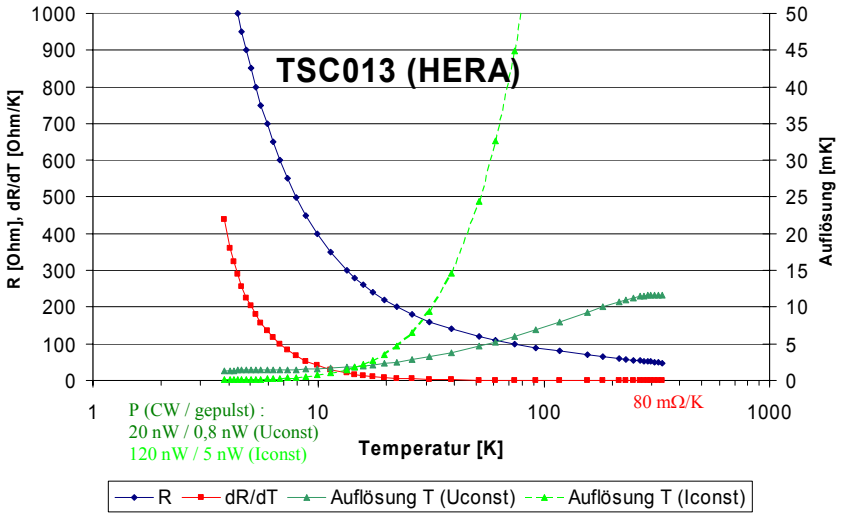
Messungen



15

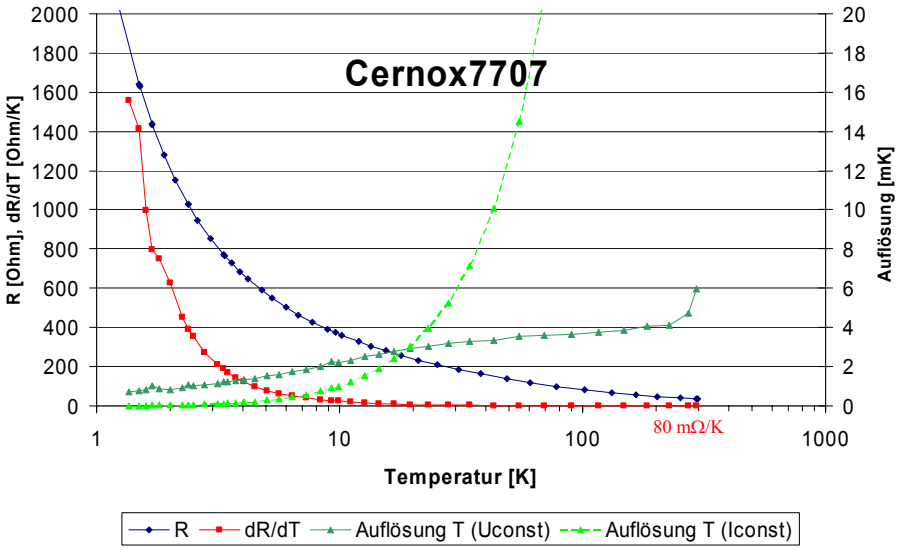
Bei 100 Ω (blaue Kurve) entsprechen die 1 µS 10 mΩ (+/- 5 mΩ)´.

Auflösung mit TSC II (Rivac/NL)



16

Auflösung mit Cernox1030 (Lake Shore)



17

Technische Daten

Anzahl der Kanäle pro Einheit	32 (8 minimum, erweiterbar auf 16, 24, 32)
Messmethode	4-Draht, wechselnde Gleichspannung
ADC	AD7710 Sigma-Delta 24 Bit, digitaler FIR-Filter
Messspannung	0 .. 25 mV
Sensor OVP	1 V
Brauchbare Auflösung	$4 * 10^{-7}$ S @ 5 mV *)
Temperaturdrift	< 1 ppm/K (Referenz)
Messzeit	80 ms Pulse
Zykluszeit	0,8 ... 3,1 Sekunden

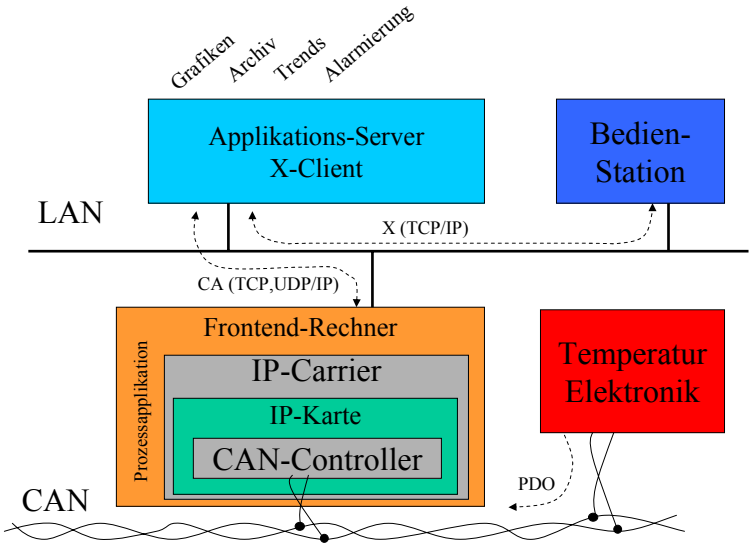
*) z.B.: 0.0004 Ohm bei 30 Ohm

In Verbindung mit einem kalibrierten Carbon-Sensor kann bei Temperaturen von 4,2 bzw. 1,8 K erreicht werden:

Absolute Genauigkeit	0,005 K
Auflösung	< 0,001 K (1 mK)
Bus	CAN 2.0A ISO 11898, isoliert, 10..1000 kBaud
Datenformat	CMS 32-Bit Integer multiplexed (5 Bytes)

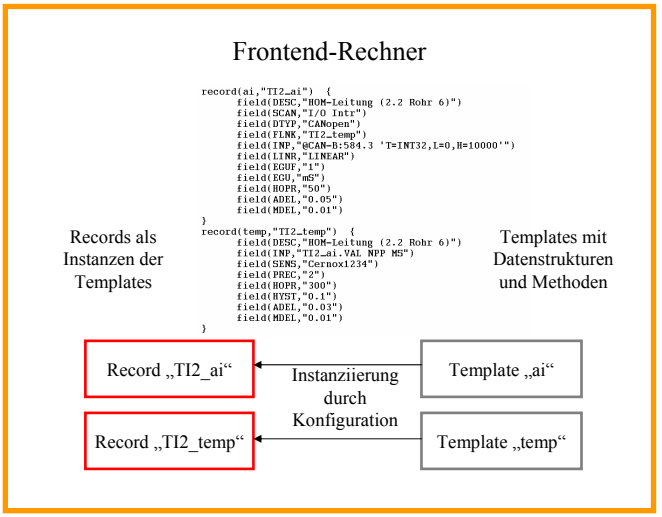
18

EPICS Kontrollsystem



19

EPICS Records



20

Berechnung der Temperatur

$T = e^{(4.31 + 44.9 \ln R - 37.9 (\ln R)^2 + 22.6 (\ln R)^3 - 10.4 (\ln R)^4)}$

Lesen des Leitwert-Rohwertes

aiRecord

DTYP,"CANopen"

Leitwert (double)

tempRecord

SENS,"Cernox1234"
(The data set name)

Temperatur in Kelvin, Celsius,
Fahrenheit oder Reaumur

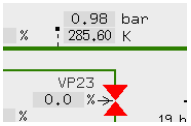
Bibliotheken

Conversion Method

Find by Name

Data Set

Der Datensatz enthält den
Namen der Methode sowie die
Parameter

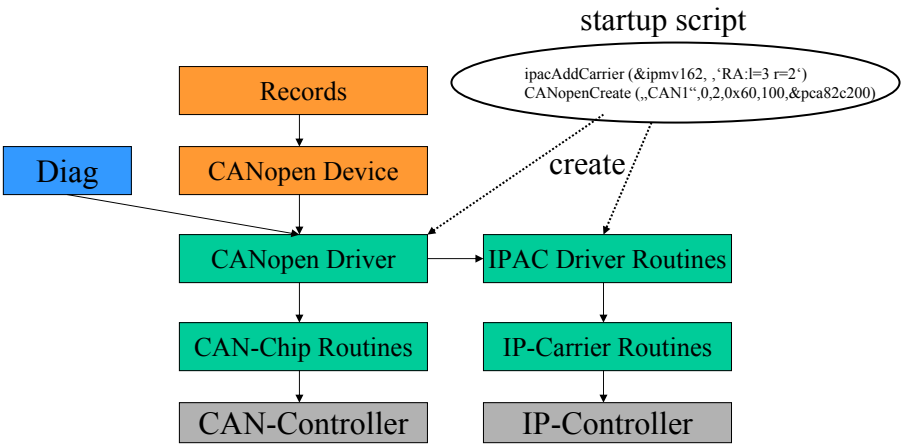


EPICS display

Zugriff auf die Hardware

•Die Daten aus der Temperaturmessung werden mit Hilfe eines modularen Treiberkonzepts in den Frontend-Rechner eingelesen

•Der Protokoll-Treiber ist unabhängig vom verwendeten CAN-Controller, dem IP-Träger und der verwendeten Plattform



Pläne

1. Temperature Modul-Firmware
   - Noch flexiblere Messmöglichkeiten, Spannungsmessung (alle Parameter programmierbar)
   - Automatische Bereichswahl für große Widerstandsbereiche
   - CANopen Objekt-Verzeichnis
   - SDO (service data object)
   - CANopen „predefined connection set“
   - Node guarding
2. EPICS record / device support
   - Diagnose in EPICS

23

Ende

24

Historie der SEI–Tagungen

Bernd-August Brandt*

Immer wieder wird die Frage nach der Entstehung bzw. nach dem Entstehungsdatum der Studiengruppe gestellt. In den Akten gibt es nur spärliche Informationen über die ersten Sitzungen der Studiengruppe. Aber ich habe in meinen persönlichen Papieren Unterlagen, die ich 1994 für ein kurzes Anschreiben zur Einladung zur Frühjahrssitzung in Berlin bereits verwendete**:** Demnach fand im Physikalischen Institut der Universität Hamburg in der Jungius-Straße vom 25. bis **26. März 1960** eine Diskussionstagung statt, in der unter Punkt 12 der Tagesordnung „**Gedanken über die Möglichkeiten der Zusammenarbeit der Institute bei der Vorbereitung der Experimente und Diskussion über die Bildung der Studiengruppen**“ zur Debatte standen. Durch Zuruf der Namen von potentiellen Teilnehmern bzw. Instituten wurden die Studiengruppen gebildet. Neben anderen entstand so die **Studiengruppe Hochenergiephysik –Elektronik–.** Danach tat sich –nach außen sichtbar– nichts, aber es wurde ein Fördervorhaben beim BMAt FN 5.058 (für 1961?) beantragt: **„Studiengruppen für Hopchenergiephysik im Rahmen des Fachausschusses Kernphysik der Deutschen Physikalischen Gesellschaft**“.
Wohl erst angeregt durch eine private Initiative einer Gruppe (von 11) Personen[1,2] im Januar 1961 erfolgten Einladungen zu einer ersten Sitzung in Heidelberg. Zu dieser Sitzung bei Dr. B. Stadler im Tandem-Labor des MPI in Heidelberg gibt es keine Belege in unseren Akten. Einen konkreten Hinweis habe ich durch ein Schreiben von Prof. P. Stähelin vom 20.4.1961 in meinen persönlichen Unterlagen[3].

Studiengruppen Hochenergiephysik
im Rahmen des Fachausschusses Kernphysik
des Verbandes Deutscher Physikalischer Gesellschaften

Herrn — Hamburg, 20.4.61
Dipl.-Phys. B. A. Brandt
Physikal. Inst. d. Univ. Marburg

Marburg / Lahn
Renthof 5

Betr.: Diskussionstagung über die Möglichkeiten einer
Zusammenarbeit auf dem Gebiet der Elektronik
für die experimentelle Kernphysik
am 25. April 1961 in Heidelberg

Sehr geehrter Herr Brandt!
Unter Bezugnahme auf Ihren Brief ...

* Bis Februar 1995 Fachbereich Physik der Philipps-Universität Marburg
[1] Siehe H.-J. Stuckenberg Transistorsabendblatt Nr. 5, 2.64, S.6
[2] Siehe atomwirtschaft atomtechnik, Jhrg. X, Nr. 6, Juni 1965, S. 298-302**:** W. Becker, Ispra, H.-J. Stuckenberg, Hamburg, K. Zander, Berlin. ESONE – ein System für die nukleare Elektronik.
[3] R. Thielmann hat die Tagesordnung in seiner Unterlagensammlung, die ich erst am 24.3.2004 erhielt.

... die tatsächlichen Reisekosten bis maximal zu den Fahrtkosten der Bundesbahn I. Klasse einschließlich Zuschlägen sowie ein Tagegeld erstattet werden.

...um telefonische Mitteilung an das

II. Inst. F. Experimentalphysik
Hamburg-Barenfeld, Luruper Chaussee 149
Tel. 89 69 81, App. 270

Mit freundlichem Gruß

gez. Prof. P. Stähelin

Wolf

(Sekretärin)

Hier wird Bezug genommen auf einen Brief, der sich auf eine vorangegangene Einladung zu einem ersten Treffen der (benannten Mitglieder) der Gruppe bezieht.
Am **25. April 1961** in Heidelberg hat also die **erste Sitzung stattgefunden**.
Dieses Datum ist offenbar auch zugrunde gelegt worden, als das 20-jährige Bestehen der Studiengruppe im März 1981 feierlich begangen wurde, (zu der Zeit bereits unter dem Namen „Studiengruppe Nukleare Elektronik"). Der oben angegebene Briefkopf zeigt jedoch, dass die Studiengruppe zum Zeitpunkt dieser Einladungen mindestens formal existiert haben muss. Deshalb können wir mit voller Berechtigung die Veranstaltung vom **26.3.1960** als **Gründungsakt** ansehen.
Auch die anderen am 26. März 1960 gegründeten „Studiengruppen Hochenergiephysik": -*Zählerexperimente*-, -*Visuelle Methoden*-, -*Auswerteverfahren*- und -*Theorie*- haben erst ab Januar 1961 ihre Arbeit aufgenommen. Die Beschäftigung mit Szintillations-Detektoren hat wohl einige Jahre überdauert. Dr. Stanek, München, hat nach vielen Jahren (1968 oder 1970) einen neuen Anlauf versucht (mit mir unbekanntem Ergebnis).
Von allen Gruppen hat nur unsere bis heute überlebt.
Soweit einstweilen zum Beginn der Studiengruppe.

Über die Ziele unserer Gruppe brauche ich an dieser Stelle nichts zu sagen, das steht in unzähligen Zusammenfassungen (und Variationen), Tagungsberichten, Anträgen und nun auch im Internet[4]. Sehr treffend ist die Situation in dem o.g. Artikel² von W. Becker, H.-J. Stuckenberg und K. Zander formuliert.

Wie sah die Arbeit der Gruppe aus?

Zunächst waren die Diskussionen konzentriert auf die Experimente und Anwendungen am DESY. Dabei zeigte sich sehr schnell, dass grundlegende Fragen zu klären waren, um mehrheitsfähige Empfehlungen geben zu können. Es musste erst eine gemeinsame Sprechweise gefunden werden, genormte Begriffe und Größen bekannt gemacht werden, angefangen bei Schaltzeichen, Flussschaltbildern und bestehenden DIN-Vorschriften. Es diskutierten ja nicht nur Ingenieure, sondern auch Physiker[5]. Oft wurde formuliert, wir müssten etwas „normen", was zu Recht den FNA auf den Plan rief. Wir konnten nur Richtlinien und Standards erarbeiten.
In Hausaufgaben wurden Entwürfe erarbeitet, die dann in den Gruppen diskutiert wurden,

[4] www.hmi.de/bereiche/I/DS/sei/index.html
[5] Wie im Tagungsbericht 30.6./2.7.1965 so schön formuliert ist: „Einen guten Ingenieur stört Normung nur wenig, einem echten Physiker ist sie ein Greuel."

bis einvernehmliche Lösungen auf dem Tisch lagen. Sehr starke Impulse kamen von den beiden DESY-Elektronik-Abteilungen (Krolzig / Stuckenberg), die unter dem größten Druck standen, fertige Geräte vorzuweisen.
Damals wurde harte Arbeit in den Studiengruppentreffen und in kleinen Untergruppen geleistet, die um die Spezifikationen für Mechanik, Stecker, Versorgungsspannungen, elektrischen Pegel für Analog-Elektronik und Digital-Elektronik, sowie um entsprechende Prüfvorschriften rangen – und zum Teil geradezu kämpften.

Unsere ersten Treffen waren Diskussionssitzungen. Ich erinnere mich noch genau, wie Dr. Zander zu Beginn eines Treffens in Hamburg sagte, „wir sitzen doch nicht im Hörsaal zu einer Vorlesung“, und uns aufforderte unsere Stühle im Kreis aufzustellen, damit jeder sehen könne, wer gerade redet.
Die Untergruppen tagten oft im 14-tägigen Rhythmus. Zunächst fanden deren Treffen überwiegend in Hamburg statt, später dann an den Heimatinstituten der Gruppenleiter.
Die Studiengruppensitzungen fanden nach Bedarf auch mehrmals im Jahr statt. Erst später spielten sich Herbst- und Frühjahrstermine (vor Beginn der Semester) ein. Bis in die 70-iger Jahre hinein lagen Sitzungstermine übrigens „mittwochs bis freitags“.
Sehr bald wurde beschlossen, die Plenarsitzungen an den Dienstorten der Teilnehmer im Wechsel zu organisieren, damit man nach und nach die Institute der Beteiligten kennen lernen könnte. Ein schöner Brauch, der sich bis heute erhalten hat (s. Abbildung 1).

Häufigkeit der Tagungen

Ort	1	2	3	4	5	6	7	8	9	10	11
Hamburg	05.1962[1]	11.1962	07.1963	10.1963	06.1965	09.1972**	05.1974	03.1981	03.1988	03.1998	03.2004
Berlin	10.1965	03.1970	04.1973	09.1974	03.1990	03.1994	09.1996*	09.2000			
Jülich	03.1965	09.1969	03.1977	10.1982	03.1985	04.1995	09.1998	03.2003			
Frankfurt	12.1964	12.1966	10.1977	10.1983	05.1987	09.1997	09.2002				
Karlsruhe	01.1964[2]	03.1978	09.1986	03.1996	04.2001						
Bochum	03.1980	09.1990	03.1999	09.2003							
Graz	09.1980	10.1987	10.1995	10.2001							
Heidelberg	04.1961	10.1964[2]	09.1993	03.2000							
Marburg	04.1964	03.1968	03.1982	09.1994							
Wixhausen	09.1975	09.1991	04.1997	03.2002							
Erlangen	10.1971	09.1985	03.1989								
Martinsried	03.1979	10.1981	03.1992								
Würzburg	09.1968	09.1970	10.1988								
Braunschweig	11.1978	03.1993									
Freiburg	03.1972	03.1983									
Garching	02.1966	03.1975									
Mainz	03.1969	03.1984									
Rossendorf	09.1992	09.1999	9.2004								
Basel	12.1961										
Geel	10.1989										
Göttingen	10.1979										
Grenoble	04.1986										
Ilmenau	03.1991										
Köln	10.1976										
Konstanz	10.1984										
Münster	09.1973										
Stuttgart	03.1976										
Wien	05.1971										

* Zeuthen
**Duhnen
[1] Tagungsbericht von E.v.Goeler
[2] Tagung im Jahresbericht 1964 erwähnt

Abb. 1: Häufigkeit der Studiengruppensitzungen an den Tagungsorten mit Tagungsdaten

Entsprechend fand die zweite Sitzung der Studiengruppe in Basel, im Institut von Prof. E. Baldinger statt, die dritte allerdings wieder in Hamburg.
Die Teilnehmerzahl der ersten Sitzungen lag bei 20 bis 30, die der Untergruppen bei 6 bis 18 Personen. Teilnehmer waren Physiker und Elektroniker und Techniker aus Universitäts- und Forschungslabors aus dem gesamten deutschsprachigen Raum, und sehr früh auch Vertreter der Industrie. Die Teilnehmerlisten der ersten Sitzungen sind in unseren Akten leider nicht erhalten.
Berücksichtigt man die 81 (Plenar-) Sitzungen, von denen Teilnehmerlisten erhalten sind, ergibt sich eine mittlere Teilnehmerzahl von 59.
In späteren Jahren wurden zunehmend Ergebnisse und (s.u.) Statusberichte vorgetragen, oder Teilnehmer (besonders der einladenden Institute) berichteten über Arbeiten in und aus ihrem Hause. Daraus ergab sich dann die frontale Vortragsform (wohl auch weil in den meisten Instituten für die Sitzungen nur Hörsäle zur Verfügung standen). Eine aktuelle Liste der Sitzungen unserer Studiengruppe gibt die Abbildung 2 wieder.

1964 wurden 4 „ständige“ Arbeitsgruppen zu 5 Themenbereichen gebildet (indem die Anwesenden einfach in 4 Gruppen aufgeteilt wurden)**:**

1. Strahlungsdetektoren und deren Ausrüstung (6 Pers.) Gruppe I
2. Analog arbeitende Geräte } Gruppe II
3. Analog-Digital-Wandler }
4. Digitale Information verarbeitende Geräte (7 Pers.) Gruppe III
5. Energieversorgungsgeräte (4 Pers.) Gruppe IV

Inzwischen hatte sich gezeigt, dass die Probleme und Fragen der Austauschbarkeit von Mess-. und Experimentgeräten nicht nur in der Hochenergiephysik, sondern allgemein in der Kernphysik relevant waren. Das führte **1962 / 1963** zur Umbenennung der Gruppe in **Studiengruppe Nukleare Elektronik,** für die sich die Abkürzung **SGNE** durchsetzte[6].

Alle diese Diskussionen und Aktivitäten fanden nicht nur im deutschen Sprachraum, sondern überall auf der Welt statt. In ganz Europa standen nach Überwindung der ersten Kriegsfolgen die Physiker und Elektroniker vor dem gleichen Problemen**:** Wie kann man die Möglichkeiten der entstehenden Großforschungseinrichtungen nutzen? Wie macht man das am besten? Alle wünschten sich ein einheitliches System. Das führte bereits 1961[7] zu einer europaweiten Verabredung, das **ESONE-System**[8] zu entwickeln.
Die Vertreter deutscher Institutionen in diesem europäischen Vorhaben waren alle Mitglieder der Studiengruppe. Die Vorarbeiten der Studiengruppe konnten direkt in die Arbeit der ESONE Working groups eingebracht werden.

Mit diesen Entwicklungen bekam die Arbeit der Studiengruppe eine neue Bedeutung und eine enorme Erweiterung**:** Das ESONE-System wurde vom ESONE-Committee betreut, das aus einigen Einzelmitgliedern und den interessierten Forschungseinrichtungen gebildet wurde. Dort fanden sich die Mitglieder der Studiengruppe als persönliche Mitglieder oder als Repräsentanten ihrer Heimat-Mitglieds-Institute wieder. Das Committee setzte eine (kleinere) ESONE-Executive-Group ein, die schnell auf Veränderungen oder Neuerungen reagieren und notwendige Entscheidungen treffen konnte. Auch hier wurden Studiengruppenmitglieder delegiert. Umgekehrt lernten ESONE-Leute die Studiengruppe kennen und wurden dort ihrerseits aktiv (Dres. W. Becker, H. Meyer, E. Sattler u.a.).

[6] Auf Vorschlag unserer österreichischen Freunde, jedenfalls habe ich die Abkürzung erstmals von Herrn Dr. Attwenger gehört.
[7] EURATOM-Zentrum Ispra, Juli 1961.; 16 Teilnehmer, davon 7 Deutsche (2 noch nicht als Studiengruppen-Mitglieder)
[8] European Standart of Nuclear Electronics System

	Sitzungen der Studiengruppe		Teil-					Teil-	
Lfn.	Ort	Datum	nehmer		Lfn.	Ort	Datum	nehmer	
	Gründung:				44	Marburg	22. März 1982	53	
	Hamburg	26. März 1960			45	Jülich	11. Oktober 1982	56	
1	Heidelberg	25. April 1961			46	Freiburg	21. März 1983	46	
2	Basel	1. Dezember 1961			47	Frankfurt	3. Oktober 1983	50	
3	Hamburg[1]	29. Mai 1962			48	Mainz	19. März 1984	62	
4	Hamburg	30. November 1962			49	Konstanz	8. Oktober 1984	41	
5	Hamburg SGNE	11. Juli 1963	23		50	Jülich	18. März 1985	72	
6	Hamburg	15. Oktober 1963	44		51	Erlangen	23. September 1985	44	
7	Karlsruhe[2]	23. Januar 1964	50[3]		52	Grenoble SEI	14. April 1986	40	
8	Marburg	27. April 1964	32		53	Karlsruhe	29. September 1986	47	
9	Heidelberg[2]	21. Oktober 1964			54	Frankfurt	11. Mai 1987	40	
10	Frankfurt	10. Dezember 1964	50		55	Graz	5. Oktober 1987	37	
11	Jülich	31. März 1965			56	Hamburg	21. März 1988	56	
12	Hamburg	30. Juni 1965	54		57	Würzburg	3. Oktober 1988	44	
13	Berlin	27. Oktober 1965	58		58	Erlangen	13. März 1989	52	
14	Garching	28. Februar 1966	85		59	Geel	2. Oktober 1989	34	
15	Frankfurt	1. Dezember 1966	87		60	Berlin	19. März 1990	96	
16	Marburg	4. März 1968	68		61	Bochum	24. September 1990	40	
17	Würzburg	23. September 1968	78		62	Ilmenau	18. März 1991	63	
18	Mainz	17. März 1969	76		63	Wixhausen	30. September 1991	42	
19	Jülich	22. September 1969	141		64	Martinsried	23. März 1992	48	
20	Berlin	16. März 1970	132		65	Rossendorf	28. September 1992	66	
21	Würzburg	21. September 1970	75		66	Braunschweig	22. März 1993	55	
22	Wien	12. Mai 1971	104		67	Heidelberg	27. September 1993	43	
23	Erlangen	13. Oktober 1971	110		68	Berlin	21. März 1994	66	
24	Freiburg	15. März 1972	123		69	Marburg	26. September 1994	46	
25	Duhnen	20. September 1972	54		70	Jülich	3. April 1995	47	
26	Berlin	4. April 1973	100		71	Graz	2. Oktober 1995	25	
27	Münster	26. September 1973	74		72	Karlsruhe	25. März 1996	37	
28	Hamburg	15. Mai 1974	111		73	Zeuthen	30. September 1996	45	
29	Berlin	9. September 1974	83		74	Wixhausen	7. April 1997	42	
30	Garching	19. März 1975	58		75	Frankfurt	29. September 1997	37	
31	Wixhausen	24. September 1975	106		76	Hamburg	30. März 1998	40	
32	Stuttgart	22. März 1976	117		77	Jülich	28. September 1998	38	
33	Köln	4. Oktober 1976	94		78	Bochum	22. März 1999	27	
34	Jülich	28. März 1977	140		79	Rossendorf	27. September 1999	40	
35	Frankfurt	3. Oktober 1977	48		80	Heidelberg	27. März 2000	36	
36	Karlsruhe	6. März 1978	70		81	Berlin	25. September 2000	30	
37	Braunschweig	6. November 1978	55		82	Karlsruhe	2. April 2001	36	
38	Martinsried	19. März 1979	72		83	Graz	1. Oktober 2001	27	
39	Göttingen	1. Oktober 1979	68		84	Wixhausen	4. März 2002	46	
40	Bochum	24. März 1980	62		85	Frankfurt	23. September 2002	38	
41	Graz	29. September 1980	28		86	Jülich	24. März 2003	35	
42	Hamburg	23. März 1981	67		87	Bochum	22. September 2003	44	
43	Martinsried	19. Oktober 1981	53		88	Hamburg	29. März 2004	53	
	[1] Tagungsbericht v. E.v.Goeler		Übtr.	Ø		[3] 18 Teilnehmer aus dem KfK		Sum:	Ø
	[2] Tagung im Jahresbericht 1964 erw.		2800	76				4809	59

Abb. 2: Chronologische Auflistung der Studiengruppensitzungen (mit Teilnehmerzahlen)

Die **Studiengruppe** entwickelte sich zu einem **Pool von Experten** für die Beschickung von allen möglichen Gremien, bzw. zum unabhängigen Treffpunkt für Vertreter dieser

Gremien; denn überall auf der Welt schossen geradezu nationale und internationale Gruppen aus dem Boden, die sich mit den messtechnischen Fragen der rasanten Entwicklung im gesamten Feld der (Kern-) Physik, Chemie und weiteren Disziplinen (z.B. Biologie und Medizin) befassten. Die Sitzungen der Studiengruppen wurden zu einem **Forum für Statusberichte** über alle möglichen nationalen und internationalen (Gremien-) Aktivitäten.

Organisation der Studiengruppe

Das alles funktionierte ohne Statuten, Vereinsvorschriften und Satzungen. Es gab und gibt keine offizielle Mitgliedschaft! Es gibt nur eine Adressenliste, und wer will, kann darin aufgenommen werden[9]. Die Damen und Herren aus der Industrie nehmen eine gewisse Sonderstellung ein**:** Sie haben Gastrecht aber kein Mitwirkungsrecht in Bereichen, die die Studiengruppe selbst angehen. Die Adressenliste enthielt in den 70- und 80-er Jahren ca. 200 Einträge: Anschriften von Einzelpersonen, Institutionen und Firmen aus Deutschland, Österreich, Italien, Schweiz, Frankreich, Belgien, England und Dänemark!

Auch die Leitung der Studiengruppe unterliegt keinen fixierten Regeln. Zunächst wurde die Leitung der Gruppe vom DESY-Direktorium übernommen, dann an DESY-Mitarbeiter delegiert. Heute bestimmen die Mitglieder der Studiengruppe die Leiter selbst durch Wahl und auf Vorschlag aus den Reihen der Mitglieder. Bisher ging das „einvernehmlich" durch Akklamation. Die Bezeichnung der Gewählten war zunächst „wissenschaftlich-technischer Leiter". Heute gelten sie als „Sekretär" der Gruppe.

Wie sah die Leitung der Studiengruppe im Einzelnen aus?

Bei Gründung der Gruppe lag die Verantwortung bei Prof. P. Stähelin, einem Mitglied des DESY-Direktoriums. Wohl von Anfang an wurde er von Dr. H.-J. Stuckenberg unterstützt, der alsbald die Leitung übernahm und de facto bis 1966 innehatte. Ihm zur Seite stand zunächst Dr. E. v.Goeler, und ab 1964 Dr. H. Nentwich.

Im Jahr 1966 kündigte sich eine Krise an**:** Das BMWF, Ministerium für wissenschaftliche Forschung, konnte (mangels gültigem Haushalt) die Mittel für 1966 nur sehr verspätet und gekürzt bereitstellen. 1967 blieben –nach 15 erfolgreichen Sitzungen– die Mittel völlig aus. Es konnten keine Sitzungen stattfinden. Zusätzlich gab es beim DESY offenbar Personalengpässe, sodass ein erneuter Anlauf ausblieb.

Ende 1967 fragte mich mein damaliger Chef, Prof. W. Walcher[10], der ebenfalls dem DESY-Direktorium angehörte, ob „wir uns von Marburg aus um die Studiengruppe kümmern könnten". Die nötigen Anträge beim Ministerium würde er dann gegenzeichnen. Was antwortet man, wenn man so von seinem Chef gefragt wird? Die Leitung der Gruppe wurde zu einem Teil meiner Dienstaufgaben, und Frau E. Völker wurde mir nach und nach mit 5% ihrer Dienstzeit für die Büro-Arbeiten zugeordnet.
Um unser Institut der Gruppe vorzustellen und uns den Einstieg zu erleichtern, luden wir die Studiengruppe zum 4. März 1968 nach Marburg ein.
Als sich 1994 das Ende meiner Dienstzeit anbahnte, stellte sich die Frage**:** Wie geht es weiter? Die Studiengruppe hatte sich soweit vom DESY-Bezug gelöst, dass dessen

[9] Unausgesprochene Voraussetzung ist allerdings die „Bindung" an ein staatliches oder privates Institut mit entsprechenden elektronischen Einrichtungen oder Anwendungen.
[10] Er lebt mit bald 94 Jahren noch rüstig in Marburg und hat mir Grüße an alle, die sich an ihn erinnern, aufgetragen.

Direktorium wohl nicht mehr zu bemühen war. Also beschloss die Studiengruppe, einen neuen „Sekretär“ aus ihrer Mitte zu wählen.
Wer den Vorschlag machte, Dr. Frank Gabriel aus Rossendorf zu fragen, weiß ich nicht mehr. Aber ich finde, es war eine glückliche Idee, einen Kandidaten aus den neuen Bundesländern zu nehmen, und ein Glücksfall, dass Dr. Gabriel bereit war, sich (für eine Periode von max. 4 Jahren) der Wahl zu stellen. Auf der Frühjahrssitzung 1994 in Berlin wurde er mit Akklamation gewählt. Aber erst 5½ Jahre später bat er um Ablösung. 2000 wurde –wieder in Berlin und per Akklamation– Dr. Friedrich Wulf vom HMI zu seinem Nachfolger gewählt. Wie sich zeigt, ebenfalls kein schlechter Griff!

Nicht direkt zur Leitung der Gruppe gehörend aber vom 1. Tag an als steter Anreger, Förderer und Mahner hat Prof. K. Zander große Verdienste am Gelingen der Arbeit der Studiengruppe. Das sollte hier ausdrücklich und in Dankbarkeit genannt sein. Ihm bzw. der Einweihung seines „Elektronik“ - Gebäudes zu Ehren fand übrigens am 6./7. Dezember 1965 ein hochkarätiges besetztes „Symposium“ unter dem „Patronat“ der Studiengruppe im HMI in Berlin statt.

Wie waren die Einbindungen der Gruppe?

Die eingangs erwähnte Einbindung der Studiengruppe in den „Fachausschuß Kernphysik des Verbandes Deutscher Physikalischer Gesellschaften“ bestand nur formal. Im Rahmen der Physikertagung unsere Treffen abzuhalten, erwies sich (Bad Nauheim 1964 oder 1965?), als nicht sinnvoll; denn im Tagungsgeschehen der Physikertagung ging unsere kleine Gruppe unter, da wir keine eigene „Sitzung“ bekamen. Einfluss auf die Termine hatten wir natürlich auch nicht. Es gibt dazu übrigens keine Unterlagen in unseren Akten. Problematisch war hier auch der Begriff **Physiker-„Tagung“**; denn das bedeutete im Allgemeinen eine erhebliche Reduzierung der Reisekostenerstattungen. Darum haben wir stets von „**Sitzungen**“ und **nicht** von „**Tagungen**“ der Studiengruppe gesprochen haben.

Der erste Kontakt mit überregionalen Organisationen war für unsere Gruppe –wie oben gezeigt– das ESONE-Committee. Die deutschen Vertreter in den ESONE Working groups haben –wie ebenfalls schon gesagt– nahtlos die Ergebnisse unserer Arbeitsgruppen einbringen können. Die Studiengruppe wurde Mitglied im ESONE-Committee. Viele unserer Mitglieder wurden in den ESONE-Gruppen aktiv als member oder auch als chairman. Entsprechend fanden auch viele gemeinsame Veranstaltungen statt, bzw. trafen sich Mitglieder der Studiengruppe zu ihren Sitzungen im Zusammenhang mit ESONE-Veranstaltungen. Z.B. im Sommer 1964 in Karlsruhe, wie Bild 3 zeigt[11].

Aber ESONE war nur ein erster gemeinsamer Schritt zur Lösung der Probleme in der Mess- und Experiment-Elektronik. In einem zweiten Schritt ging es um die Auswertung der in riesigen Mengen anfallenden Messdaten. Die Computerindustrie brachte gerade die ersten Prozess - Rechner auf den Markt. Also hieß es nun, die Experimentdaten in die Prozessrechner hineinzubekommen – und die Experimente vom Computer her zu beeinflussen, d.h. zu steuern.

Bereits 1965 wurde im Ministerium für wissenschaftliche Forschung auf Empfehlung der Studiengruppe ein **ad hoc Ausschuß Projekt Koppelelektronik** eingerichtet, dessen Mitglieder von verschiedenen deutschen Institutionen gestellt wurden. Als der Ausschuss sich konstituierte, waren wiederum 70% der Teilnehmer Studiengruppemitglieder, so auch der Vorsitzende Dr. H.-J. Stuckenberg.

[11] Leider finden sich keine Unterlagen, weder bei den Studiengruppen- noch bei (unseren !) ESONE- Akten.

Abb. 3: Werksfoto GfK 1017/4021: „ESONE-Treffen“, Karlsruhe 17.7.1964 (oder 16.6.1964)

Abb. 4: 22 Jahre später, auf derselben Treppe: SEI-Tagung, Karlsruhe 29.9.1986

Der Ausschuss erarbeitete ein detailliertes Konzept mit dem Arbeitsnamen **RESY** (Rechner-Experiment System). Gegen Ende der Beratungen einigte man sich mit geladenen Industrievertretern[12] auf eine schnelle Realisierungsmöglichkeit im D3K-System, das in den Prozessrechnern der Firma Siemens verwendet wurde. (Spötter sprachen deshalb vom *RE**SI***-System).

[12] AEG-Telefunken, Labor Dr. Berthold, Frieseke & Hoepfner GmbH und Siemens AG (7.Juni 1968); Quelle**:** Protokoll der 1.Sitzung der ESONE Executive Group, 17./18.Juni 1968 von H. Klessmann.

Dazu kam es aber nicht; denn über die ESONE-Beziehungen wurde bekannt, dass die Briten ein ganz ähnliches System in Arbeit hatten. Diese Parallelentwicklungen wollte man verhindern und beschloss zusammenzuarbeiten. Dabei zeigte sich, dass die Briten auf keinen Fall die Siemens-Mechanik akzeptieren würden. Im ESONE-Committee entstand der Kompromiss mit Namen ***JANUS*****:** Ein System mit der Mechanik der Briten und der Elektronik des ad hoc Ausschusses. Als der Name des zweigesichtigen römischen Gottes sich als „geschützt" herausstellte, wurde das (in beiden Richtungen lesbare) Kunstwort **CAMAC** (**C**omputer **A**ided **M**esurement **A**nd **C**ontrol) als Bezeichnung kreiert.
Das CAMAC-System prägte für einige Jahre die Arbeit der Studiengruppe. Die Zusammenarbeit auf europäischer Ebene war wohl noch intensiver als bei der Entwicklung des ESONE- Systems. Einerseits wurde am System selbst weitergearbeitet, andererseits wurden Geräte entworfen, beschrieben und vorgestellt, die die Experimentseite abdeckten und als Einschübe in die CAMAC-Überrahmen eingesteckt werden sollten. In dem Zusammenhang tauchte eine ganz neue Qualität auf für die Studiengruppe**:** Man musste sich nun mit der **Programmierung** beschäftigen. Alles dies geschah jetzt in CAMAC-working-groups aber auch in Untergruppen der Studiengruppe. Besondere Bedeutung hatte die CAMAC Dataway working group, deren chairman Dipl.-Ing. Horst Klessmann vom HMI war.
Die Software-Gruppe der Studiengruppe beschäftigte sich insbesondere mit den Fragen der „Echtzeit-Programmierung". In sehr kurzer Zeit wurde ein Entwurf für **PEARL**, eine **P**rocess and **E**xperimenta **A**pplication **R**ealtime **L**anguage erarbeitet. Die Ideen dieser Gruppe flossen wiederum in die wenig später entstandene CAMAC- Software-working-group ein.
CAMAC bekam eine solche Bedeutung, dass eine „European CAMAC Association", **ECA**, gegründet wurde, die auf europäischer Ebene ein Diskussionsforum für alles, was mit CAMAC zusammenhängt, sein sollte, wie die Studiengruppe im deutschen Sprachbereich ein Forum für Elektronik-Fragen im weitesten Sinne geworden war.
Die obersten Gremien bildeten das „CAMAC Management Board" (3 Personen, chairman**:** Prof. K. Zander), und das „CAMAC Councel" mit Vertretern aller Mitgliedsinstitutionen, in denen natürlich wieder etliche Studiengruppenmitglieder vertreten waren.
ECA teilte sich in lokale Untergruppen auf, die Studiengruppe wurde die „**R**egionale **C**AMAC Vereinigung (**A**ssociation)", **RCA Deutschland**. mit engen Verbindungen -in den 70-er Jahren eine politische Sensation- auch zu den osteuropäischen Regionalgruppen[13].

Zwei besondere Aktivitäten von Studiengruppenmitgliedern sollten hier noch genannt werden**:**

- Das CAMAC Management Board hat einen Verbindungsmann bestellt, der sich für die Verbreitung und die Einhaltung der CAMAC-Standards einsetzten und vor allem die Verbindung zur Industrie pflegen sollte.
  Dieser „**Mr. CAMAC**" wurde unser Dr. J. Trebst aus Erlangen.

- Um den Wust von CAMAC-Geräten halbwegs überblicken zu können, vor allem um die Produkte der Firmen vergleichen zu können, wurden alle CAMAC - Geräte - Herstelle um Produkt-Listen und -Spezifikationen gefragt, die dann zu einem **CAMAC Product Guide** zusammengefasst in 5 Auflagen erschienen[14].

Die europäischen Entwicklungen gingen natürlich nicht an den Wissenschaftlern in den USA vorbei. Die Amerikaner hatten ihr NIM-System (**N**uclear **I**nstruments for **M**esurements), das -dem ESONE-System vergleichbar- auch an vielen Stellen in Europa

[13] Mit Tagungen in der UDSSR, Ungarn u.a.; Slogan**: CAMAC,** "**C**an **A**rrage **M**eetings in **A**ny **C**ountry".
[14] Herausgegeben 1978 bis 1988, zusammengestellt und bearbeitet von B.-A. Brandt im Fachbereich Physik, Marburg, gedruckt von EURATOM im schönen grünen Umschlag als ECA-Report.

zum Einsatz gekommen war. Aber die Einschübe passten nicht in die CAMAC-Überrahmen. An dem CAMAC-System waren die Amerikaner zwar interessiert, aber eine Übernahme war nicht möglich. Sollten sie nun eine CAMAC-Parallele entwickeln? Nach zähen Verhandlungen gab es den Kompromiss, einen Übergangsstecker zu entwickeln, durch den NIM-Einschübe in einem CAMAC-Crate zum Einsatz kommen konnten.

Einen Eindruck von den Verflechtungen der Studiengruppe mit anderen Gremien und Instituten mag die Abbildung 5 vermitteln.

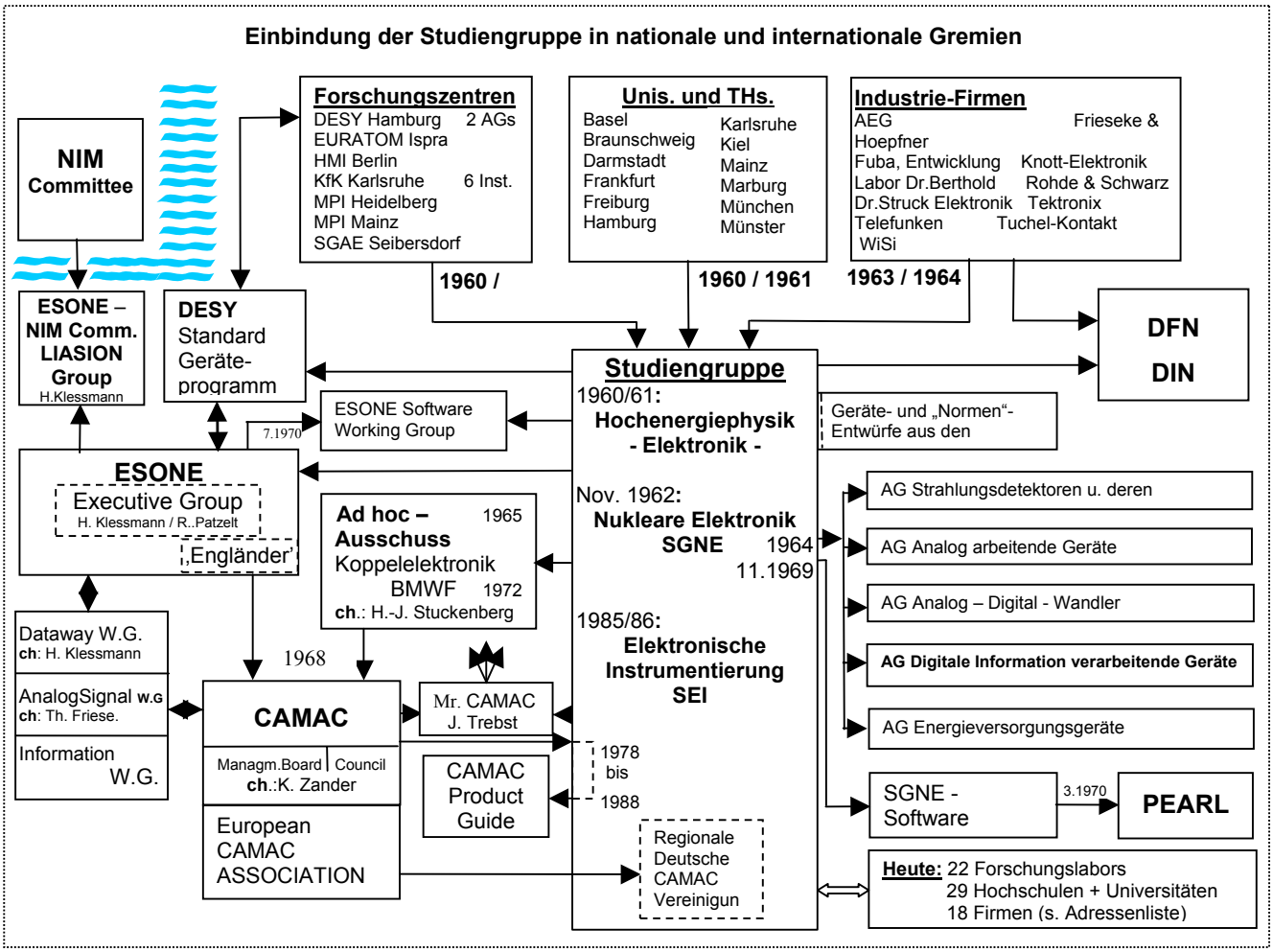


Abb. 5: Einbindungen der Studiengruppe

Aber es gab auch viel Kritik, dass die Studiengruppe sich so sehr auf ESONE und vor allem CAMAC geworfen hat; denn für grundsätzlich Fragen der Elektronik-Entwicklungen schien nicht genug Platz zu bleiben, und die Programmier-Probleme, die der Einsatz von CAMAC mit sich brachte, waren vielen Teilnehmern zu speziell. Deshalb wurden diese Fragen auch überwiegend in den Untergruppen behandelt. Deren Obmänner trugen dann aber ihre Statusberichte in den Studiengruppensitzungen vor - und entfachten dort nicht selten lebhafte (und tendenziell längliche) Diskussionen –wie in den Anfangsjahren der Studiengruppe die Diskussionen um die „Nukleare Elektronik“ hochschlugen.
Es wurde aber auch immer wieder zurückgesteuert, insbesondere durch Vorträge aus den Gastgebenden Instituten, in denen verstärkt die Physik und die Hintergründe für die Entwicklungsaufgaben der Elektroniker und Ingenieure erläutert und damit neue inhaltliche Schwerpunkte gesetzt wurden.

In den 80-er Jahren schoben sich zunehmend Elektronik-Probleme aus nicht nuklearen Bereichen in den Vordergrund. Und wie bekannt, geriet das „Nukleare“ in der Öffentlichkeit ziemlich heftig in Verruf. In der Suche nach einem neuen Namen fand der Vorschlag von Prof. H. Leopold aus Graz den meisten Beifall. In Erlangen wurde 1985 beschlossen, die „Studiengruppe für Nukleare Elektronik“ in „**Studiengruppe für elektronische Instrumentierung**“, **SEI** umzubenennen. Um die Abkürzung gab es noch einige Diskussionen. Schließlich wurde aber die ontologische Semantik geradezu als Programm akzeptiert.

An dieser Stelle wird es Zeit, etwas zu sagen über die

Finanzierung der Studiengruppe.

Mir ist nicht bekannt, welches Ministerium 1961 die Finanzierung der Studiengruppe übernommen hat. 1966 jedenfalls wurden die Finanzen vom BMWF (Bundesministerium für wissenschaftliche Forschung) zurückgefahren, aufgrund unserer Anträge von Marburg aus aber erneut bewilligt. Die Gesamtkosten lagen bei ca. 30.000 DM pro Jahr.
Im Zusammenhang mit den starken internationalen Einbindungen der Studiengruppe, konnten die Beträge gesteigert werden. In den besten Jahren (ca. 1969 bis 1977) hatten wir über 75.000 DM pro Jahr zur Verfügung, um internationale Kontakte, z.B. auch USA-Aufenthalte, von Studiengruppenmitgliedern zu finanzieren. Seit 1984 war das BMFT für uns zuständig, und wir wurden von der Fachgruppe „Nuklearphysik“ betreut. Die Finanzen wurden wieder knapper. Unsere Anträge wurden sehr restriktiv behandelt[15]. Neben unseren Verwaltungskosten (Papier, Druck und Porto) durften nur noch einer Person aus jeder Institution Reisekosten finanziert werden.
Als unser Name nicht mehr „nuklear“ war, wurde die Studiengruppe sofort aus dem Förderprogramm „Nuklearphysik“ herauskatapultiert. Für etwas so Exotisches, wie diese Gruppe, von dem man nicht einmal sagen konnte, „wie viel durch ihre Arbeit gespart würde“, gab es keinen anderen Förderungstopf im Ministerium.
Auch der Fachbereich Physik der Uni Marburg ebenso die Philipps-Universität selber wollten oder konnten (nicht einmal für die Verwaltungskosten) einspringen.

Die Rolle der Industrie

Wie bereits erwähnt, hat die Studiengruppe fast von Beginn ihrer Arbeit an engen Kontakt zur Industrie gehabt. Das war für beide Teile nicht immer einfach. Insbesondere in den Bauteile- und Geräte-Informationen der ersten Jahre mussten sich die Herren[16] der Industrie oft sehr harsche Kritik anhören. Z.B., wenn die Geräte die Angaben in den Datenblättern nicht einhielten. Andererseits wollten Studiengruppenmitglieder sich nicht zu früh von der Industrie über die Schulter gucken lassen. Aber das hat sich alles im Laufe der Jahre gegeben. Jahrelang (mit kleinen Unterbrechungen bis heute) hat die Industrie mit der Ausstellung ihrer neuesten Produkte unsere Sitzungen bereichert. Umgekehrt haben die Industrievertreter immer wieder betont, wie wertvoll ihnen die Fachgespräche mit den Gruppenmitgliedern sind.
Oft bin ich von den Herren gefragt worden, ob sie ein Standgeld für ihre Ausstellung zu zahlen hätten. Wir haben verneint. Wie hätten wir es denn auch verbuchen sollen?
In der Stunde der Geldnot aber kam die rettende Idee**:** Das Standgeld kann in Form von Spenden an die Philipps-Universität überwiesen und der Studiengruppe zur „freien“ Verfügung gestellt werden. Damit haben sich alle Beteiligten einverstanden erklärt, und so

[15] D.h. unsere Anträge mussten immer detaillierter und minutiös begründet, also immer umfangreicher sein.
[16] In den ersten Jahren gab es keine Damen aus der Industrie als Sitzungsteilnehmerinnen, aus den Instituten nahm sehr früh Frau Barthel aus der GfK Karlsruhe regelmäßig teil.

war das Überleben der Studiengruppe 8 Jahre lang gesichert. Dafür gilt allen unseren Ausstellern ein ganz großer Dank.
Die Erstattung von Reisekosten der Teilnehmer war ab dem Zeitpunkt Sache der jeweiligen Institutionen. Letztendlich hat auch das geklappt. Aber bei einigen Teilnehmern stellte sich jedes Mal die Frage**:** „Fahre ich zu einer Sitzung, oder kaufe ich ein Gerät ?"

Inzwischen hat sich die Frage der Verwatungskostenfinanzierung entschärft, es braucht niemand mehr Angst zu haben, die Studiengruppe sei von der Industrie abhängig.

Publikationen der Studiengruppe

Aus der Feder der beiden Herren v.Goeler und Nentwig fanden sich bisher unbeachtete Tagungsberichte für einige der ersten Studiengruppensitzungen und Jahresberichte für 1964 und 1965[17], Aus diesen Berichten wissen wir von **drei Studiengruppensitzungen**, die **bisher unbekannt** waren und deshalb in unseren Listen bis zum heutigen Tage nicht enthalten sind[18].
Herr Stuckenberg seinerseits war der Autor von „internen" Mitteilungsblättern, die er „Transistors Abendblatt" nannte. Sechs Ausgaben erschienen von Juli 1962 bis Mai 1965. In ihnen waren die neuesten Informationen aus der „Elektronik- und Studiengruppen-Welt" zusammengestellt und – in seiner unnachahmlichen und beliebten Art – humoristisch aufgelockert.

Bauelemente-Information

Die erste richtige „Publikation" unserer Gruppe war die Bauelemente Information von unserem Ehren-Doktor Th. Friese. Wie schon erwähnt, fanden bereits in den ersten Studiengruppensitzungen intensive Diskussionen über Geräte und Bauelemente statt. Treibende Kraft und Moderator war Th. Friese. Ab 1969 wurden Listen der behandelten Bauelemente, Ergebnisse der Diskussionen und Ergänzungen in schriftlicher Form festgehalten und an unsere Mitglieder verschickt. Herrn Friese gelang es obendrein, durch „passende" Randbemerkungen, die dröge Lektüre erfreulich aufzulockern. Diesen Stil übernahm dann auch Herr Götze, der Herrn Friese zunehmend unterstützte und ablöste. Später wurde auch der Tagesordnungspunkt „Bauelemente-Information" von Frieses Mitarbeitern bestritten. Aber seine Handschrift blieb unverkennbar. Wir können Herrn Friese gar nicht genug dafür danken. Aber auch Frau Völker sei Dank, die Verpacken, Adressieren, Frankieren und Versand zusätzlich zu besorgen hatte.

Die Bauelemente-Informationen bildeten den Anfang, überhaupt Informationen über die Sitzungen an die Mitglieder zu versenden (zur Erinnerung bzw. für die, die nicht teilnehmen konnten).

Tagungsberichte

Ab 1970 wurden Kurzfassungen der Vorträge zusammengestellt und -(aus Personal- und Infrastruktur-Gründen) nur einfach „geheftet"- verschickt. Ein besonderer Mangel war dabei, dass die „Veröffentlichungen" in dieser Form nicht zitierfähig waren.

Das änderte sich mit dem Übergang der Leitung an Dr. Gabriel. Das **Forschungszentrum**

[17] Offenbar als interne Papiere gedacht, z. B. für Finanzierungsanträge; denn ich kann mich nicht erinnern, einen dieser Berichte früher gesehen oder gar gelesen zu haben.
[18] Wiederentdeckte Sitzungen**:** 3. Sitzung**:** DESY Hamburg, 29.5.1962, Tagungsbericht E.v.Goeler
7. Sitzung**:** KfK Karlsruhe, 23./24.1.1964, Jahresbericht 1964, H.Nentwich
9. Sitzung**:** MPI Heidelberg, 21./23.10.1964, Jahresbericht 1964, H.Nentwich

Rossendorf konnte die „gebundenen“ Tagungsberichte mit einer FZR-Nummer versehen und damit **zitierfähig** machen. Ein wichtiger Punkt; denn so kann man auch neueste Forschungsergebnisse oder entsprechende Pläne –und die möchten wir ja gerade hören– bekannt machen, ohne den Urheberschutz zu verlieren.
Seit der Leitung durch Dr. Wulf ist entsprechend die Vergabe von ISSN-Nummern möglich – und die Berichte sind nun im Internet, auf CD oder als Hochglanzbroschüre verfügbar.

Die **D**-Programme

Ein wesentliches Anliegen der Studiengruppe war stets das gegenseitige Kennen lernen. Das betraf nicht nur die Personen, sondern auch ihre Heimat-Institutionen. So war mit jeder Sitzung auch der Tagesordnungspunkt „Besichtigung“ des ausrichtenden Instituts bzw. der Labors. Die Rundgänge waren stets informativ –und oft hochinteressant–, aber wenn mehrfach an einem Institut getagt wurde, war es schwer, etwas Neues zu zeigen. Deshalb entstand die Idee, über den Rand der Institute hinaus zu sehen. Das Eis war ja gebrochen, als wir das erste, und bisher einzige Mal, nicht in einem Institut getagt haben**:** 1972 in Dunen. Einziges „technisches“ Besichtigungsobjekt war dort ein „Dampfer“ – und mit dem sind wir dann nach Helgoland gefahren.
Nach und nach entwickelte sich der **D**ienstagnachmittag zum Besichtigungstermin, immer wieder in unseren Instituten, aber gelegentlich mehr oder weniger weit entfernt vom Institut und (auch) „elektronischen“ Fragen**:** Ein breites und hoch interessantes Spektrum von der Technik bis zur Kultur[19]**:**

9 1972 Helgoland, Duhnen
3 1975 Flugerprobungsstelle Manching: MRCA-Tornado, Garching
3 1981 Elektronikzentrum der Post im Fernsehturm München, Martinsried
3 1982 Leiterplattenfertigung, Marburg
3 1983 Sonnenobservatorium Schauinsland, Freiburg
10 1983 Deutsches Wetteramt Offenbach, Frankfurt
3 1984 Gutenberg Druckerei, Mainz
3 1985 Tagebau Hambach, Jülich
4 1986 Sternwarte GAP, Pic de Bure, Grenoble
9 1986 Kernkraftwerk Philippsburg, Karlsruhe
10 1987 AMI Halbleiterfertigung, Graz
3 1989 Umwelt-Waldschäden, Erlangen
10 1989 Plantin-Moretus: MA Druckerei (Antwerpen), Geel
3 1991 Gickelhahn, Ilmenau
3 1994 Einsteinturm (Babelsberg), Berlin
3 1994 MA Kornmühle (Brückermühle) / Friedensstein / Sprengstoffgelände (Stadtallendorf), Marburg
9 1997 Flugsimulator, Frankfurt
9 1998 AVAX –Stützpunkt (Geilenkirchen), Jülich
3 1999 Opelwerke, Bochum
9 1999 Sächsische Schweiz: Burg Breitenstein, Rossendorf
3 2000 ESA / Heidelberger Druckmaschinen, Heidelberg
9 2000 Ernst-Reuter-Kraftwerk, Berlin
4 2001 Ägypten-Ausstellung, Karlsruhe
9 2003 Planetarium / Bergbaumuseum, Bochum

Hier ist eine gute beste Stelle, auch unsere Damen zu erwähnen. Ehefrauen, Verwandte und Bekannte, nahmen die Gelegenheit wahr, an den Tagungen teilzunehmen, bzw. die jeweiligen Städte zu besichtigen. Zunächst waren die örtlichen Veranstalter bemüht, ein „**D**amenprogramm“ zu organisieren, später haben das unsere (inzwischen befreundeten)

[19] Die Liste ist leider nicht vollständig; da keine Dokumentation darüber existiert; denn die Tagesordnungen sind fast nie in den Sitzungsberichten enthalten.

Damen selbst in die Hand genommen. Meist haben sie auch an unseren Instituts-Besichtigungen teilgenommen, und erst recht bei den externen Besichtigungen mitgemacht.

Zum Schluss**:**

Ich habe immer wieder Namen genannt. Das bringt mich am Ende in eine schwierige Situation**:** Viele Namen von weiteren Damen und Herren wären zu nennen, die sich um die Studiengruppe verdient – zum Teil sehr verdient – gemacht haben. Jede Aufzählung wäre aber unvollständig; denn letztlich haben alle „Mitglieder" der Gruppe und auch die Vertreter aus der Industrie ihren Teil zum Gelingen und Leben der Gruppe beigetragen. Um alle zu nennen, wären über 400 Namen mit Bemerkung und Erklärung aufzuzählen. Das würde den Rahmen meiner Ausführungen sprengen und ich würde auch dann nicht allen gerecht werden können. Deshalb bitte ich, alle Genannten jeweils als pars pro toto zu sehen. Allen Nichtgenannten gilt unser vielfältiger Dank und unser aller Anerkennung in gleicher Weise.

Mit besonderem Dank möchte ich an unsere verstorbenen Mitglieder denken, die fast alle zu den aktivsten der frühen Jahre gehört haben. Auch hier kann ich nur die nennen, von deren Tod ich gehört habe. In ehrendem Gedenken nenne ich hier ihre Namen**:**

Dipl.-Phys. Akolk, TU Braunschweig / DESY Hamburg
Dr. Wolfgang Attwenger, RZ Seibersdorf
Prof. Dr. Ulrich Cappeller, Phys. Inst. Marburg
Dipl.-Ing. Gerhard Ebeling, PTB Braunschweig
Prof. Dr. Werner Kessel, IKF Frankfurt / TU Berlin
Dr. Gerd Klasmeier, Phys. Inst. Würzburg
Dipl.-Ing. Horst Klessmann, HMI Berlin
Dipl.-Ing. Alfred Krolzig, DESY Hamburg
Dr. Rainer Kurz, KfA Jülich
Dr. Horst Meyer, EURATOM Geel
Dipl.-Ing. Rainer Staudte, IKF Frankfurt
Dr. Hans-Joachim Stuckenberg, DESY Hamburg

Zusammenfassung und Ausblick**:**

Ich hoffe, ich konnte Ihnen vermittelt, dass heute die 88. Sitzung der Studiengruppe SEI stattfindet.

Wenn ich in die Zukunft blicke, habe ich keine Zweifel, dass die Gruppe noch etliche Jahre erfolgreich weiterarbeiten kann. Wenn es dabei mit zwei Sitzungen pro Jahr weiter geht, wird im

Frühjahr 2010

die **100. Sitzung**

stattfinden. Das könnte ein großes Fest werden.

Folgt man meinen Überlegungen zum Gründungsdatum mit März 1960, ist gleichzeitig das

50-jährige Bestehen

der Studiengruppe

SEI

zu feiern**.**

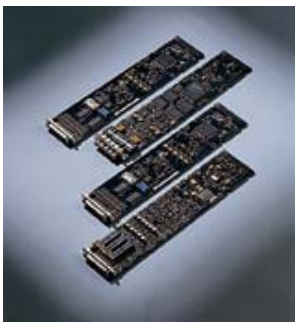
Dazu wünsche ich viel Glück und nachhaltigen Erfolg.

Aufhören möchte nicht, ohne einen herzlichen Dank an alle auszusprechen, die mich beim Zusammentragen des Materials für diesen Rückblick unterstützt haben:

Fr. Kriesten, Dr. Th. Friese, Dr. F. Wulf; Berlin
Fr. E. Völker, Dr. R. Thielmann; Marburg
Fr. H. Breitenstein, Dr. F. Gabriel; Rossendorf

ProDAQ

ProDAQ



Professional Data Acquisition
And Control

bustec

ProDAQ

Was habe ich vor?

- Einführung über Bustec
- Was ist der ideale Bus??
- Was spricht für oder gegen den VXIbus
- ProDAQ
  - Konzept
  - Mutterkarte
  - Funktionskarten
  - Slot0's
  - Software & System Integration
- Was ist der Bus der Zukunft?
- Zusammenfassung

bustec

Einführung zu Bustec

- Bustec wurde im Februar 97 in Shannon gegründet
- Bustec Inc. im September 2000 in Cleveland
- ISO 9001 im Oktober 2000
- ProDAQ Boards von Siemens in Deutschland gefertigt
- Kunden:

Bosch	Boeing Rocketdyne
VDO	Hughes Aircraft
Eurofighter	Los Alamos
Airbus Industries	Northrop Grumman
Alcatel	TRW
Alstholm	Lockheed Martin
Peugeot	Honeywell Space-Systems
Daimler Chrysler	NASA
EDF	General Electric
PSI	General Dynamics
LRBA	IBM

Was ist der ideale Bus?

- Bussauswahl
  - Wofür ?
  - Was sind Ihre Bedürfnisse ?
  - Viel Rechenleistung
  - Schnelle Regelung
  - Hohe Messgenauigkeit
  - Viele Mess- und/oder Steuerkanäle
  - Wie sind diese verteilt ?

Vergleich verschiedener Busse

	GPIB	USB 2.0	IEEE1394 "Firewire"	VME	VXI	PXI	CPCI	PCI
Data throughput	Cable connections			Backplane Busses				
- theoretical [MBytes/sec]	1	60	100	320	160	132	132, 264	132
- achievable [MBytes/sec]	0.5	40	80	200	100	40	40, 80	40
Real-time Capability	yes	yes	yes	yes	yes	limited	limited	no
Synchronisation	no	yes	yes	no	yes	yes	no	no
Analog Accuracy	high	high	high	middle	high	middle	middle	small
Defined SW Drivers	no	yes	yes	no	yes	yes	no	no
Open SW Platform	yes	yes	yes	yes	yes	no	yes	no
Size	large	small	small	small-middle	middle	small-middle	small-middle	small
Nb. of vendors	> 500	< 30	< 5	> 100	> 100	8	< 30	> 1.000
IEEE Standard	yes	no	yes	yes	yes	no	no	no
Price	high	low	low-middle	middle	middle	middle	middle	very low

Gründe für den VXIbus

als Mess- und Instrumentierungsbus

- Gut etablierter IEEE Standard
- Über 100 bekannte Hersteller
- Über 2000 verschiedene Module
- Standardisierte SW Treiber mit jedem Produkt
- Gute analoge Genauigkeit

ProDAQ

Gründe gegen den VXIbus

- Historisch zum Teil zu teuer
- Historisch zu wenig Daten-Bandbreite, weniger wie VME

bustec

ProDAQ

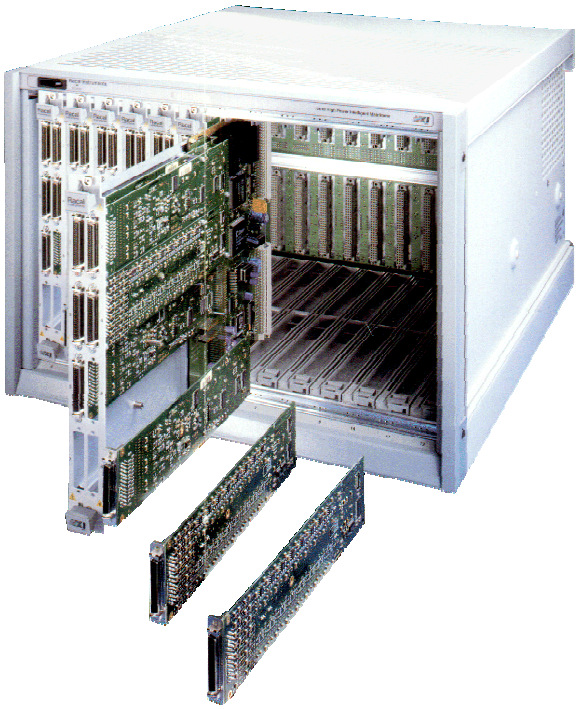
Was bringt Bustec/ProDAQ

- Sehr hohe Datenbandbreite
- VXIbus 3.0 dank Bustec
- Erfüllt sehr harte Echtzeitanforderungen
- Sehr hohe analoge Genauigkeit
- Sehr hohe, skalierbare Kanalzahlen/Slot
- Bis zu 8 verschiedene Funktionen/Slot
- Dadurch kleine Systeme mit hoher Kanaldichte
- DSP's/Slot => sehr schnelle Steuerung
- Kostenersparnisse bis zu 50%

bustec

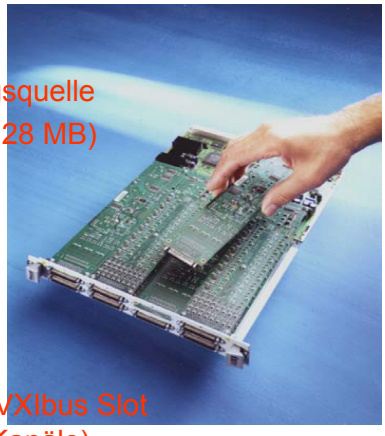
ProDAQ Konzept

Mutterkarte - Funktionskarten Ansatz



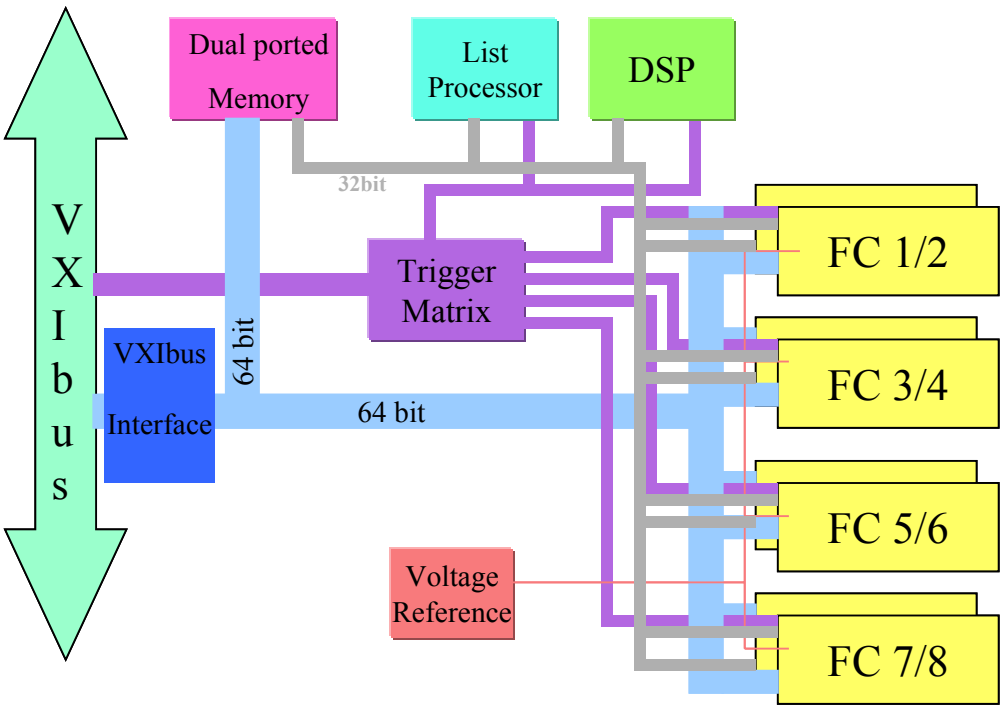
ProDAQ Konzept

- Modulares Konzept
  - Mutterkarte & Funktionskartenansatz
  - Optionale onboard programierbare Spannungsquelle
  - Optionales onboard Dual - ported Memory (128 MB)
  - Optionale onboard DSP's



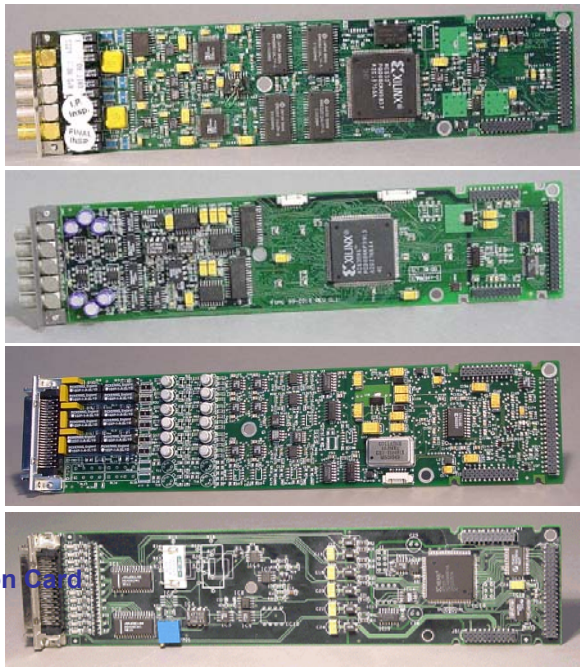
- Voteile
  - Bis zu 8 beliebig versch. Funktionskarten pro VXIbus Slot
  - Bis zu 384 Kanäle pro Slot (192 differentielle Kanäle)
  - 20 - 25 MB/sec kontinuierlicher Datendurchsatz
  - Weniger wie 200 nsec "Interrupt Response Time"
  - Kompletter PID-Loop in weniger wie 2 µsec
  - Einfache Entwicklung spezieller Funktionskarten
  - "On the Fly" Kalibrierung (mit bis zu 0.001% Genauigkeit)

3150 High-Performance Motherboard



ProDAQ Function Card Range

- 3410 – 24 Ch. Input Protected ADC
- 3411 – 24 Ch. Enhanced ADC
- 3430 – 4 Ch. Σ-Δ ADC, 625KHz, 16bit
- 3431 – 4 Ch. Σ-Δ ADC, 102.4KHz, 16bit
- 3432 – 4 Ch. Σ-Δ ADC, 51.2KHz, 16bit
- 3450 – 2-ch. 3 MHz Transient Rec.
- 3451 – Transient Rec. Timer Card
- 3452 – Programmable Clock Card
- 3510 – 16-Ch Precission DAC
- 3511 – 8-Ch. Enhanced 200 KHzDAC
- 3550 – Fast DAC/AWG 1MHz
- 3610 – 48-Ch. Digital I/O
- 3630 – 4-Ch. Prog. 16MHz serial Card
- 3653 – 2-Ch. MIL-STD-1553 Interface
- 3806 – 40 MHz Counter/Timer
- 3911 – Pulsed Current Source
- 3940 – 32-Ch. Switching/Relay Function Card



Treiber & Software Support

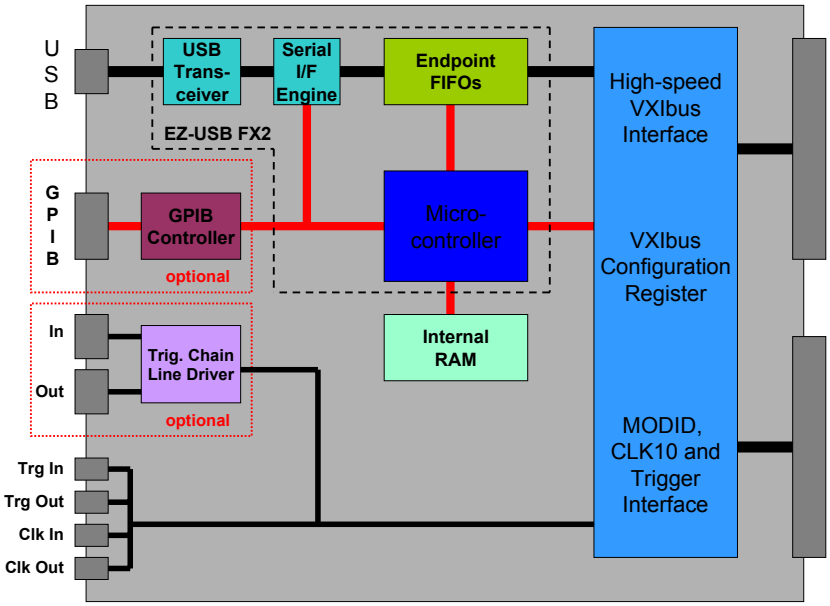
- Treiber (als Sourcecode mitgeliefert)
  - *Plug&Play* Treiber für Windows
  - *Plug&Play* Treiber für Linux Environment
  - *Plug&Play* Treiber für *VxWorks*

- Software Support
  - HP-Vee
  - Visual Basic
  - Labview/Labwindows
  - Matlab/Simulink Crosscompiler für das HMB

Slot-0 Kontroller

ProDAQ 3020

USB2.0 Slot-0 Controller

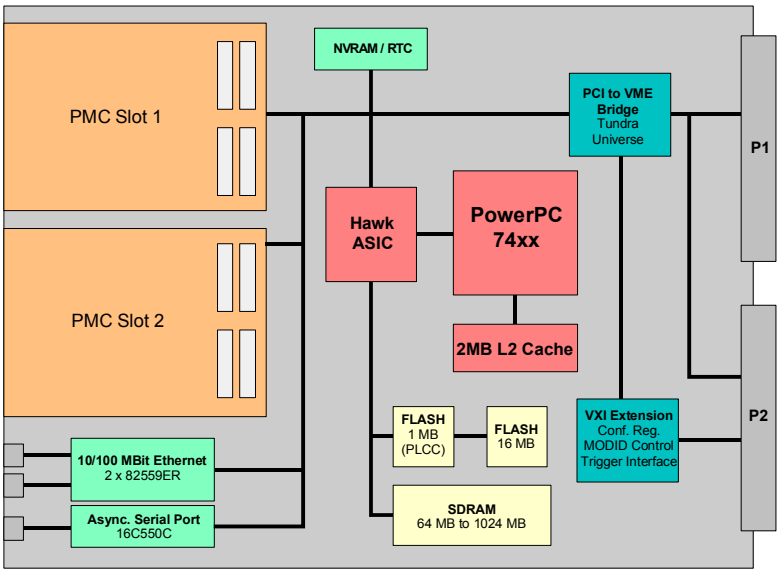


- C-Size, single slot
- USB 2.0 Port
- Trigger In/Out
- Clock In/Out
- Complete Trigger I/O for Trigger Chaining, in the 3020–BA version
- With optional GPIB port
- 32 MB/sec sustained incl. SW
- Configurable Slot-0/ non-Slot-0 operation

Besteht Bedarf für solch ein VME-board?

ProDAQ 3042/3

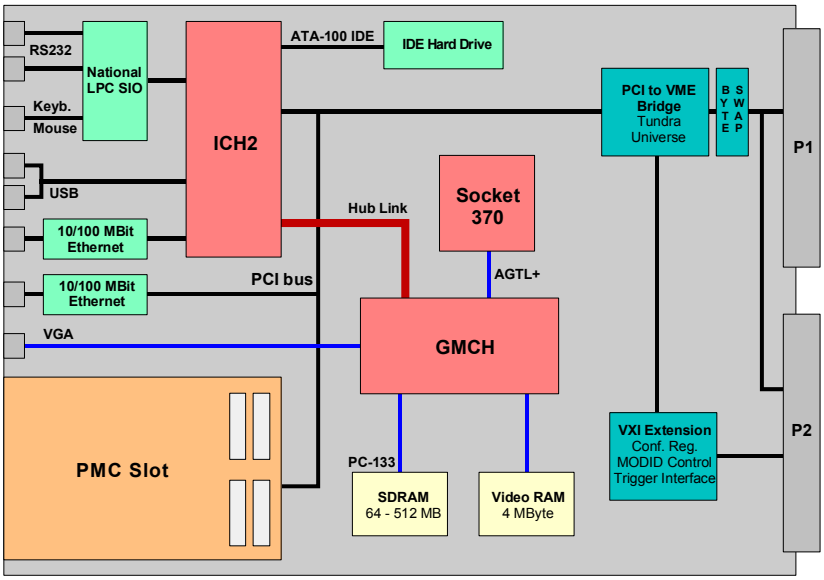
PowerPC-based Embedded Slot-0 Controller



- C-Size, single slot
- 500/1000 MHz G4 PowerPC with up to 2MB cache
- 27MB/sec throughput
- 512 MB to 1GB on-board ECC-protected DRAM
- 16 + 1 MB FLASH
- Two 10/100/1000 Mbit Ethernet Interfaces
- Configurable Slot-0/ non-Slot-0 operation
- Two PMC slots for expansions

ProDAQ 3045/6

Pentium-based Embedded Slot-0 Controller



- C-size, single slot
- 1.3/2.2 GHz Pentium III/IV processor with 133/400 MHz system bus
- Up to 512 MB/1GB SDRAM
- 23MB/sec throughput
- Two 10/100/1000 Mbit ethernet interfaces
- Keyboard, Mouse, USB, RS232 I/O via front panel
- IDE Hard Drive
- PMC expansion slot
- Slot-0/non-Slot-0 operation (progr.)

Software Support

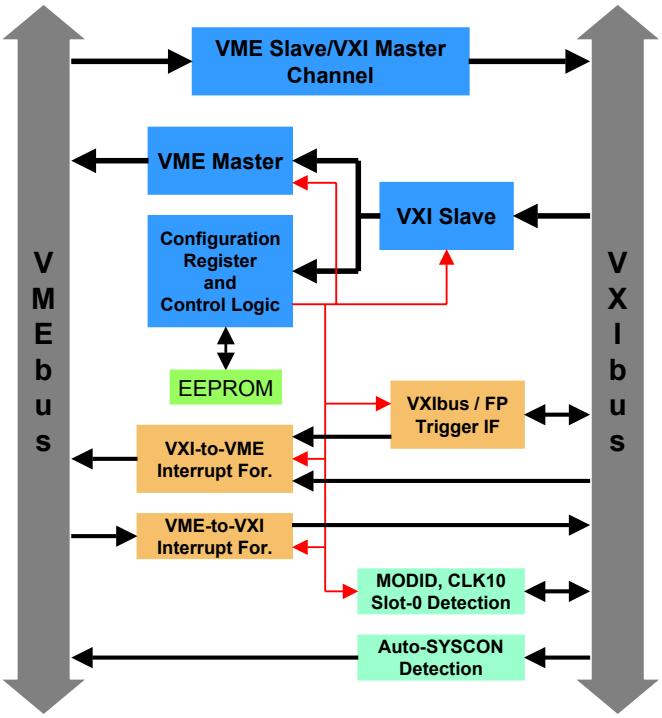
Bustec Slot-0 Controller are shipped with:

- Standard VXI*plug&play* compatible VISA-Library
- VXI Resource Manager

Supported Operating Systems:

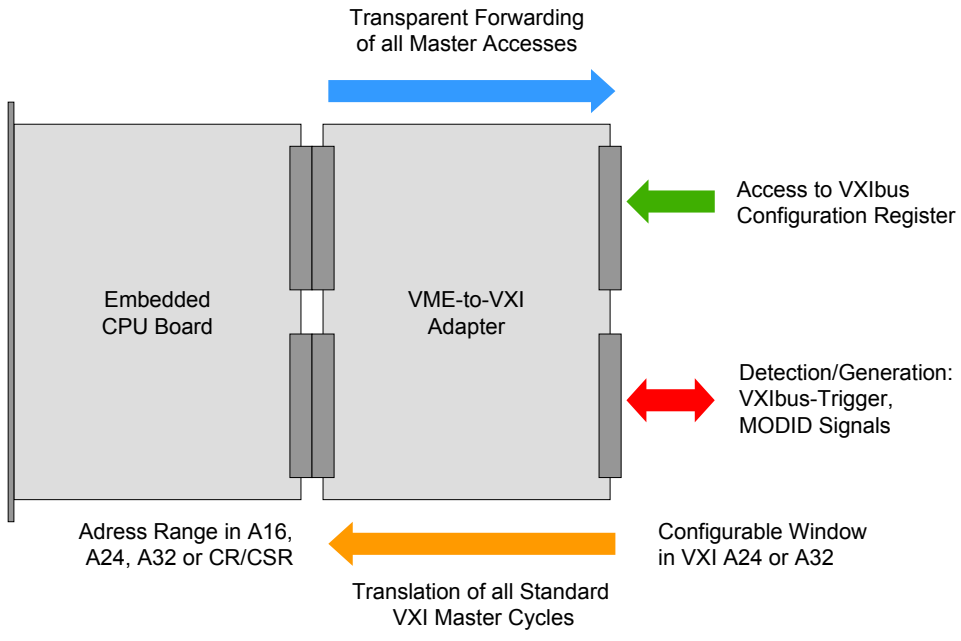
- Linux all Slot0's
- Windows 2000/XP (ProDAQ 3045/6 and 3020)
- VxWorks (ProDAQ 3042/3 and 3045/6)

ProDAQ 3040
6U VME to C-Size VXI Adapter

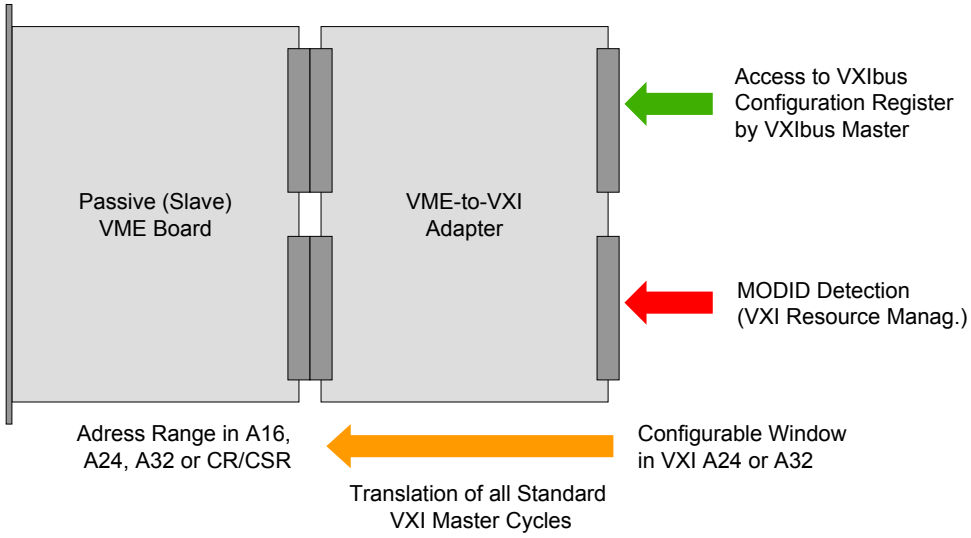


- VME64x compatible VME-Interface
- VXIbus Spec. Rev. 2.0 compatible VXI-Interface
- Transparent forwarding of all VMEbus Master-Accesses to the VXIbus
- Integration of the VME Slave Access into the VXIbus Resource Management
- VXI-to-VME and VME-to-VXI Interrupt Forwarding and Vector-Translation
- VXIbus-compatible Configuration Register
- VXIbus and Front-panel Trigger Interface, MODID Support, CLK10 Generation
- Auto-SYSCON Detection and Forwarding

ProDAQ 3040
6U VME to C-Size VXI Adapter



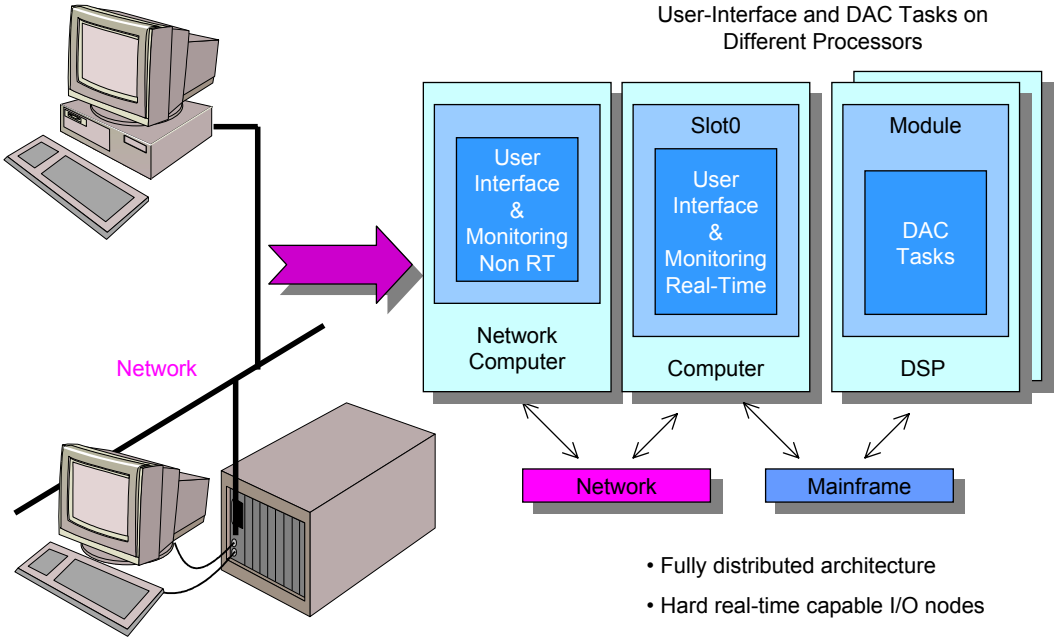
ProDAQ 3040
6U VME to C-Size VXI Adapter



Was kommt dann bei Bustec ?

- NEW! 3180 Nächste Genaration Mutterkarte
  - Bis zu 4 DSP's, TigerSHARCS
  - 2eVME Protokoll mit 120MB/sec Datendurchsatz
  - Bis zu 1 Gbyte onboard Memory
  - Schnellerer interner Bus
  - Q4/04 – Q1/05
- NEW! 3030 1Gbit Ethernet Kontroller
  - 2eVME Protokoll mit70-80MB/sec Datendurchsatz
  - Q4/04 – Q1/05

ProDAQ Software



- Fully distributed architecture
- Hard real-time capable I/O nodes

Was ist der Bus der Zukunft

- Die Ära der parallelen Backplanebusse ist vorbei
- VXIbus war der letzte **gute** Mess- und Instrumentierungsbus
- Es werden serielle Busse mit/ohne “Crossbar Switchen” kommen
- Wann ?
- Weiss ich nicht !! Frühestens in 3-5 Jahren
- Welcher ?
- Time will show !! (Rapid I/O, 3GIO)
- Glaube ich an PXI?
- **Nein**, denn das bringt dem Anwender keinen Vorteil!!
- Aber man sollte die Marketingmacht von NI nicht unterschätzen

ProDAQ

Zusammenfassung

- VXIbus ist in der Messtechnik die beste Lösung für Anwendungen die hohe Messgenauigkeiten bei gutem Datendurchsatz erfordern
- Die ProDAQ Produktpalette ist ständig am Wachsen
- ProDAQ Produkte werden von Siemens für Bustec produziert
- ProDAQ wurde für hohen Datendurchsatz, hohe Kanalzahlen and sehr hohe analoge Genauigkeit entwickelt
- ProDAQ ist ein idealer Fit für Echtzeitanwendungen
- ProDAQ ist 30 – 50% preiswerter wie Konkurenzprodukte
- Der Bus der Zukunft wird serieller Natur sein

bustec

Maximale Skalierbarkeit mit LabVIEW

Von der einfachen Datenerfassungsapplikation
bis hin zur FPGA Lösung

Dipl.-Ing.(FH) Thomas Rönpage – National Instruments Germany

ni.com

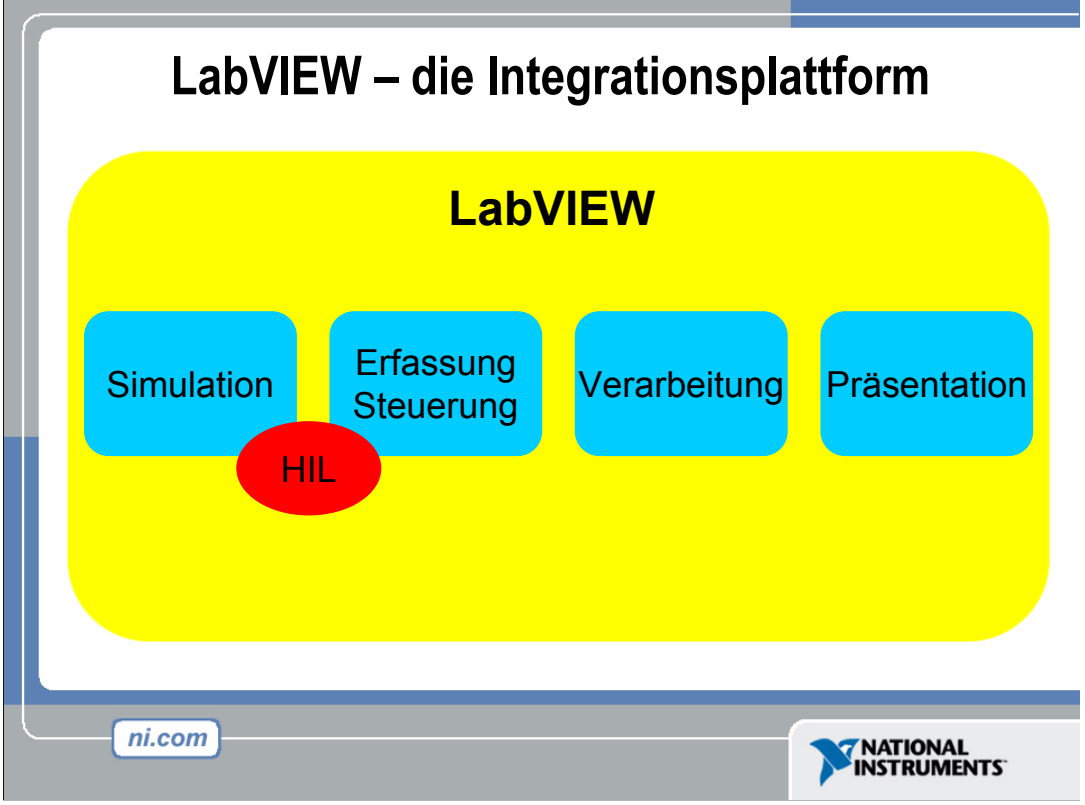
NATIONAL INSTRUMENTS

Inhalt

- LabVIEW – die Integrationsplattform
- Simulation mit LabVIEW
- Erfassung und Steuerung mit LabVIEW
- Datenverarbeitung mit LabVIEW
- Präsentation mit LabVIEW und DIAdem

ni.com

NATIONAL INSTRUMENTS



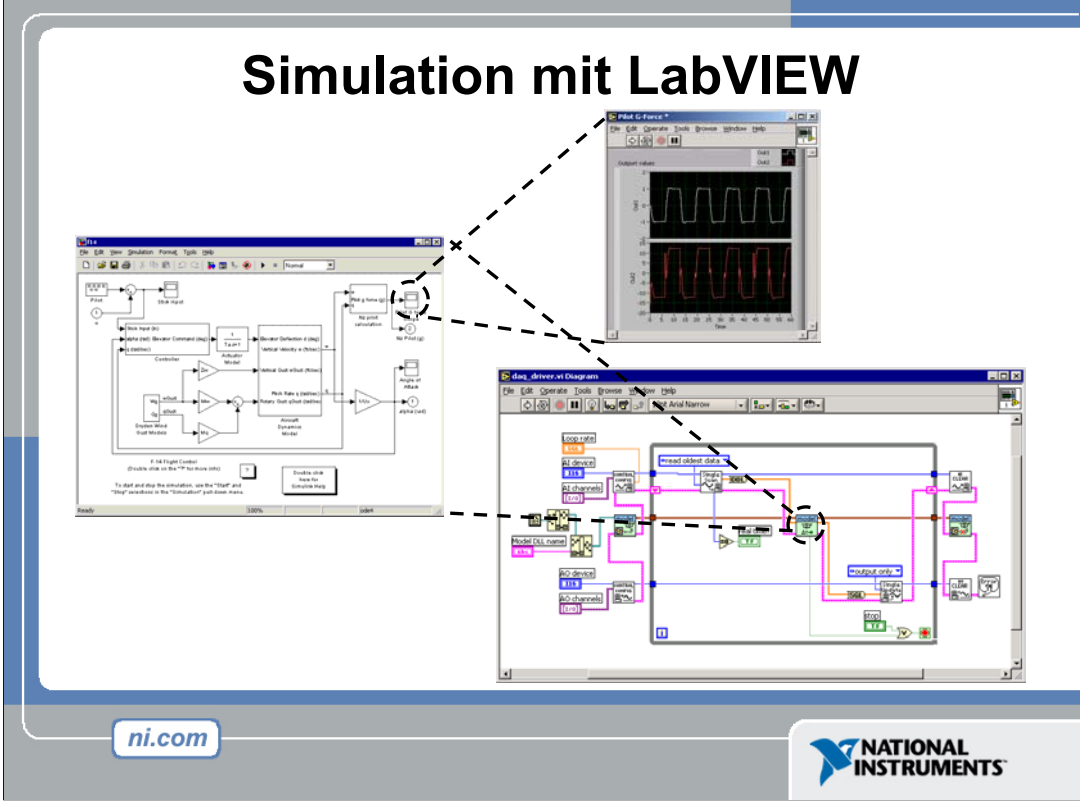
Die graphische Programmiersprache LabVIEW, die seit nunmehr 18 Jahren die Meß- Prüf- und Automatisierungstechnik revolutioniert hat, ist die Integrationsplattform für einen breiten Anwendungsbereich.

Im obigen Bild sind die Funktionseinheiten der Entwicklungsumgebung dargestellt. Neben den klassischen Aufgaben der Erfassung/Steuerung, Verarbeitung und Präsentation, ist in den letzten Jahren mit der Simulation ein neuer Aufgabenbereich herangereift.

Die Funktionseinheit der Simulation stellt dabei eine perfekte Ergänzung des klassischen Funktionsumfangs dar, die speziell von den vorhanden Funktionen profitiert.

Der Austausch von simulierten Größen gegen reale Meßwerte wird durch LabVIEW zum Kinderspiel. Speziell durch die breite Hardwareplattform, die von National Instruments angeboten wird, lassen sich sehr leistungsfähige HIL Prüfstände realisieren.

Auch den Bereich der Datenpräsentation konnte National Instruments durch die Akquisition der Fa. GfS mit ihrem DIAdem deutlich ausbauen. Skalierte Ausdrucke, Höhenliniendiagramme und Schriftfelder sind nur einige Beispiele der leistungsfähigen Reporterstellung von DIAdem.



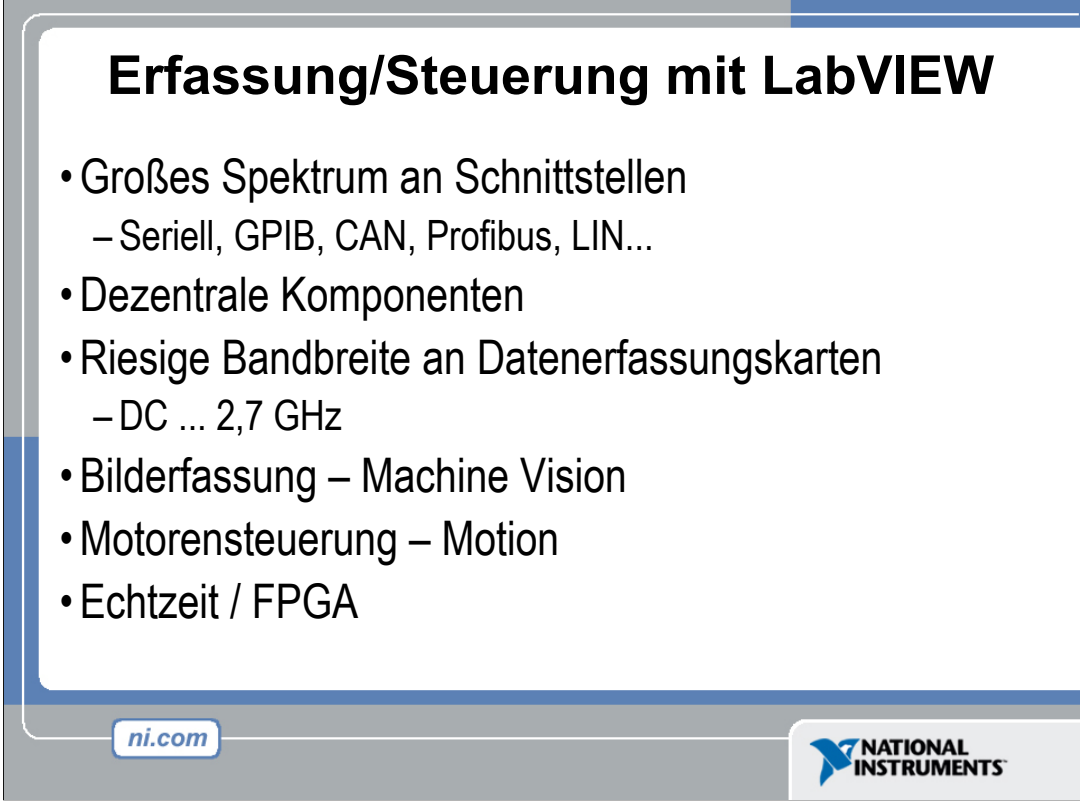
Da die Simulation im heutigen Produktentstehungsprozeß eine zentrale Rolle spielt und der Übergang von der Simulation zum realen Objekt einfach möglich sein soll, war die Integration in LabVIEW die logische Konsequenz.

LabVIEW bietet derzeit verschiedene Integrationsmöglichkeiten:

Es gibt ein Simulation-Interface-Toolkit, das eine Integration mit dem Simulink® von The MathWorks erlaubt. Hierbei ist es zum Einen möglich die Ein- und Ausgänge des Simulink®- Modells auf einer LabVIEW Oberfläche darzustellen und somit eine geeignete Visualisierung zu erzielen, und zum Anderen läßt sich ein Simulink®- Modell direkt in ein LabVIEW-VI konvertieren. Die Möglichkeit ein Simulationsmodell als LabVIEW-VI zur Verfügung zu haben ist besonders attraktiv, da über die Parameter des LabVIEW-VI‘s auf alle Prozeßparameter und Ein- und Ausgänge des Modells zugegriffen werden kann und somit die gesamte Hardware von National Instruments für dieses Modell zur Verfügung steht. An dieser Stelle kann LabVIEW seine Stärke der Skalierbarkeit voll ausspielen und dieses Modell VI auch unter dem LabVIEW-RT unter Echtzeitbedingungen laufen lassen.

Weiterhin bietet LabVIEW mit dem Math Interface Toolkit auch den umgekehrten Weg. Mit diesem Toolkit lassen sich LabVIEW-VI‘s in MEX-Funktionen integrieren, so daß beliebige LabVIEW-VI‘s auch aus dem MATLAB® aufgerufen werden können.

Mit der nächsten LabVIEW-Version wird National Instruments einen weiteren großen Schritt zur Integration von Simulationsanwendungen anbieten.



Die Erfassung und Ausgabe von Daten sowie die Kommunikation über Schnittstellen, stellt sicherlich die Kernfunktionalität einer Entwicklungsumgebung für die Meß- Prüf- und Automatisierungstechnik dar.

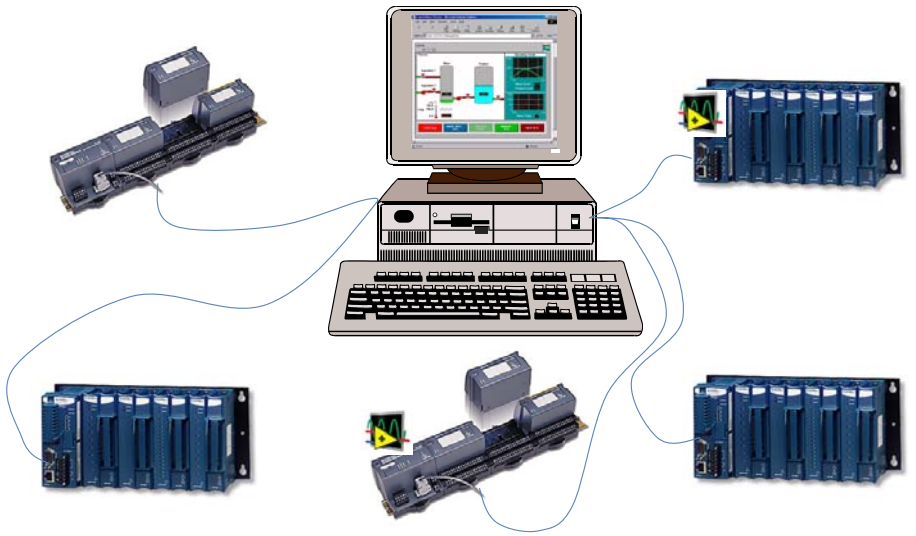
Es ist von entscheidender Bedeutung, dass die Entwicklungsumgebung flexibel und offen ist, damit alle notwendigen Daten eingelesen bzw. ausgegeben werden können. Dieser Punkt ist sei jeher eine der großen Stärken von LabVIEW, da National Instruments selbst mit über 1000 Produkten ein sehr breites Angebot bereithält und zusätzlich die Offenheit der Software eine Integration von 3rd Party Komponenten ermöglicht.

Die ständig wachsende Leistungsfähigkeit von PC‘s hat immer neue Applikationen ermöglicht. So sind heute Einsteckkarten im Bereich von 100 MHz oder sogar bis zu 2,7 GHz verfügbar, und es ist möglich geworden Bilddaten zu erfassen und mit einem Standard PC zu verarbeiten.

Da es im technischen Anwendungsbereich eine Vielzahl von Applikationen gibt, bei denen ein Echtzeitverhalten gefordert ist, was mit einem Windows basierten System nicht zu erreichen ist, hat National Instruments ein LabVIEW-Real Time im Angebot. Auch hier spielt die Skalierbarkeit wieder eine entscheidende Rolle. Der gleiche LabVIEW-Code der unter der Windows Entwicklungsumgebung läuft, kann auf ein Echtzeitsystem heruntergeladen werden.

Die aktuellste Ausprägung für die Realisierung von Echtzeitanwendungen stellt die LabVIEW FPGA Technologie dar, mit der es möglich ist direkt LabVIEW-Code in ein FPGA zu laden.

Dezentrale Messstellen mit LabVIEW

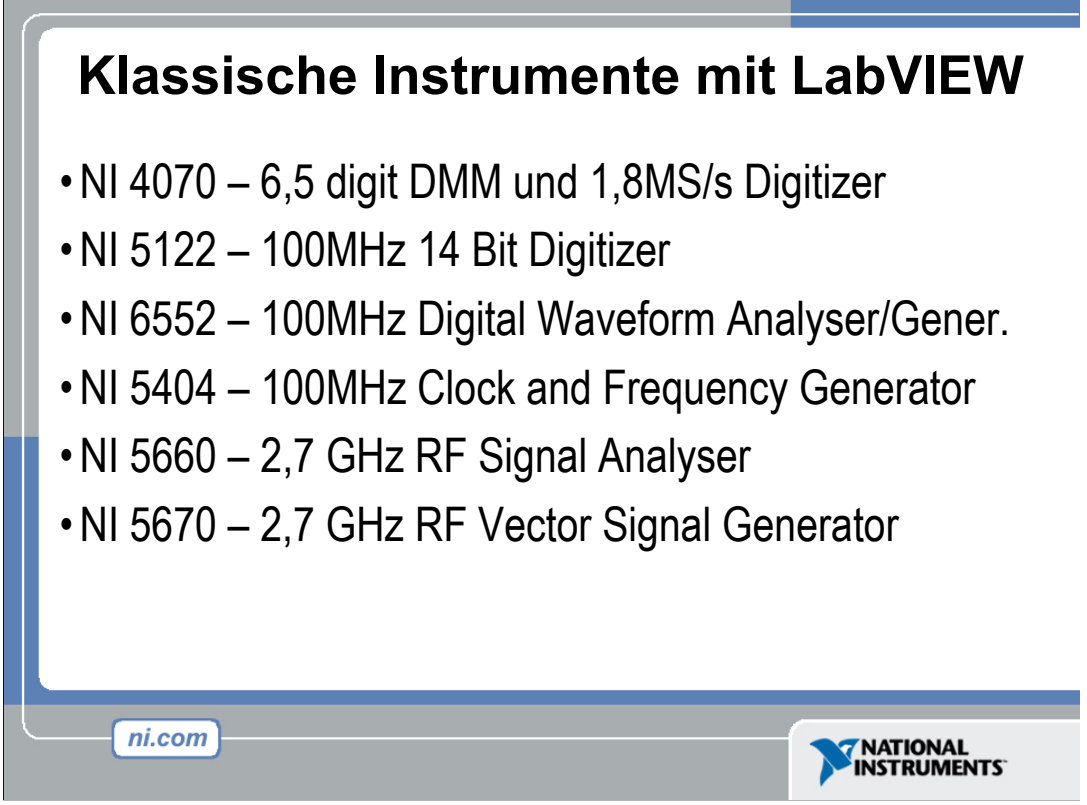


In der dezentralen Messtechnik kommen die Komponenten der Fieldpoint- oder Compact-Fieldpoint-Familie zum Einsatz. Diese Komponenten bieten Eingänge für übliche Sensoren, wie PT-100, DMS, Thermoelement, usw, sowie digitale Ein- und Ausgänge in der üblichen 24V-Technik.

Die Ankopplung dieser Fieldpoint-Bänke erfolgt über die Ethernet Schnittstelle, wobei es intelligente und passive Kommunikationsmodule gibt.

Bei diesen unterschiedlichen Konfigurationen kann LabVIEW seine Skalierbarkeit voll ausspielen. Das gleiche Programm, dass bei den rein passiven Kommunikationsmodulen auf dem PC läuft, kann in die intelligenten Kommunikationsmodule heruntergeladen werden und läuft dort autark unter einem Echtzeit-Betriebssystem.

Ein spezieller Real-Time-Kommunikationsassistent ermöglicht die Verteilung der Applikation auf Knopfdruck.



Selbst der Bereich der klassischen Box-Instrumente für den Hochfrequenzbereich bleibt LabVIEW nicht länger verschlossen. Auch wenn es schon immer möglich war existierende Geräte über die entsprechenden Bus-Anbindungen (RS-232 oder GPIB) zu integrieren, gibt es nun eine Reihe von PXI-Einsteckkarten, die deutlich höhere Messgeschwindigkeiten und spezielle Funktionen anbieten.

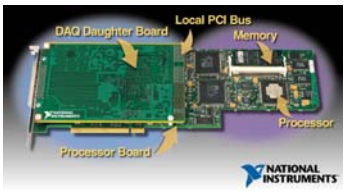
Ein gutes Beispiel für die Funktionsvielfalt ist die NI 4070. Diese Karte kann als hochgenaues DMM mit 6,5 Digits Genauigkeit bis zu 100Hz betrieben werden oder aber als High Speed Digitizer mit 1,8MS/s und 10Bit Auflösung.

Auch der 100MHz Messbereich ist mit drei neuen Karten gut besetzt. Es gibt einen zweikanaligen Digitizer mit einer Bandbreite von 100 MHz und einer Auflösung von 14Bit.

Für den Test von digitalen Bussen und Leitungen hält der 100MHz digitale Logikanalysator/Generator einige spezielle Funktionen bereit. Bei diesem Gerät läßt sich der Spannungspegel von -2V bis 5.5V in 10mV Schritten einstellen und die Zustände an den Ausgängen können zurückgelesen werden, um ein elektrisches Fehlverhalten des Busses zu erkennen.

Sogar der Gigahertz-Bereich ist mit zwei PXI-Einschüben besetzt und bietet sowohl einen Signal Analysator als auch einen Vektor Generator.

Echtzeit mit LabVIEW



Einsteckkarte

PXI-System

Fieldpoint

Compact Vision System

ni.com

NATIONAL INSTRUMENTS

Es gibt eine Vielzahl von Anwendungen, bei denen das Betriebssystem Windows aufgrund seiner nicht-deterministischen Eigenschaften ungeeignet ist. Zwar gibt es auch spezielle Echtzeitbetriebssysteme sowie Echtzeiterweiterungen für Windows, jedoch stehen dafür meist nur sehr spezielle und komplizierte Entwicklungssysteme zur Verfügung und die Investitionssicherheit ist aufgrund fehlender Zukunftsperspektive nicht gegeben.

Bei National Instruments war von Beginn an klar, dass man einem Anwender den Komfort, den er von Windows gewohnt ist, auch auf dem Echzeitsystem bieten muss. Deshalb war das Ziel den ganz normalen LabVIEW-Code auf ein Echtzeit-Target herunterzuladen. Diese Lösung wurde Ende der neunziger Jahre erstmals angeboten.

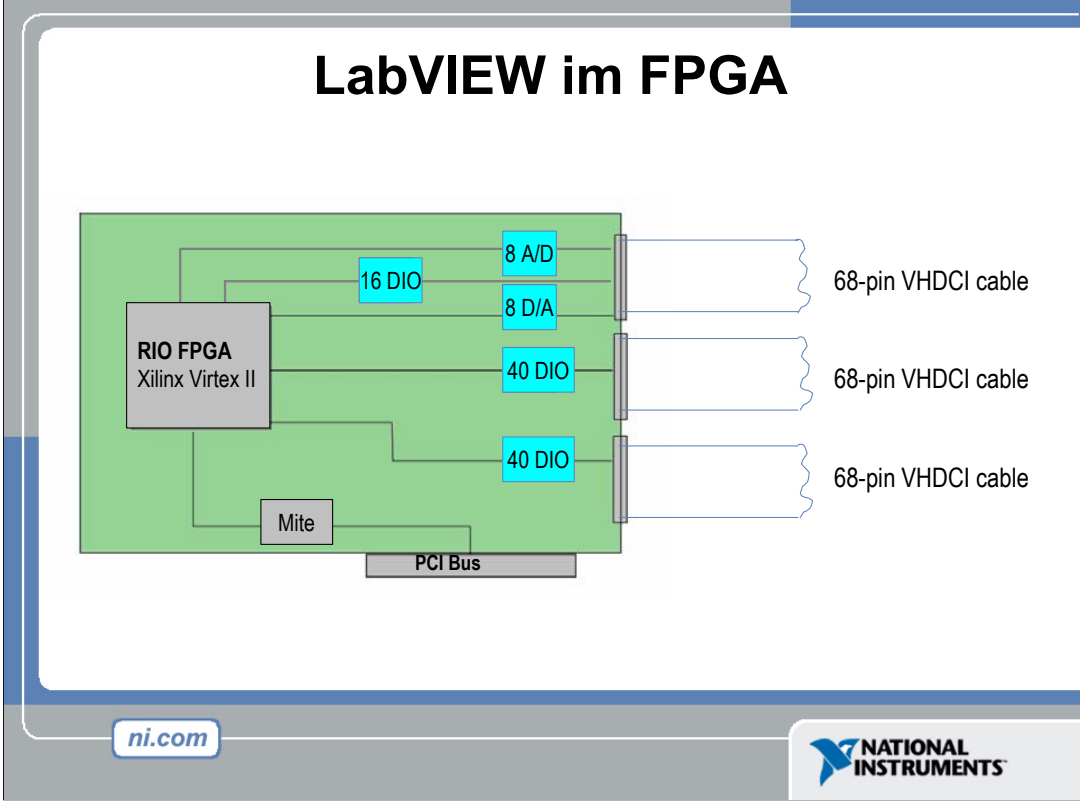
Mittlerweile sind vier Klassen von Echtzeit-Zielsystemen entstanden:

Die Einsteckkarte ist eine Datenerfassungskarte mit lokaler Intelligenz. Hier läuft das Echtzeitbetriebssystem auf dieser Einsteckkarte die zusätzlich über Analoge Ein- und Ausgänge, sowie digitale I/O‘s verfügt.

Für eine größere Skalierbarkeit bietet das PXI-System eine Lösung. Hier läuft LabVIEW-RT auf dem Controller, der über das Netzwerk an einen Windows-PC angeschlossen ist. Für das PXI-System gibt es neben den Datenerfassungskarten auch eine Echtzeitunterstützung für die Schnittstellen, CAN, IMAQ sowie 3rd Party-Komponenten.

Auch das dezentrale Fieldpoint System erlaubt den Download von LabVIEW-Programmen.

Die aktuellste Ausprägung der Realtime-Zielsysteme ist das Compact-Vision-System, welches den Betrieb von drei IEEE1394 Kameras erlaubt und als Machine-Vision-System autark arbeiten kann.



Mit der Möglichkeit LabVIEW-Code in ein FPGA zu laden wird die Skalierbarkeit von LabVIEW erst richtig deutlich.

Die erste Karte dieser Technologie wird als Rekonfigurierbare-I/O-Karte bezeichnet und verfügt über 96 digital I/O-Leitungen sowie acht analoge Eingänge und acht analoge Ausgänge.

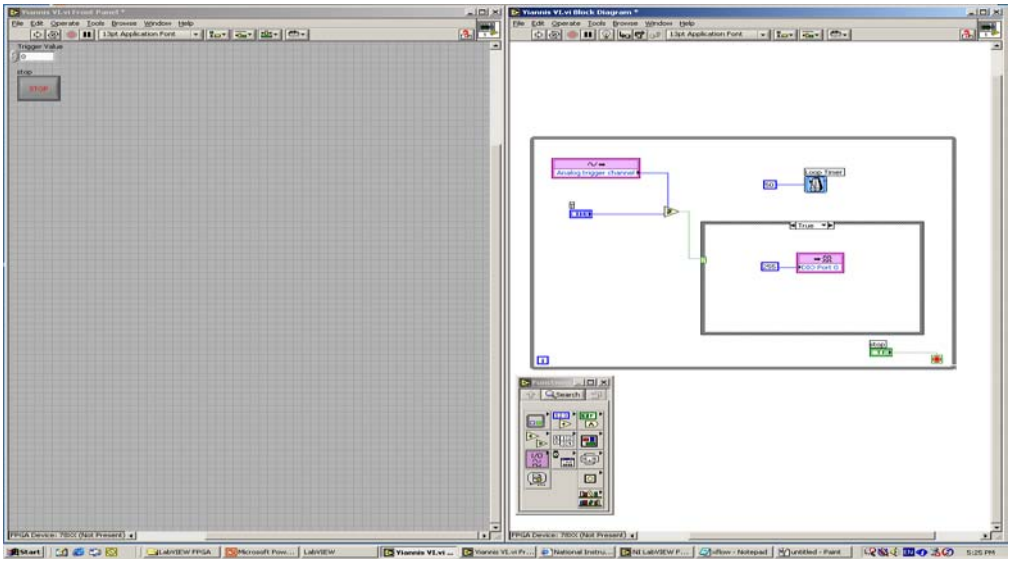
Die A/D- bzw. D/A-Wandler können bis zu einer Abtastrate von 200KS/s betrieben werden und erreichen eine Auflösung von 16-Bit. Die digitalen I/O‘s hingegen sind direkt mit dem FPGA verbunden und werden in Ihrer Verarbeitungsgeschwindigkeit nur durch die Gatterlaufzeiten des FPGA begrenzt, die fünf Nanosekunden bei einer Taktung mit 200MHz beträgt.

Dadurch das auf dem FPGA keinerlei Betriebssystem läuft braucht man sich auch keinerlei Gedanken um ein Sheduling zu machen. Die Schleifen, die in LabVIEW parallel laufen, werden auf dem FPGA wirklich parallel realisiert. Da die Funktionalität des FPGA frei programmiert wird, sind der Flexibilität keine Grenzen gesetzt. Es können Telegramme erzeugt werden, 80 Zähler parallel laufen oder 8 Regler mit 10KHz parallel implementiert werden.

Die einzige Einschränkung ist derzeit die ausschließliche Unterstützung der Integer-Arithmetik. Eine Fließkomma-Operation würde sehr viel Platz auf dem FPGA verbrauchen.

Mit dieser Technologie wurde beispielsweise ein HIL Prüfstand zur Kurbel-Nockenwellensimulation realisiert, wobei die benötigten PWM-Signale nicht nur vom FPGA erzeugt, sondern auch zur Laufzeit verändert werden können.

LabVIEW FPGA Programmierung



Auch für die FPGA-Programmierung gelten die gleichen Überlegungen wie für die Realtime-Programmierung. Während normalerweise die Kenntnis der VHDL-Sprache eine Voraussetzung für die Programmierung von FPGA-Bausteinen ist, sollte der LabVIEW-Anwender in die Lage versetzt werden direkt seinen LabVIEW-Code in ein FPGA herunterzuladen. Dieser Herausforderung stellten sich National Instruments und das National Propulsion Lab in Kalifornien. Im Jahr 2003 kam mit der Rekonfigurierbaren I/O-Karte das erste Produkt auf den Markt.

Der LabVIEW-Anwender installiert einfach das FPGA-Modul für LabVIEW und erhält damit die Möglichkeit seinen LabVIEW Code per Mausklick für das FPGA zu kompilieren und automatisch herunterzuladen.

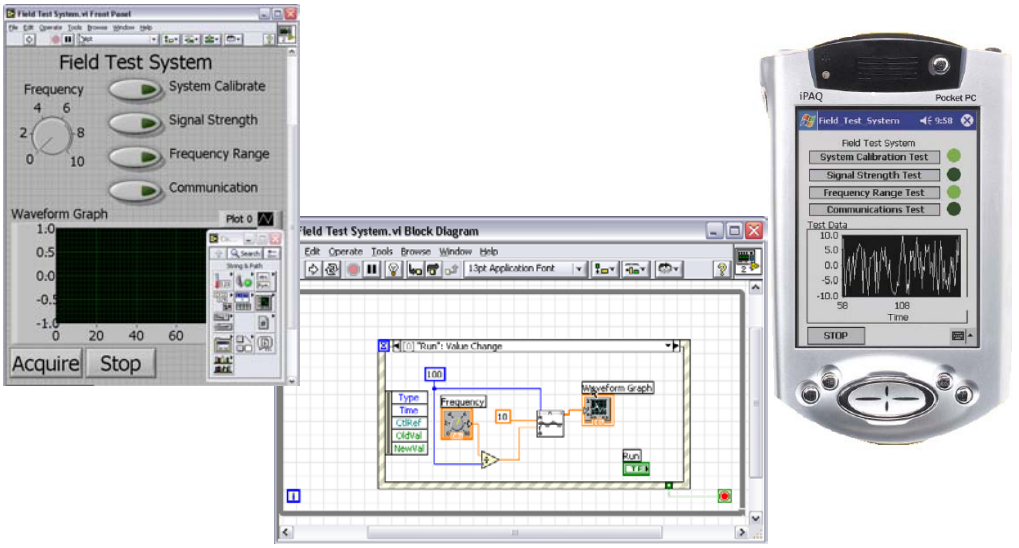
Die Funktionspalette für die FPGA-Programmierung unter LabVIEW ist gegenüber der Windows-Palette eingeschränkt. Es fehlen die Bibliotheken wie Stringbearbeitung, Datei-I/O, Datenerfassung, ActiveX, usw, die auf dem FPGA keinen Sinn ergeben.

Die einzige reale Beschränkung ist die ausschließliche Verwendung von Integerarithmetik, d.h. eine Division ergibt stets ein Ergebnis und einen Rest aber keine Dezimalzahl.

Technisch betrachtet erzeugt LabVIEW automatisch den VHDL-Code, der dann vom Xilinx-Compiler in den Bitstream umgewandelt wird. Praktisch betrachtet freut sich der LabVIEW-Entwickler, dass er mit all diesen Schritten nichts zu tun hat.

Besonders spannend ist die Tatsache, dass parallele Schleifen aus dem LabVIEW-Diagramm auf dem FPGA tatsächlich auch parallel ablaufen und nicht, wie auf den üblichen Ein-Prozessorsystemen, in Scheiben zerlegt nacheinander.

LabVIEW auf dem PDA



ni.com

NATIONAL INSTRUMENTS

Neben den Echtzeit- und FPGA-Lösungen laufen LabVIEW-Applikationen seit LabVIEW 7 Express auch auf PDA‘s.

Es gibt sowohl für den Pocket-PC als auch für Palm OS ein entsprechendes LabVIEW Modul. Mit diesen Geräten sind eine Vielzahl an mobilen Applikationen möglich. Es wird standardmäßig die Kommunikation über IR oder Bluetooth angeboten. Die Pocket PC‘s bieten teilweise noch ein Carrier-Modul an, womit sich ein oder zwei PCMCIA-Karten betreiben lassen. Hier können die Datenerfassungs- oder CAN-Karten von National Instruments eingesetzt werden.

Diese gezeigten Beispiele illustrieren sehr deutlich die oberste Maxime der LabVIEW Entwicklung, die Wiederverwendbarkeit von Code. Es ist stets die gleiche LabVIEW Entwicklungsumgebung und es sind die gleichen VI‘s.

Datenverarbeitung mit LabVIEW

- Online Verarbeitung der erfassten Daten
- Unzählige Analysefunktionen
  - Statistik
  - Bestimmung von messtechnischen Größen (RMS, THD...)
  - Frequenzanalysen
  - Digitale Filterfunktionen
  - Mathematische Funktionen (Differentialgleichungen...)

ni.com

NATIONAL INSTRUMENTS

Gerade in der Datenanalyse kann LabVIEW seine Vorteile als Compiler ausspielen. Da der LabVIEW-Code kompiliert wird, können auch alle Analysefunktionen „online“ betrieben werden. Im Bereich der Datenanalyse profitiert der Anwender von der ständig steigenden Leistungsfähigkeit der Prozessoren. War es vor zehn Jahren, auf einem 386er Prozessor, gerade mal möglich Daten mit 50KS/s kontinuierlich zu erfassen und gleichzeitig eine FFT über eine Blockgröße von 1024 Punkten zu berechnen, so kann man mit aktuellen Prozessoren die Daten mit 800 KS/s erfassen und über eine Blockgröße von 16.384 eine FFT kontinuierlich berechnen. Grundsätzlich kann die Blockgröße für die FFT beliebig groß werden, nur reicht dann die Zeit für die Berechnung nicht mehr bevor ein neuer Datenblock von der Datenerfassungskarte geliefert wird. Beim obigen Beispiel wird 49 mal pro Sekunde eine FFT über 16.384 Punkte gerechnet.

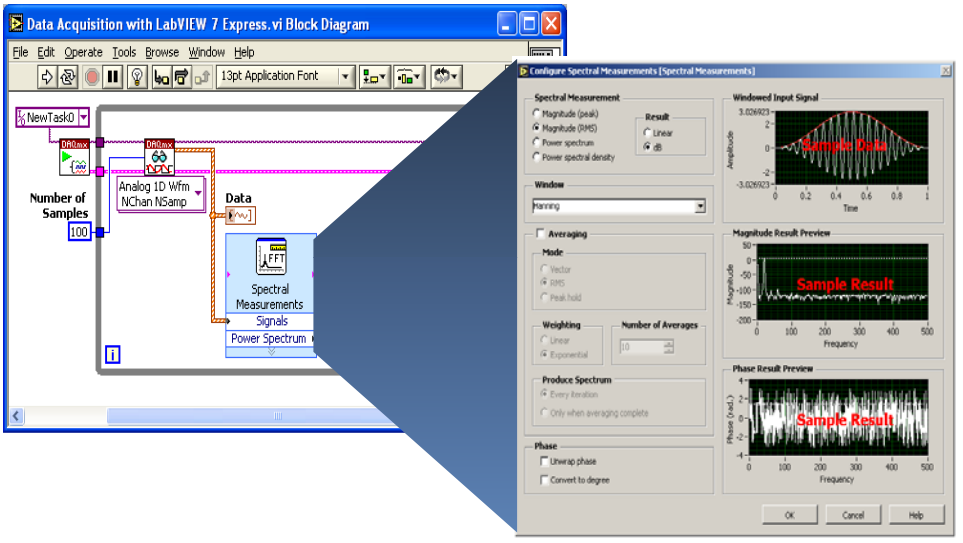
Das Spektrum der Analysefunktionen ist dabei nahezu unerschöpflich. Neben sehr einfachen Funktionen wie den statistischen Berechnungen wie Mittelwert, Standardabweichung und Histogrammfunktionen spielt die Bestimmung messtechnischer Größen eine zentrale Rolle. Es gibt hier Funktionen zur Bestimmung des Effektivwertes, Klirrfaktors oder es können beispielsweise die Pulsparameter wie Anstiegsgeschwindigkeit, Überschwingen, usw ermittelt werden.

Auch bei den Frequenzanalysen bleiben keine Wünsche offen. Neben der klassischen Fouriertransformation gibt es auch Hilbert- und Hartleytransformationen. Spezialitäten aus der Signalanalyse wie bspw. die Short-Time-FFT oder das Garborspektrogramm sind in zusätzlichen Toolkits enthalten.

Die digitalen Filterfunktionen beinhalten neben den Standard-Filtern wie Butterworth oder Chebyshev auch alle Möglichkeiten der FIR- und IIR-Filter. Auch hier gibt es über ein zusätzliches Toolkit die Möglichkeit der Filterauslegung.

Der Umfang der Mathematischen Funktionen reicht von der allgemeinen Algebra über spezielle Algorithmen zum Auffinden von Nullstellen bis hin zu Differentialgleichungen.

Datenverarbeitung mit Express VI‘s

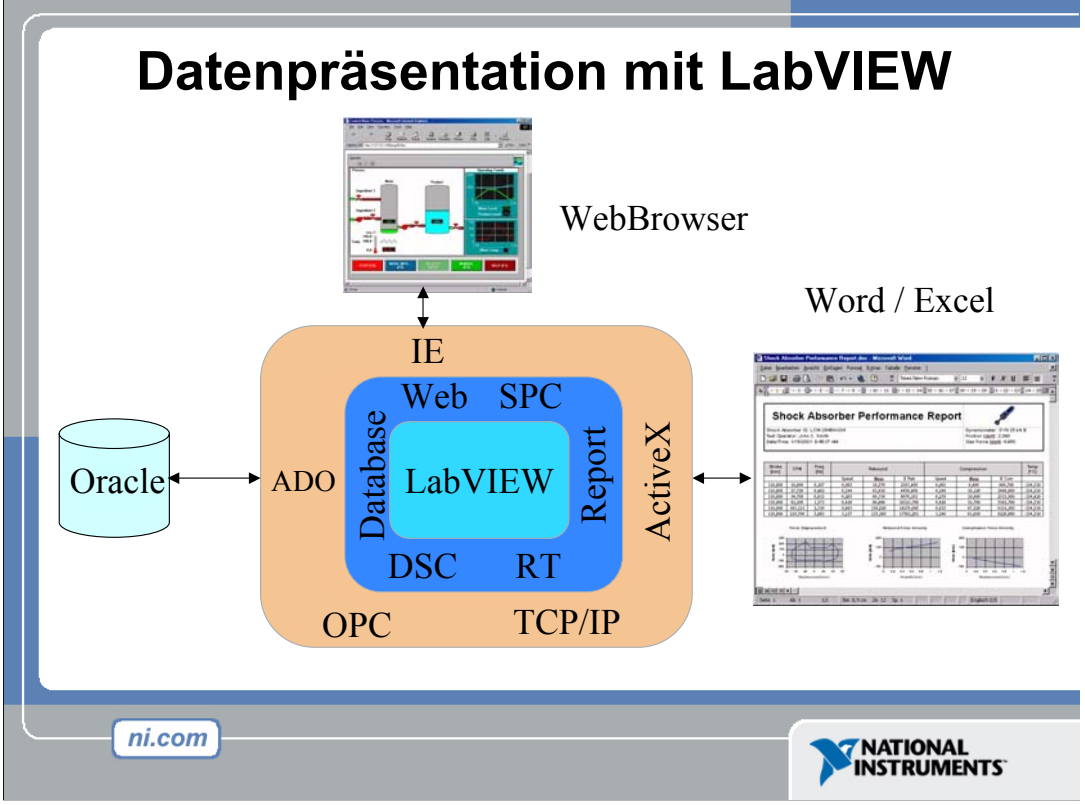


Die neuen Express-VI‘s die ab der LabVIEW Version 7.0 enthalten sind, erweitern die Skalierbarkeit um eine neue Dimension. Bislang war die Skalierbarkeit der Analysefunktionen auf die funktionale Ebene beschränkt, während nun mit der Skalierbarkeit der Anwenderfreundlichkeit eine neue Ebene eingeführt wurde.

Bei den neuen Express-VI‘s braucht nur noch das Eingangssignal verdrahtet zu werden, während die gesamten Parameter der Analyse im Express-VI selbst konfiguriert werden. Besonders hilfreich ist dabei, dass im Express-VI bereits das tatsächliche Messsignal zu sehen ist, und somit alle Einstellungen der Parameter sofort Einfluss auf das reale Messsignal haben.

Ein weiterer Vorteil der Express-VI‘s ist, dass häufig ein Express-VI viele unterschiedliche Analysen beinhaltet, die mit den herkömmlichen VI‘s durch viele unterschiedliche VI‘s abgebildet sind.

Letztendlich besteht jedes Express-VI aus ganz normalem LabVIEW-Code, der sich öffnen läßt und umgekehrt bietet das Express-VI-Development-Toolkit die Möglichkeit eigene Express-VI‘s zu erzeugen.



Zur Datenpräsentation gehört in LabVIEW neben der eigentlichen Darstellung der Benutzeroberfläche auf dem Monitor auch die Möglichkeit die Daten in einer Datenbank abzulegen, über ActiveX in ein Word- oder Excel-Dokument zu übertragen oder über einen Web-Server zur Verfügung zu stellen.

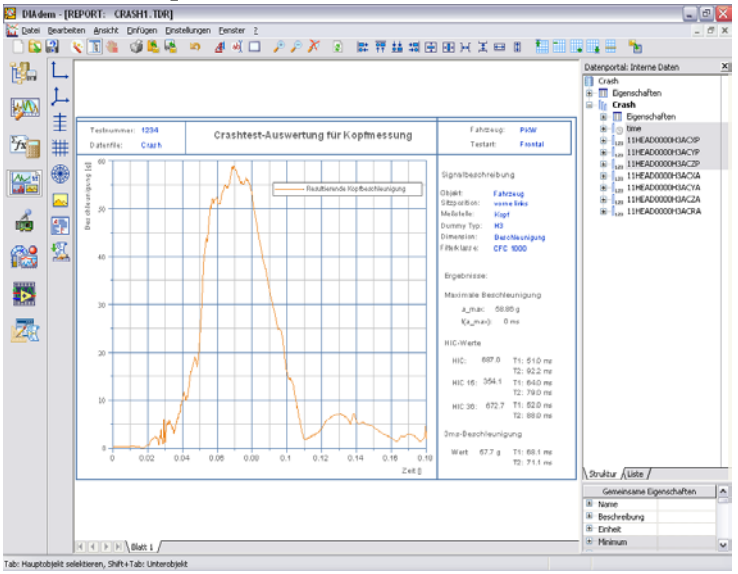
Dabei bedient sich LabVIEW stets den vom Betriebssystem bereitgestellten Standards. So nutzt das LabVIEW Database-Connectivty-Toolkit die standard ADO-Schnittstelle in Windows, um mit allen üblichen Datenbanken kommunizieren zu können.

Für den Datenaustausch mit Word oder Excel nutzt das Report-Generation-Toolkit von LabVIEW die ActiveX-Schnittstelle.

Da heutzutage immer mehr Anwendungen nach Web-Clients verlangen, hat LabVIEW hier mit der Remote-Panel-Funktion eine Möglichkeit geschaffen, um LabVIEW VI‘s in einem Webbrowser zu bedienen.

Weiterführende Datenpräsentationsfunktionen, wie bspw. skalierte Ausdrucke, werden mit dem Dokumentenbasierten System DIAdem realisiert.

Datenpräsentation mit DIAdem



ni.com

NATIONAL INSTRUMENTS

Durch den Erwerb der Fa. GfS im Jahre 1999 konnte National Instruments sein Angebot im Bereich der Offline-Datenauswertung sowie Reportgenerierung mit dem DIAdem massiv erweitern.

DIAdem ist nicht nur ein sehr umfangreiches Offline-Datenanalyse-Werkzeug, sondern bietet auch sehr leistungsfähige Funktionen zur Reportgenerierung.

Gerade bei der Reportgenerierung kommt es neben einem Unterschriftenfeld häufig zu der Forderung nach skalierten Ausdrucken. Da DIAdem hier Papierseitenorientiert arbeitet ist diese Möglichkeit gegeben.

Die aktuelle Version 9.0 ist mit einem Datennavigator versehen, der das Auffinden der Daten in den unterschiedlichsten Quellen, wie Datenbank oder Filesystem, ermöglicht.

Der entscheidende Vorteil der DIAdem Datenverwaltung ist das Hinzufügen von Metainformationen, die eindeutige Aussagen über die Daten beinhalten.

Wer kennt nicht das Problem, dass kostspielig gewonnene Messdaten unbrauchbar herumliegen, da sich niemand mehr an die Versuchsbedingungen, Versuchsdurchführung, Datenformate, usw. erinnern kann.

Bei den Darstellungsformaten der Messdaten, läßt DIAdem keine Wünsche offen. Das schier unerschöpfliche Angebot reicht hier von zwei- oder dreidimensionalen Darstellungen, horizontalen und vertikalen Balkendiagrammen, über Polardiagrammen bis hin zu Höhenliniendarstellungen.

Alle Funktionen aus DIAdem lassen sich mit VB-Script automtisieren.

Das DIAdem ist eine sinnvolle Ergänzung für jeden Messtechniker und sollte bei keinem Anwender fehlen.

Seit DIAdem zu National Instruments gehört, wurden viele Verknüpfungen zwischen LabVIEW und DIAdem geschaffen, so daß bspw. der Report aus einem LabVIEW Programm im Hintergrund mit DIAdem erstellt werden kann.

Zusammenfassung

- LabVIEW bietet Möglichkeiten von der Simulation bis hin zur Datenpräsentation.
- Bei Datenerfassungsapplikationen gibt es Lösungen von Desktopanwendungen über RT bis hin zu FPGA und PDA
- Die Datenanalyse wird durch die neuen Express-VI‘s komfortabler
- Die Auswertung und Reporterstellung wird durch DIAdem sinnvoll ergänzt.

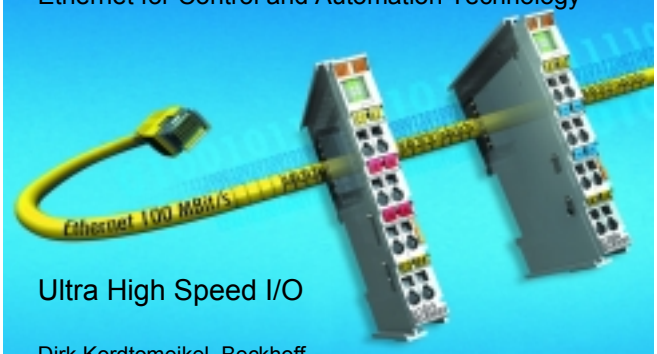
ni.com

NATIONAL INSTRUMENTS

EtherCat
Dirk Kordtomeikel
Beckhoff

EtherCAT BECKHOFF

EtherCAT
Ethernet for Control and Automation Technology



Ultra High Speed I/O

Dirk Kordtomeikel, Beckhoff

EtherCAT BECKHOFF

Ethernet für E/A?

Feldbus Systeme: Profibus, CANopen, SERCOS, etc. vorhanden
- erprobt
- Zugeschnitten für Bits und Bytes
- Einfache Konfiguration
- Viele Tools verfügbar
- Adressierung mit Knotenadresse
- Große Anzahl von Geräten verfügbar
- preiswert
- Ausreichende Performance
- Eingeführt seit Jahren, erfahrene Mitarbeiter vorhanden
- trotzdem: viele Installationen erfolgen "*the old fashioned way*" (Parallelverkabelung)

EtherCAT BECKHOFF

Aus der "guten alten Zeit":

EtherCAT BECKHOFF

Also: wieso Ethernet auf der I/O Ebene?

Wieso Ethernet in der I/O Ebene?

Argument Nr. 1:

- **Ethernet ist schnell: 100 Mbaud!**

Aber:

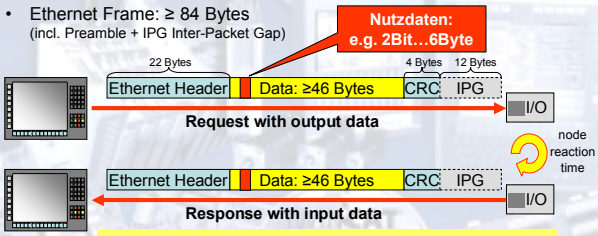
- Ethernet wurde für Filetransfer entwickelt
- Selbst Industrial Ethernet Technologien wie Profinet, Powerlink oder Ethernet/IP nutzen die Bandbreite sehr schlecht

→ Feldbus Systeme sind daher meist schneller

e.g.:	Sercos:	typische Zykluszeit von 0,5…2 ms
	Profibus:	typische Zykluszeit von 1…3 ms
	ControlNet:	typische Zykluszeit von 2…4 ms
	Ethernet/IP:	typische Zykluszeit von 5…10 ms
	ProfiNet (V2):	typische Zykluszeit von 5…10 ms
	ProfiNet (V3):	typische Zykluszeit von 1…2 ms
	Powerlink:	typische Zykluszeit von 1…3 ms

Bandbreitenausnutzung auf Ethernet für I/Os + Drives

- Ethernet Frame: ≥ 84 Bytes
  (incl. Preamble + IPG Inter-Packet Gap)



Für 4 Byte Input + 4 Byte Output pro Knoten:
4,65% Nutzdatenrate bei 0µs Reaktionszeit per Knoten
1,9% Nutzdatenrate bei 10µs Reaktionszeit per Knoten

Wieso Ethernet in der I/O Ebene?

Argument Nr. 2:

- **Jeder kennt Ethernet: es ist so einfach zu nutzen!**

Aber:

- Selbst Ingenieure kennen meist nur das User Interface (e.g. in Windows)
- Konfiguration von Real Time Ethernet kann sehr komplex sein und hat im allgemeinen wenig Gemeinsamkeiten mit LAN / Internet Installationen
- Beispiel: Ethernet/IP benötigt eine high-end Switch und Router Konfiguration (VLAN Einstellungen, IGMP snooping) zur Broadcast Kontrolle

Wieso Ethernet in der I/O Ebene?

Argument Nr. 3:

- **Nur ein einheitliches Netzwerk von der Feldebene zum Corporate Netzwerk**

Aber:

- Werksweite IP-Adressvergabe entwickelt sich zum Albtraum.
- IT Spezialisten und Automationsmitarbeiter:
  Kulturen und Verantwortlichkeiten reiben sich!

Wieso Ethernet in der I/O Ebene?

Argument Nr. 4:

- **Ethernet ist Mainstream Technologie, daher preiswert!**

Aber:

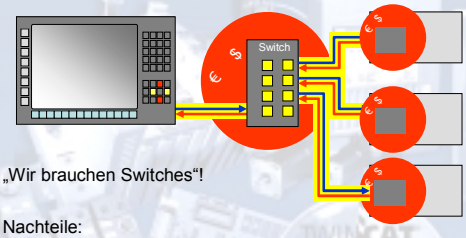
- Real time Ethernet: Leistungsfähige Prozessoren in den Knoten erforderlich

→ Knoten-Interfacekosten sind deutlich höher als mit Feldbus Technologie

- Standard Ethernet Topologie erfordert Switches
- Switches für Industrieumgebungen sind teuer:
  Managed Switch: > 70 € pro Port (oder Knoten)

→ Infrastrukturkosten sind höher als bei Feldbus Technologie

Standard Ethernet Topologie: mit Switches



„Wir brauchen Switches“!

Nachteile:

- Infrastrukturkosten, komplexe Anschaltung im Teilnehmer mit hohen Kosten
- MAC ID hinderlich bei Gerätetausch, evtl. IP Adressverteilung erforderlich

Wieso Ethernet in der I/O Ebene?

Argument Nr. 5:

- **Internet Technologien werden auf der I/O Ebene verfügbar**

- Firmware Download per FTP
- per Web-Browser auf die Geräte-Konfiguration zugreifen

Das ist “nice to have”, aber:

- Ist das ausreichend für Anwender, Ethernet auf der I/O Ebene bei höheren Kosten und komplexerer Technologie einzuführen?

Oder: Ethernet statt Feldbus muss mehr sein als

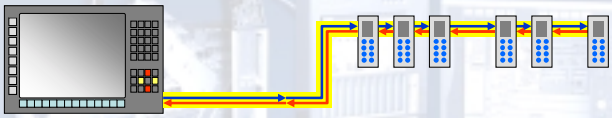
„das gleiche anders“

Der EtherCAT Ansatz

- EtherCAT ist einfachst nutzbare, ultra high speed Ethernet Technologie bis hinunter zur I/O Ebene
- Nicht nur:
  “Wie ein Feldbus, nur Ethernet basierend”
- (sehr viel) mehr Performance bei niedrigeren Kosten und einfacherer Anwendung

Wie erreichen wir das?

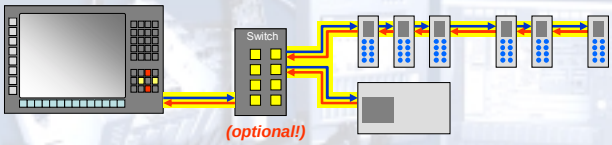
Die EtherCAT Lösung: Ethernet „on the Fly“!



Vorteile:

- Geringster Protokoll-Overhead durch implizite Adressierung
- Optimierte Telegrammstruktur für dezentrales I/O
- Kommunikation vollständig in Hardware: maximale Performance
- Wenn nur EtherCAT Teilnehmer: kein Switch erforderlich
- Hervorragende Diagnose-Eigenschaften
- Ethernet-Kompatibilität bleibt erhalten

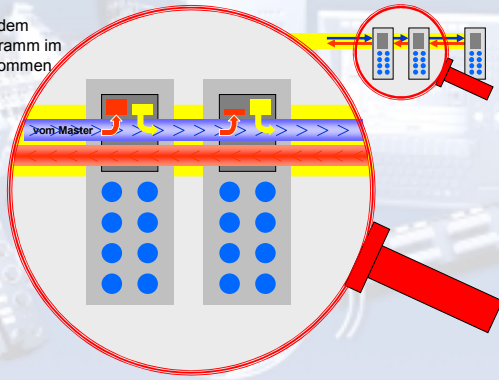
Die Ethernet Busklemmen



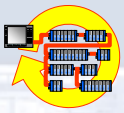
- Standard Switch kann eingesetzt werden
- Mit Switch: nur eine MAC ID für bis zu 65535 Teilnehmer

Bearbeitung im Durchlauf spart Zeit

- Daten werden dem Ethernet Telegramm im Durchlauf entnommen und/oder eingefügt.
- Kein Zwischen speichern des Telegrams
- Durchlauf Verzögerung nur: 60 ns
- optimale Performance



Performance-Daten



Übertragungsrate: 100 Mbaud
Update Zeiten:

- 256 digitale E/A in 11 µs
- 1000 digitale E/A in **30 µs = 0.03 ms**
- 200 analoge E/A (16 bit) in 50 µs, entspricht 20 kHz Sampling Rate
- 100 Servo-Achsen in **100 µs = 0.1 ms**
- 12000 digital E/A in 350 µs

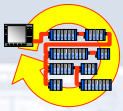
Durchlaufverzögerung:

- je Teilnehmer: 60 ns
- je Umsetzer Ethernet/E-Bus: 1 µs

Bandbreitenausnutzung: **ca. 80% (von 2x100 MBit), volle Nutzung der Bandbreite**
unabhängig von Datengröße und Reaktionszeit je Teilnehmer

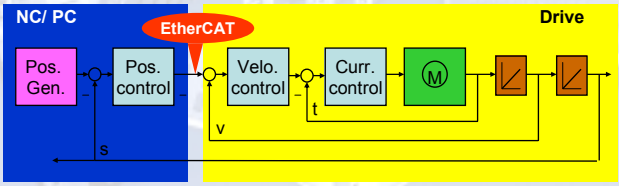
EtherCAT BECKHOFF

Neue Anwendungen mit EtherCAT Beispiel Drive Control:



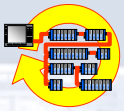
Die aussergewöhnliche Performance erlaubt:

- **Schließen der Positionsregelung über den Bus**



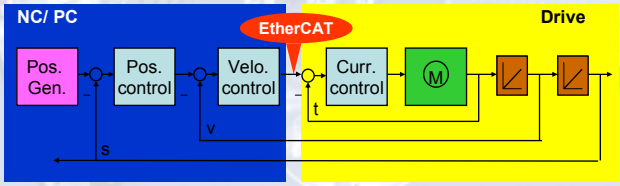
EtherCAT BECKHOFF

Neue Anwendungen mit EtherCAT Beispiel Drive Control:



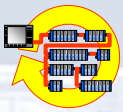
Die aussergewöhnliche Performance erlaubt:

- **Schließen der Positionsregelung über den Bus**
- **Schließen der Geschwindigkeitsregelschleife über den Bus**



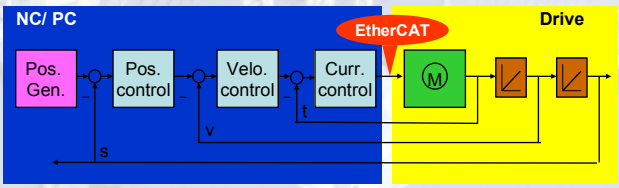
EtherCAT BECKHOFF

Neue Anwendungen mit EtherCAT Beispiel Drive Control:



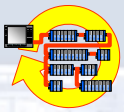
Die aussergewöhnliche Performance erlaubt:

- **Schließen der Positionsregelung über den Bus**
- **Schließen der Geschwindigkeitsregelschleife über den Bus**
- **Sogar Schließen der Stromregelschleife über den Bus**



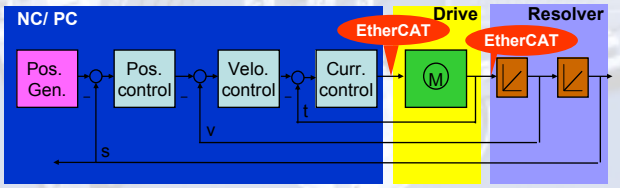
EtherCAT BECKHOFF

Neue Anwendungen mit EtherCAT Beispiel Drive Control:



Die aussergewöhnliche Performance erlaubt:

- **Schließen der Positionsregelung über den Bus**
- **Schließen der Geschwindigkeitsregelschleife über den Bus**
- **Sogar Schließen der Stromregelschleife über den Bus**
- **Trennung von Drive and Positions-Feedback (Encoder, Resolver)**



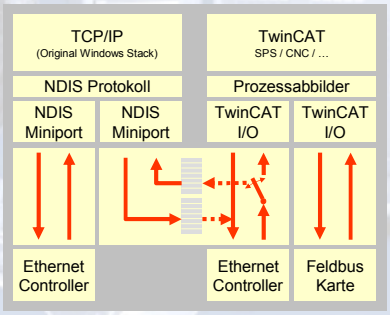
EtherCAT Master Anschaltung: z.B. TwinCAT

Real-Time Scheduling für Standard NIC Hardware

TwinCAT „Y-Treiber“:

- Kommuniziert in harter Echtzeit
- Erlaubt allgemeine IP-Verkehr, wenn Zeit dafür verfügbar
- EtherCAT Pakete arbeiten innerhalb eines Subnetzes
- EtherCAT / UDP Pakete arbeiten weltweit (Routing!)

→ **harte Echtzeit auf Standard NIC Hardware**



EtherCAT Master Anschaltung

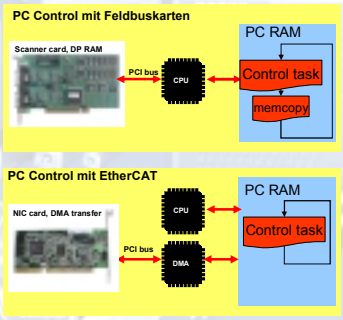
Real-Time Scheduling für Standard NIC Hardware

Herkömmliche Feldbus Anschaltung

- IO Prozeßdaten werden über Scanner DPRAM kopiert
- PCI Slave Karten kopieren Daten per CPU
- Konsumiert bis zu 30% der CPU Performance (!!)
- Standard NIC Karten nutzen DMA zum Datentransfer

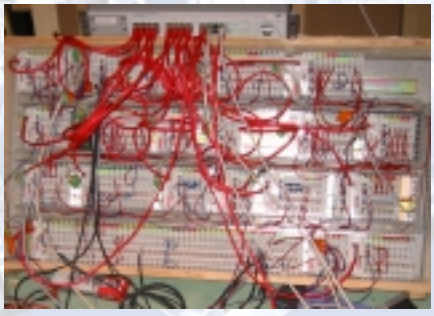
→ **CPU wird vom Datenkopieren befreit**

→ **Mehr Leistung für Steuerung verfügbar**

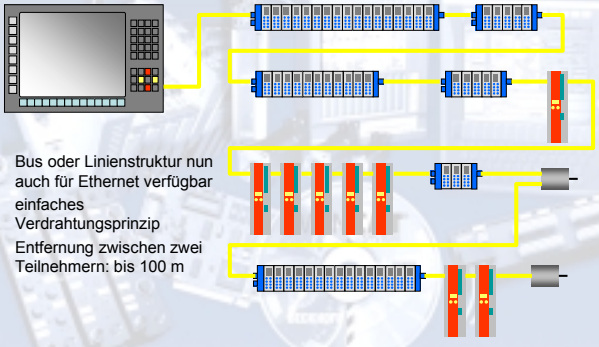


Standard Ethernet Topologie: Stern

Nicht optimal…. ein kleiner Testaufbau zur Demonstration

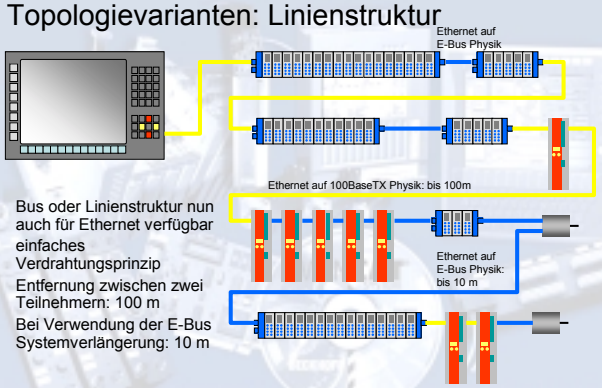


Topologievarianten: Linienstruktur



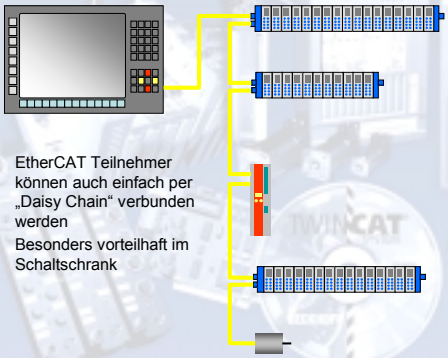
- Bus oder Linienstruktur nun auch für Ethernet verfügbar
- einfaches Verdrahtungsprinzip
- Entfernung zwischen zwei Teilnehmern: bis 100 m

Topologievarianten: Linienstruktur



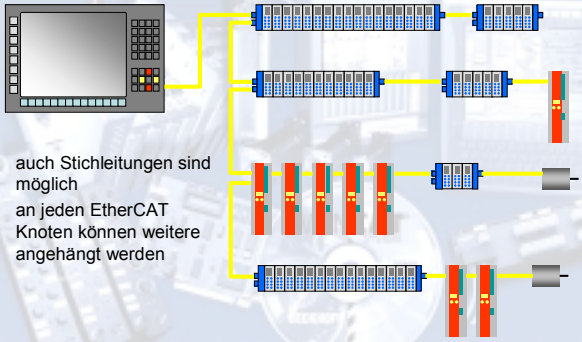
- Bus oder Linienstruktur nun auch für Ethernet verfügbar
- einfaches Verdrahtungsprinzip
- Entfernung zwischen zwei Teilnehmern: 100 m
- Bei Verwendung der E-Bus Systemverlängerung: 10 m

Topologievarianten: Daisy Chain



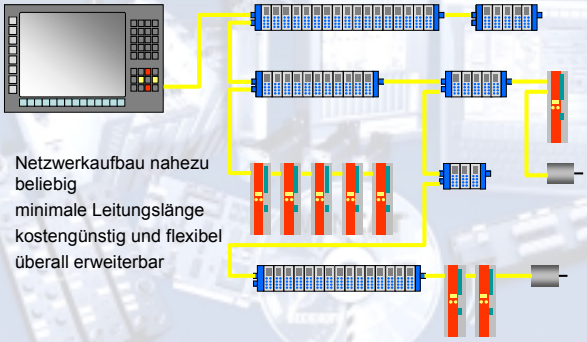
- EtherCAT Teilnehmer können auch einfach per „Daisy Chain“ verbunden werden
- Besonders vorteilhaft im Schaltschrank

Topologie: Daisy Chain mit Stichleitung



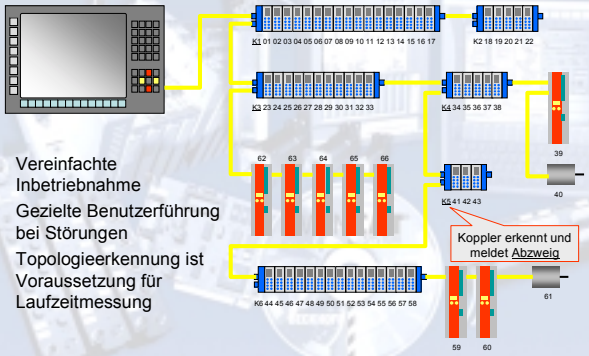
- auch Stichleitungen sind möglich
- an jeden EtherCAT Knoten können weitere angehängt werden

Topologievarianten: flexible Baumstrukturen



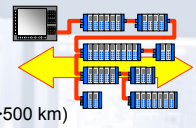
- Netzwerkaufbau nahezu beliebig
- minimale Leitungslänge
- kostengünstig und flexibel
- überall erweiterbar

Protokoll erlaubt Topologieerkennung



- Vereinfachte Inbetriebnahme
- Gezielte Benutzerführung bei Störungen
- Topologieerkennung ist Voraussetzung für Laufzeitmessung

Topologie-Daten

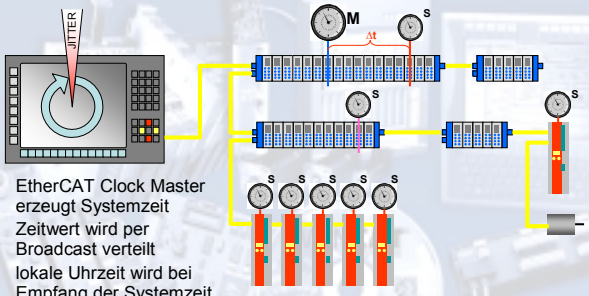


- Linien-, Baum- oder Sterntopologie
- Bis zu 65535 Teilnehmer
- Betrieb mit und ohne Switches
- Netzwerkausdehnung: nahezu unbeschränkt (>500 km)
- Kostengünstige Verkabelung: Standard Ethernet Patch Kabel (CAT5)
- Übertragungsphysik twisted Pair:
  - Ethernet 100BASE TX, bis 100m zwischen 2 Teilnehmern
  - E Bus, bis 10m zwischen 2 Teilnehmern
- Alternativ: Lichtwellenleiter-Varianten 50 bis 2000m
- Hot Connect / Disconnect von Bussegmenten

Diagnose

- Bruchstellenerkennung
- Ständige Quality of Line Messung ermöglicht exakte Lokalisierung von Übertragungs-Störungen

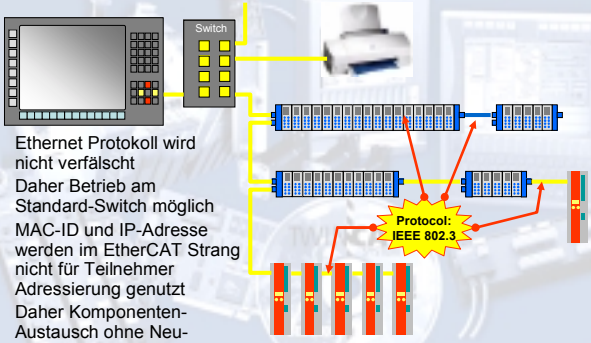
EtherCAT Distributed Clocks



- EtherCAT Clock Master erzeugt Systemzeit
- Zeitwert wird per Broadcast verteilt
- lokale Uhrzeit wird bei Empfang der Systemzeit gelatcht
- Slave Uhren werden entsprechend nachgestellt

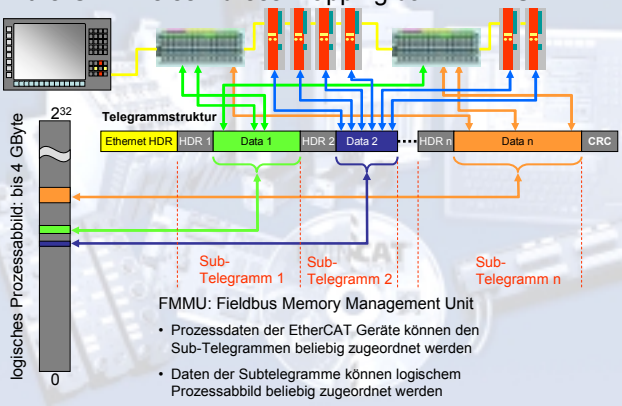
Ermöglicht Synchronisation im Nanosekunden Bereich!

Ethernet Protokoll vollständig erhalten



- Ethernet Protokoll wird nicht verfälscht
- Daher Betrieb am Standard-Switch möglich
- MAC-ID und IP-Adresse werden im EtherCAT Strang nicht für Teilnehmer Adressierung genutzt
- Daher Komponenten-Austausch ohne Neu-Konfiguration möglich

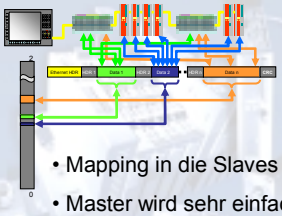
EtherCAT: freies Adress-Mapping dank FMMU



FMMU: Fieldbus Memory Management Unit

- Prozessdaten der EtherCAT Geräte können den Sub-Telegrammen beliebig zugeordnet werden
- Daten der Subtelegramme können logischem Prozessabbild beliebig zugeordnet werden

EtherCAT: freies Adress-Mapping dank FMMU

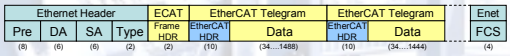


Vorteile:

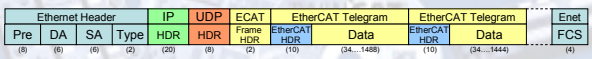
- Mapping in die Slaves verlagert, Steuerung entlastet
- Master wird sehr einfach, direkter Zugriff auf Prozessabbild per DMA
- Daten werden je nach Applikationsanforderung übertragen
- extrem schnell, flexibel und effizient

Protokollaufbau

- **EtherCAT:** Standard ISO/IEC 8802.3 Frame Format
- Ether-Type: 88A4, zugewiesen durch IEEE

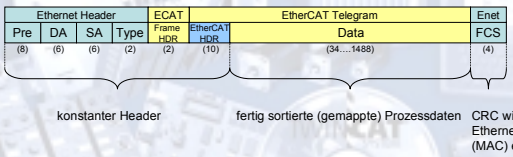


- **EtherCAT/UDP**: mit Routing und für Socket Interface Implementierung
- UDP Port: 34980 = 0x88A4, bei IANA registriert



Protokollaufbau mit nur einem Prozessabbild

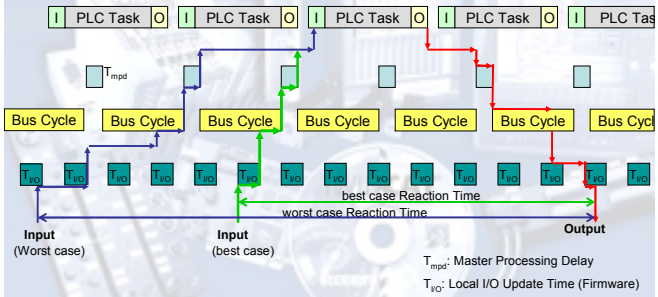
- typisch z.B. für Kleinsteuerungen mit einer Steuerungstask
- bis 1488 Byte Prozeßdatengröße
- Header für Prozessdatenkommunikation bleibt konstant



- Master mit minimalem Aufwand realisierbar
- kein separater Kommunikationsprozessor (z.B. auf Einsteckkarte) erforderlich
- viel einfacher als herkömmliche Feldbussysteme
- sehr viel einfacher als andere Industrial Ethernet Lösungen…

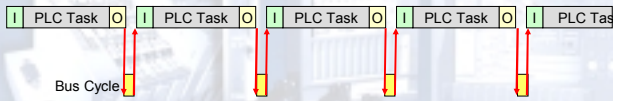
Wie „langsame“ Steuerungen von EtherCAT profitieren (I)

- Reaktionszeit von herkömmlichen Steuerungen mit Feldbus-E/A



Wie „langsame“ Steuerungen von EtherCAT profitieren (II)

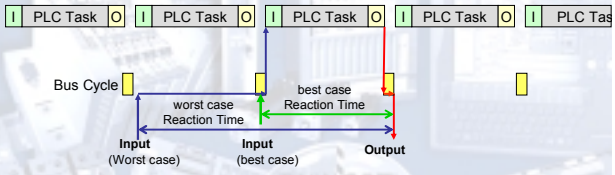
- Reaktionszeit mit EtherCAT



- extrem kurze Buszykluszeit erlaubt E/A Update zwischen den Tasks

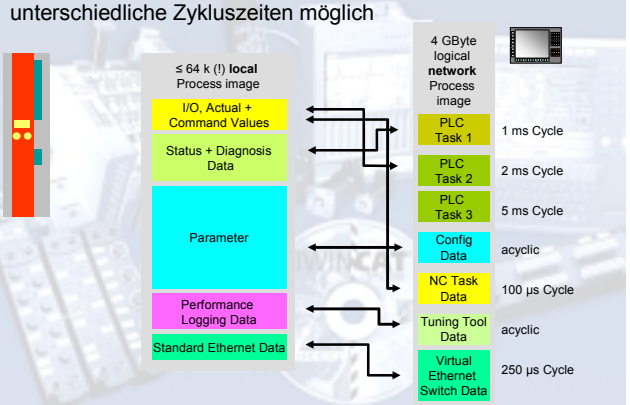
Wie „langsame“ Steuerungen von EtherCAT profitieren (II)

- Reaktionszeit mit EtherCAT



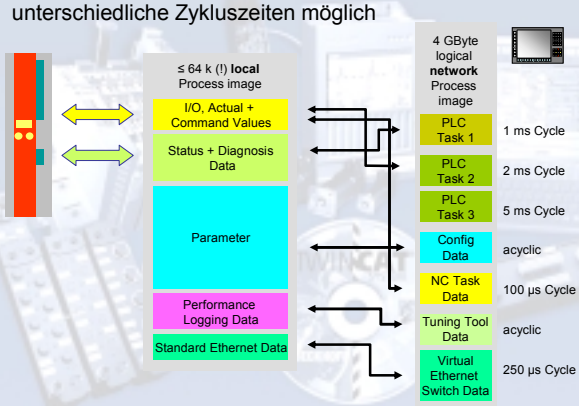
- Reaktionszeit deutlich verkürzt – mit der gleichen Steuerungsleistung
- keine unterlagerten lokalen E/A Zyklen oder Erweiterungsbusse erforderlich
- Wegen des sehr einfachen Protokolls keine speziellen Master Systeme (z.B. Einsteckkarten) erforderlich

Lokales Prozessabbild: zyklische und azyklische Daten, unterschiedliche Zykluszeiten möglich



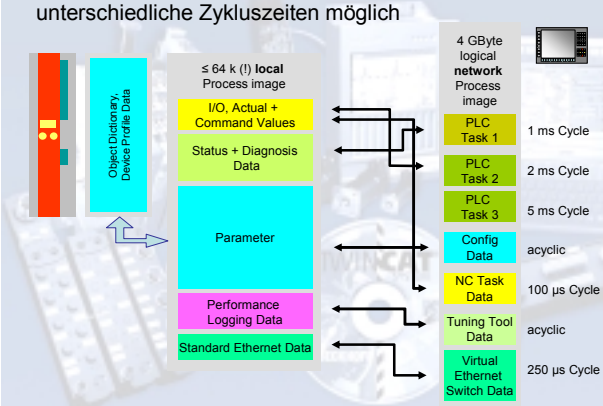
EtherCAT BECKHOFF

Lokales Prozessabbild: zyklische und azyklische Daten, unterschiedliche Zykluszeiten möglich



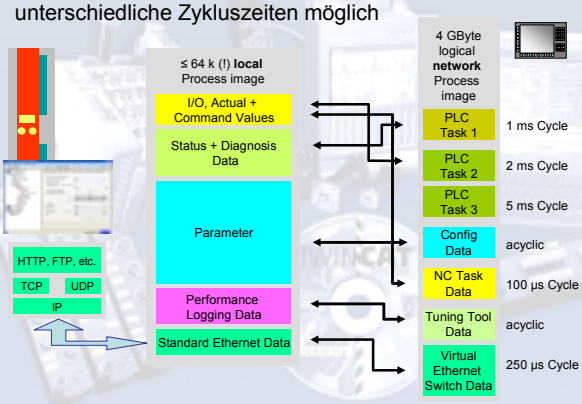
EtherCAT BECKHOFF

Lokales Prozessabbild: zyklische und azyklische Daten, unterschiedliche Zykluszeiten möglich



EtherCAT BECKHOFF

Lokales Prozessabbild: zyklische und azyklische Daten, unterschiedliche Zykluszeiten möglich

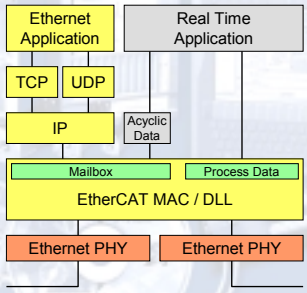


EtherCAT BECKHOFF

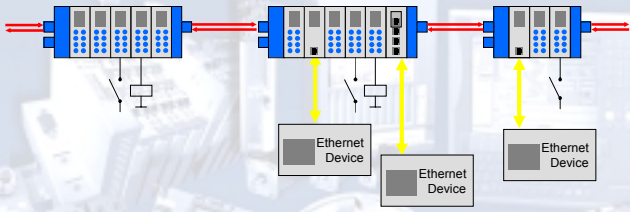
Standard TCP/IP mit EtherCAT

Slave Geräte-Struktur

- Mailbox Interface für azyklische Daten
- Slave Gerät nutzt COTS TCP/IP Stack
- Prozeßdaten-Interface für Echtzeitdaten

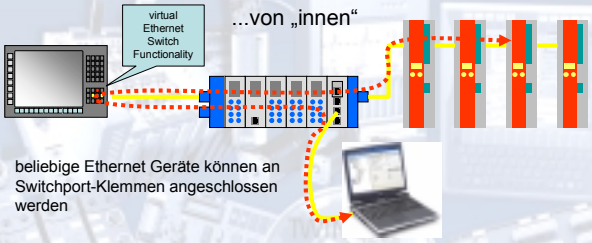


Switchport-Klemmen: Standard Ethernet Anschluss



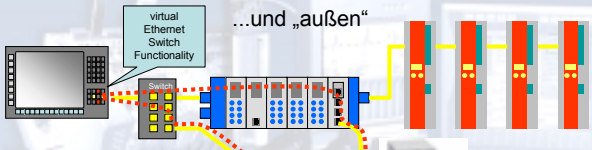
- **EL6501: 1 Port Ethernet Switchport Klemme**
- **EL6614: 4 Port Ethernet Switchport Klemme**
- Standard Ethernet Port 100BaseTx im I/O System !
- Anschluss von Standard Ethernetgeräten
- „Beliebige“ Anzahl von Switchportklemmen möglich

Virtual Ethernet Switch routet allgemeine Ethernet Frames...



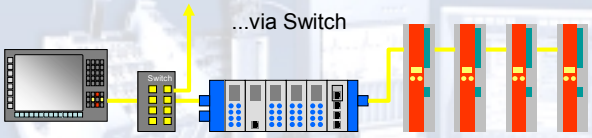
- beliebige Ethernet Geräte können an Switchport-Klemmen angeschlossen werden
- Daten werden durch EtherCAT Master geroutet (Virtual Ethernet Switch), ohne die Echtzeitfähigkeit des EtherCAT Strangs zu beeinträchtigen

Virtual Ethernet Switch routet allgemeine Ethernet Frames...



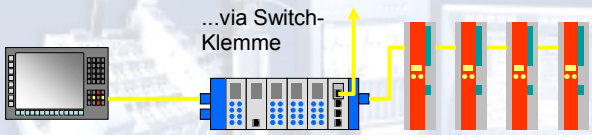
- Virtual Ethernet Switch im EtherCAT Master ermöglicht auch allgemeine Ethernet Daten in den EtherCAT Strang weiterzuleiten
- allgemeine Ethernet Daten werden im EtherCAT Protokoll getunnelt – ähnlich wie VPN oder PPPoE (DSL)

Anbindung an die Leitebene (I):



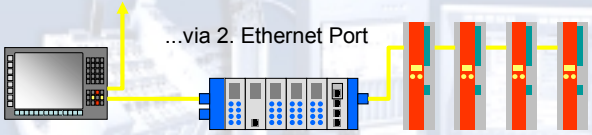
- beliebige Ethernet Protokolle können verwendet werden
- nur ein Ethernet Port auf Steuerung erforderlich
- aber: eingeschränkte Performance durch Switch-Verzögerung

Anbindung an die Leitebene (II):



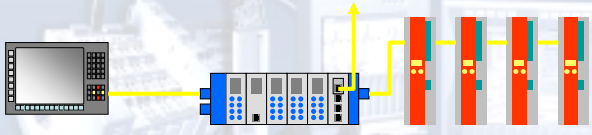
- beliebige Ethernet Protokolle können verwendet werden
- nur ein Ethernet Port auf Steuerung erforderlich
- EtherCAT Performance wird nicht eingeschränkt

Anbindung an die Leitebene (III):



- beliebige Ethernet Protokolle können verwendet werden
- erfordert zweiten Ethernet Port auf Steuerung (z.B. FC9002)
- EtherCAT Performance wird nicht eingeschränkt

Externe Uhren-Synchronisation: IEEE 1588



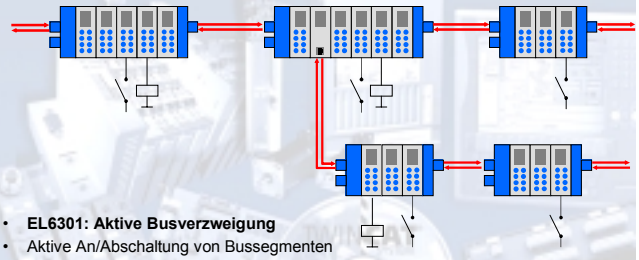
- Switchport Klemme mit integrierter IEEE 1588 Boundary Clock
- externe Synchronisation mit anlagen- oder firmenweiter Master-Uhr

Protokoll-Highlights

- Netzwerkweites Prozessabbild: 4 Gigabyte
- Teilnehmer-Prozessabbild: 2 Bit bis 64 kByte
- Adresszuordnung: frei konfigurierbar
- Adresseinstellung Teilnehmer: automatisch per Software
- Optimiertes Protokoll direkt im Ethernet Frame
- Protokoll vollständig in Hardware implementiert
- Für Routing und Socket Interface: UDP Datagramm
- Verarbeitung im Durchlauf
- **Distributed Clock** für präzise Synchronisation
- **Time Stamp Data Types** für Auflösung im Nanosekundenbereich
- **Oversampling Data Types** für hochauflösende Messungen

EtherCAT BECKHOFF

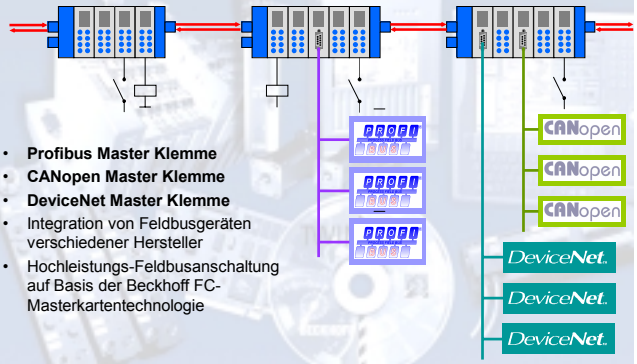
Hot Connect: An/Abschaltung von Bussegmenten



- **EL6301: Aktive Busverzweigung**
- Aktive An/Abschaltung von Bussegmenten
- Kontrollierte Umschaltung in Echtzeit ohne Kommunikations- und Datenverlust

EtherCAT BECKHOFF

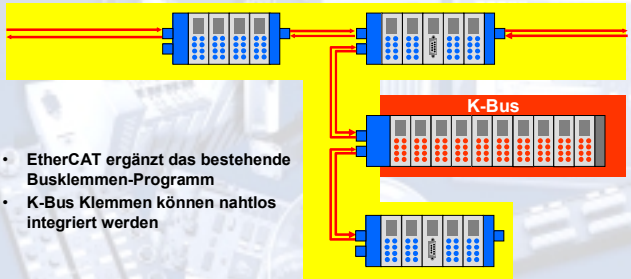
Feldbus Master Klemmen: EtherCAT statt PCI



- **Profibus Master Klemme**
- **CANopen Master Klemme**
- **DeviceNet Master Klemme**
- Integration von Feldbusgeräten verschiedener Hersteller
- Hochleistungs-Feldbusanschaltung auf Basis der Beckhoff FC-Masterkartentechnologie

EtherCAT BECKHOFF

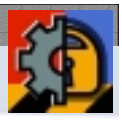
Nahtlose Integration der K-Bus Klemmen

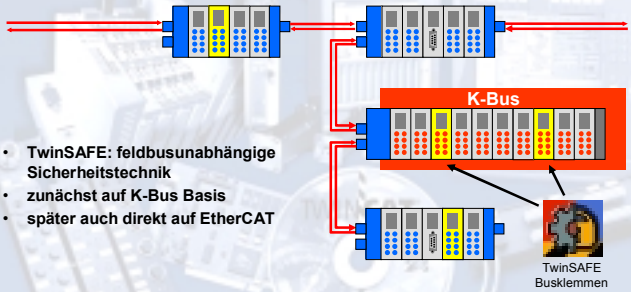


- **EtherCAT ergänzt das bestehende Busklemmen-Programm**
- **K-Bus Klemmen können nahtlos integriert werden**

EtherCAT

EtherCAT und TwinSAFE

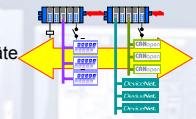




- **TwinSAFE: feldbusunabhängige Sicherheitstechnik**
- **zunächst auf K-Bus Basis**
- **später auch direkt auf EtherCAT**

EtherCAT BECKHOFF

Schnittstellen



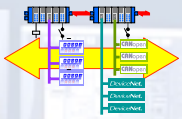
- Switchport-Klemme für Standard Ethernet Geräte
- Feldbus Master Klemmen für Feldbus Geräte
- Dezentrale serielle Schnittstellen
- Kommunikations-Gateways

Offenheit

- vollständig Ethernet kompatibel
- Betrieb an Switches und Router möglich
- Auch Mischbetrieb mit anderen Protokollen
- Internet Technologien (Webserver, FTP, etc.)
- Kompatibel zum bestehenden Busklemmen-Programm
- **Offenlegung in Vorbereitung**

EtherCAT BECKHOFF

EtherCAT-Offenlegung



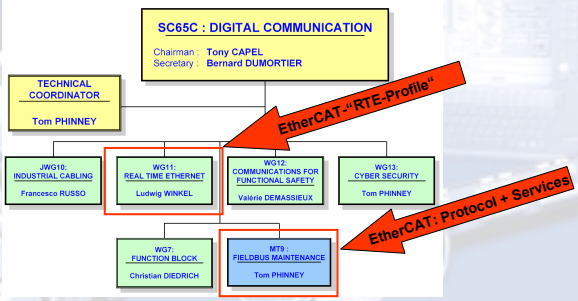
- Protokoll wird vollständig offengelegt
- ASIC für jedermann verfügbar
  - ASIC gewährleistet Interoperabilität
- EtherCAT ist Teil des IAONA Technologie-Portfolio
- EtherCAT wird in die Internationale Normung eingebracht (ISO, IEC)
- EtherCAT Technology Group: Start zur SPS/IPC/Drives 2003
  - Anwender
  - Komponenten und Systemanbieter

EtherCAT Technology Group www.ethercat.org

EtherCAT BECKHOFF

Internationale Normung (I)

- EtherCAT wird in IEC/SC65C/WG11 + IEC/SC65C/MT9 eingebracht



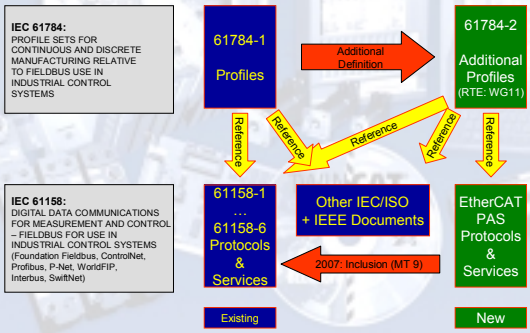
Internationale Normung (II)

- EtherCAT wird in IEC/SC65C WG11 + MT9 eingebracht
- Vereinbarter Verfahrensweg: Veröffentlichung als **Publicly Available Specification** (PAS)
- Vorteile:
  - kurzfristige Abstimmung (3 Monate)
  - nur 51% der Stimmen erforderlich
  - Dokument muss (noch) nicht allen formalen IEC-Regeln entsprechen
- „Lebensdauer" PAS: 3 Jahre, danach geplant:
  Überführung in IS (International Standard) im Maintenance Team (SC65C MT9)
- Ziel: 2007 (nach Ablauf Maintenance Cycle) soll EtherCAT Teil von
  - IEC 61158 (*die* Feldbus-Norm:
    `DIGITAL DATA COMMUNICATIONS FOR MEASUREMENT AND CONTROL –FIELDBUS FOR USE IN INDUSTRIAL CONTROL SYSTEMS`) +
  - IEC 61784 (`PROFILE SETS FOR CONTINUOUS AND DISCRETE MANUFACTURING RELATIVE TO FIELDBUS USE IN INDUSTRIAL CONTROL SYSTEMS`)

  werden
- Zeitfenster für Submission of PAS: bis Oktober 2004

Internationale Normung (III)

Existierende und neue Normen und deren Zusammenhang



Internationale Normung (IV)

- ISO/TC184/SC5/WG5 erarbeitet ISO 15745
- ISO 15745: Open systems application integration framework
- Schwerpunkt der Norm: Geräte- und Systembeschreibungssystematik in XML
- Martin Rostan als German Expert vom NAM/DIN entsandt

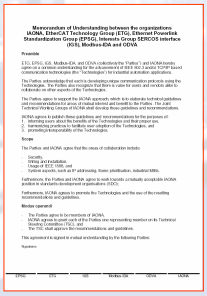
  Normenausschuss Maschinenbau im DIN Deutsches Institut für Normung e.V.
  Fachbereich Industrielle Automation und Integration
- EtherCAT wurde in ISO/TC184/SC5/WG5 vorgestellt
- Auch hier hat man sich auf einen vereinfachten Verfahrensweg eingelassen:
  Einreichung im „Fast Track Procedure" als DIS (Draft International Standard)
- Vorteile:
  - kurzfristige Abstimmung (5 Monate)
  - nur > 50% der Stimmen erforderlich
  - Dokument muss (noch) nicht allen formalen ISO-Regeln entsprechen
- „Lebensdauer" DIS: 3 Jahre, danach geplant:
  Integration in ISO 15745-4
- Zeitfenster für Submission of PAS: bis Oktober 2004

ETG und IAONA

- IAONA versteht sich als Dachorganisation für Industrial Ethernet
- IAONA hat D-Type Liaison mit IEC/SC65C und hat Martin Rostan als Technical Expert für IEC/SC65C/WG11 benannt
- Februar 2004: Erarbeitung eines MoU zwischen
  - IAONA
  - ETG
  - ODVA (Ethernet/IP)
  - EPSG (Powerlink)
  - IGS (SERCOS)
  - Modbus-IDA (ModbusTCP)

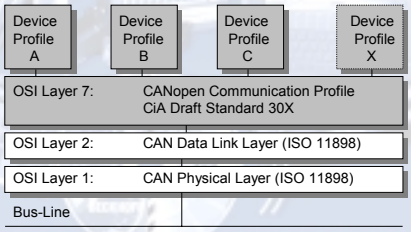
  zur Zusammenarbeit unter dem Dach der IAONA.

  Unterzeichnung des MoU auf HMI 2004
- Themenbereiche:
  - Security,
  - Wiring and installation,
  - Usage of IEEE 1588, and
  - System aspects, such as IP addressing, frame prioritisation, industrial MIBs.


Memorandum of Understanding between the organizations IAONA, EtherCAT Technology Group (ETG), Ethernet Powerlink Standardization Group (EPSG), Interests Group SERCOS interface (IGS), Modbus-IDA and ODVA

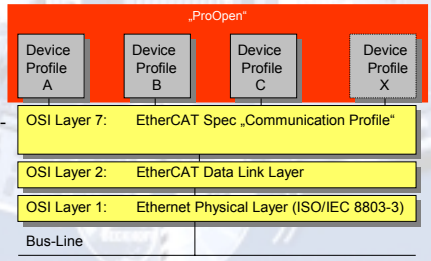
ETG und CAN in Automation (CiA)

- CiA hält die CANopen Spezifikationen
- Kommunikationsprofil für CAN + Geräteprofile
- Geräteprofile sollen auch für andere Kommunikationssysteme nutzbar werden
- Hierzu Gründung einer neuen Organisation (Arbeitstitel: „ProOpen“), die sich um die Geräte-Profile kümmert
- Gründungstreffen: 11.5.2004
- ETG wird Mitglied bei „ProOpen“



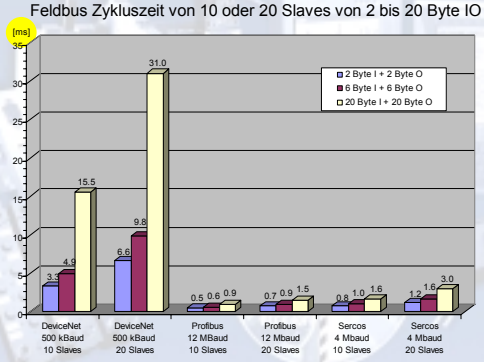
ETG und CAN in Automation (CiA)

- CiA hält die CANopen Spezifikationen
- Kommunikationsprofil für CAN + Geräteprofile
- Geräteprofile sollen auch für andere Kommunikationssysteme nutzbar werden
- Hierzu Gründung einer neuen Organisation (Arbeitstitel: „ProOpen“), die sich um die Geräte-Profile kümmert
- Gründungstreffen: 11.5.2004
- ETG wird Mitglied bei „ProOpen“



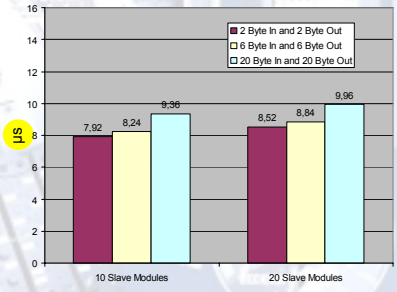
Performance - Vergleich zu bestehenden Feldbussystemen

Feldbus Zykluszeit von 10 oder 20 Slaves von 2 bis 20 Byte IO



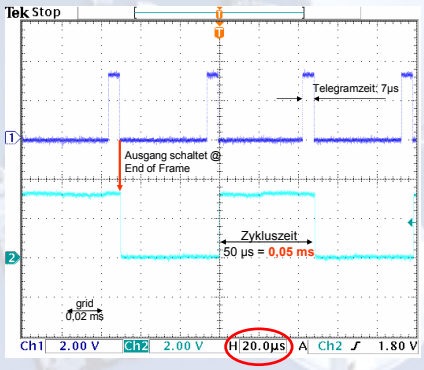
Performance Vergleich – EtherCAT System

Buszykluszeit wächst um Faktor >50 zur schnellsten Feldbus Implementierung



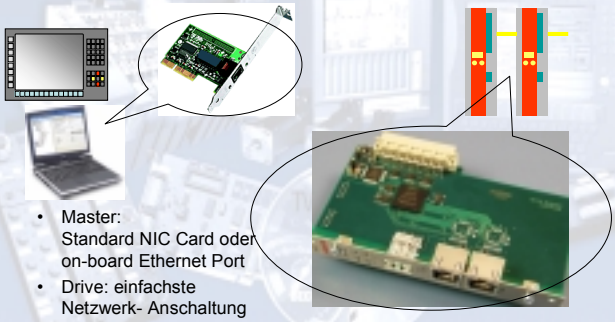
EtherCAT Zykluszeit als Funktion der Anzahl der Knoten und deren IO Abbild Größe

Performance Beispiel – EtherCAT System



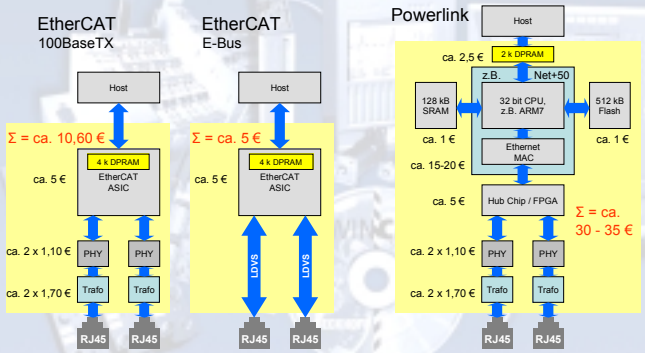
Bus System	EtherCAT
Task Cycle	50 µs
Bus Cycle	50 µs
Bus Mode	Polling
Baudrate	100 MBaud
Master Sync	Yes
Slave Sync	Yes
Input filter	**no filter**

EtherCAT Antriebs-Anschaltung ist hochintegriert

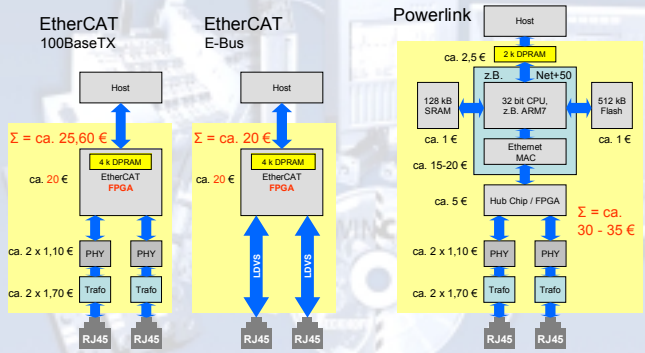


- Master:
  Standard NIC Card oder on-board Ethernet Port
- Drive: einfachste Netzwerk- Anschaltung

Anschaltkosten: Vergleich



Anschaltkosten: Vergleich (FPGA)



EtherCAT Roadmap

- Mid of 2001: start of development
- April 2003: first presentation at Hanover Fair
- July 2003: first pre-series devices at pilot customer
- November 2003: EtherCAT Technology Group started
- March 2004: Evaluation board and starter kit
- April/May 2004: Spec closed, ASIC development starts
- May 2004: Protocol publication
- October 2004: ASIC available
- End of 2004: Start of series production

EtherCAT Applikationsfelder

Schnelle Applikationen, e.g.
- Verpackungsmaschinen
- Schnelle Pressen
- Spritzgußmaschinen
- Holzverarbeitungsmaschinen
- Werkzeugmaschinen (CNC)

...

80 µs Zykluszeit

Verteilte Applikationen
- Fördertechnik, Logistik, Meßdatenerfassung

…

EtherCAT Applikationsfelder

Wegen preiswertester Masteranschaltung und einfacher Verdrahtung ebenso:

- Kleine embedded Controller
- Kleine SPS
- Jede PC basierende Steuerungsapplikation
  – mit oder ohne Echtzeitanforderung

EtherCAT ermöglicht Feldbus Anwendungen, wo heute aus wirtschaftlichen Gründen nur direkt verkabelt wird.

Fazit: Der EtherCAT Ansatz

- Herausragende Performance dank voller Nutzung der Ethernet Bandbreite
- Einfach nutzbar dank Autokonfiguration
- Eine Netzwerk Technologie auf allen Ebenen, ohne Installationsprobleme
- Preiswert:
  – keine Switches etc.,
  – Master nutzt on-board Ethernet Controller
- Internet Technologien werden ohne Gateways (preiswert) verfügbar

EtherCAT macht einen Schritt vorwärts in der Feldbus Technologie!

ETHERNET Powerlink
SEI 30.03.2004

Lenze
Wolfgang Schnurbusch, Lenze Drive Systems
Leiter Automatisierungskomponenten und Industrielle Kommunikation

Warum Ethernet?

- Einfacher Informationszugriff von Steuer- und Leitsystemen auf Automatisierungskomponenten
- Aufhebung der Trennung zwischen Office und Automatisierungsbereich
- Fernwartungsfähig für weltweiten Zugriff
- Einheitliche Kommunikationsstrukturen
- Einheitliche Verkabelungstechnik
- Weltweit akzeptierter Standard
- Nutzung der vielfach vorhandener Tools und Werkzeuge
- Zukunftssicher

... aber in der Automation muss gewährleistet sein:

- die industrielle notwendige Robustheit
- die Echtzeitanforderungen
- die einfache Handhabung bei der Projektierung und im Servicefall
- die einfache Integration von Systemen in die IT-Struktur des Endkunden
- der Zugriffschutz auf Daten

... und

- modulare autonome Module
- Zentrale- oder dezentrale Steuerungssysteme
- Flexibilität in der Systemfiguration

gelöst mit Ethernet Powerlink

- Bereits erfolgreich im weltweiten Einsatz
- Hart Echtzeitfähig
- Einfache Handhabung
- Unterstützt Internet-Protokollsuite
- Integration von Basis-Zugriffschutzfunktion

Historie

- Nov 2001 ETHERNET Powerlink von B&R eingeführt
- Apr 2002 Technologie geöffnet
- Nov 2002 EPSG Konsortium etabliert
  Hirschmann, Kuka Roboter, Lenze, B&R, ZHW
- Jun 2003 EPSG Verein gegründet
  Zusammenarbeit mit der CiA bzgl. CANopen vereinbart
- Nov. 2003 Verabschiedung des ETHERNET Powerlink Kommunikationsprofil V2.0 als Draft Standard Proposal
- Apr. 2004 Multivendoranlage auf der Hannover Messe Industrie

Offenheit

- EPSG Verein mit derzeit ca. 30 Mitgliedsfirmen
  Stark wachsend
- Unabhängige Dienstleister (Stack/Hardware)
  IXXAT, SND, Hilscher, ZHW
- Kommunikationsprofil EPL V2.0 fertiggestellt.
  Basiert auf CANopen-Standards DS301 und DS302.
  Übernahme der Geräteprofilen von CiA (CANopen)
- EPL V2.0 ist zur internationalen Normung eingereicht
  (IEC SC65C WG1)

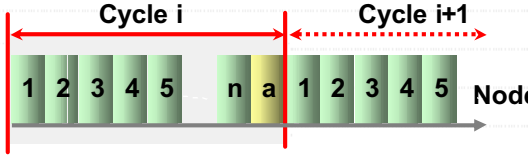
Offenheit

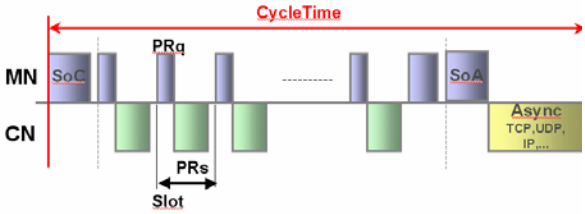
Strategische Kooperationen

- CiA/CANopen:
  - EPL V2.0-Kommunikationsprofil basiert auf DS301; DS302
  - Gemeinsame Joint Task Force
  - Geräteprofile werden übernommen
- IAONA
  - Ethernet Harmonisierung
  - IEC Standardisierung
- ZHW
  - Geschäftsstelle
  - Dienstleistungen
  - Zertifizierung

Verfahren

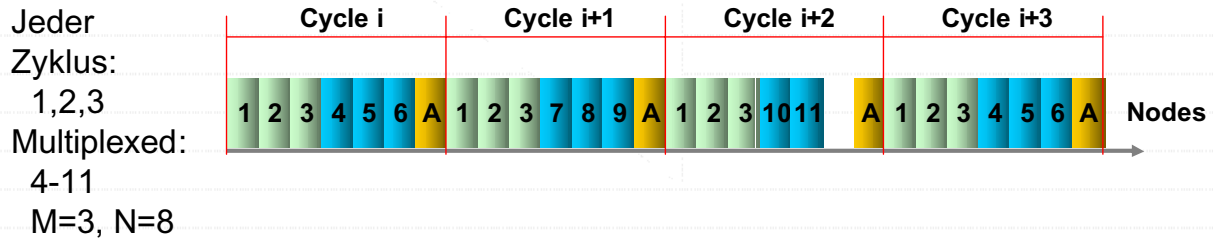
- „Slot Communication Network Management" gesteuert durch zentralen Busmaster (Manageing Node)
- Direkter Querverkehr zwischen den Teilnehmern durch Multicast
- Synchronisierung per SoC
- Slot für asynchronen Kanal mit beliebigen Ethernet-Telegrammen (u.a. Internet-Protokoll Suite)
- Standard-Parametrierkanal auf Basis UDP/IP
- Basiert auf Standard-Ethernet (Komponenten, Werkzeuge usw.)





EPL Verfahren Multiplexed Slots

- Bandweitenoptimierung
  - Daten jeden Zyklus (z.B. Masterachse)
  - Multiplexed Daten (z.B. Slave-Achse)
    N Datentelegramme in M slots (N>M)
  - Ermöglicht eine verbesserte Lastverteilung



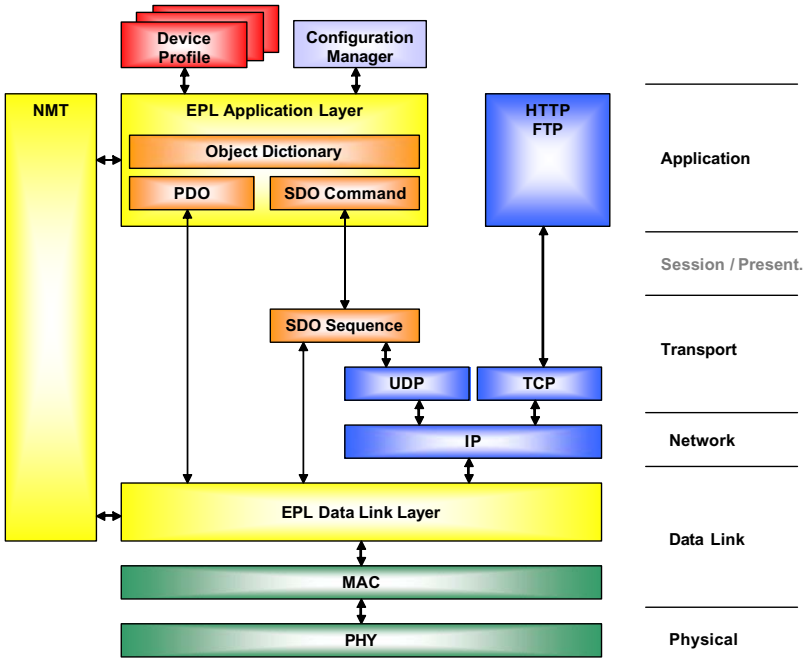
Adressierung

- EPL-Adressierung in V2:
  - EPL Node ID in EPL-Frames
  - EPL Node ID als IP-Adresse (192.168.100.*EPL Node ID*)
- Sehr einfache Adresseinstellung per Schalter möglich

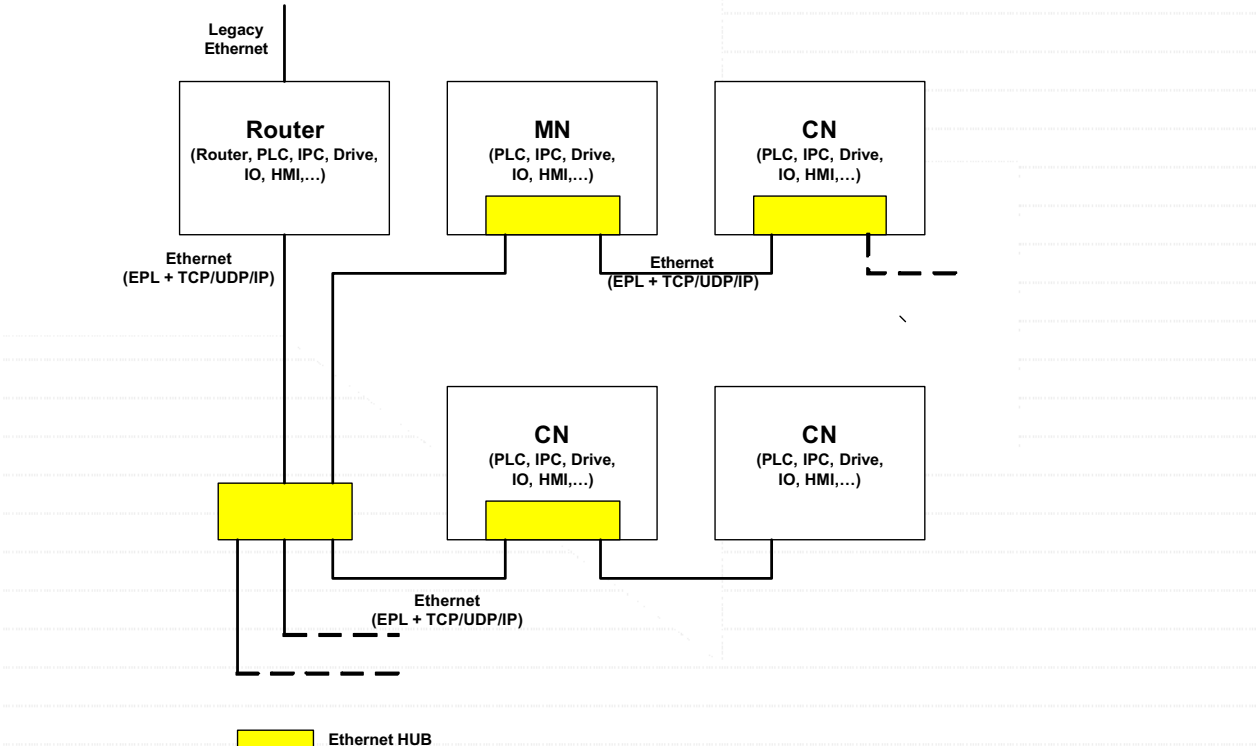
Harte Echtzeit

- Basiert auf Fast Ethernet
- Streng deterministisches System
- Zykluszeiten bis hinunter zu 200 µs
- Ultra Low Jitter bis hinunter zu < 1 µs

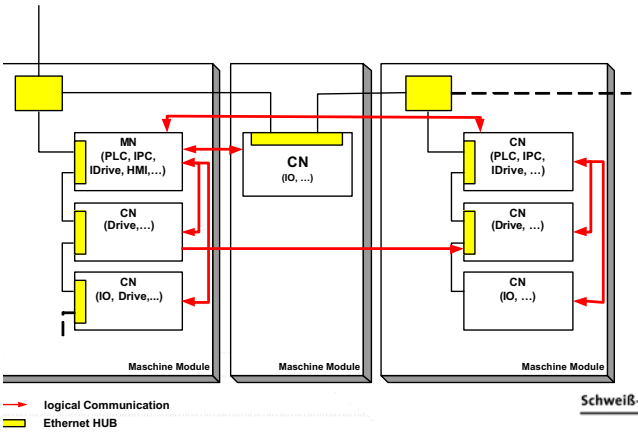
Stack-Architektur

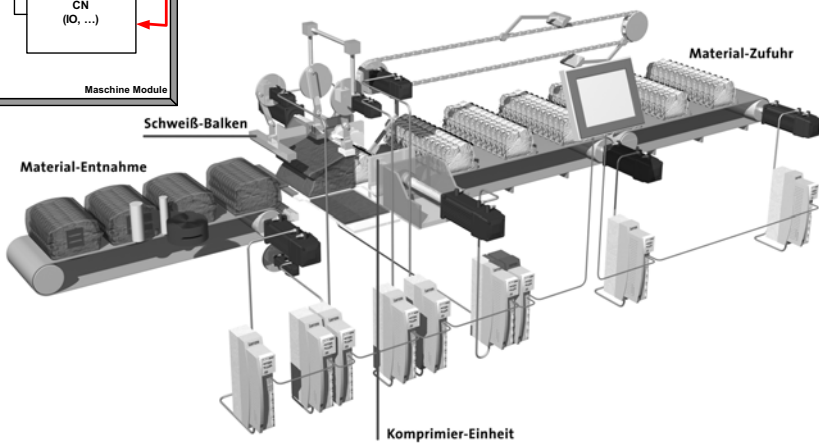


Einfache Topologie

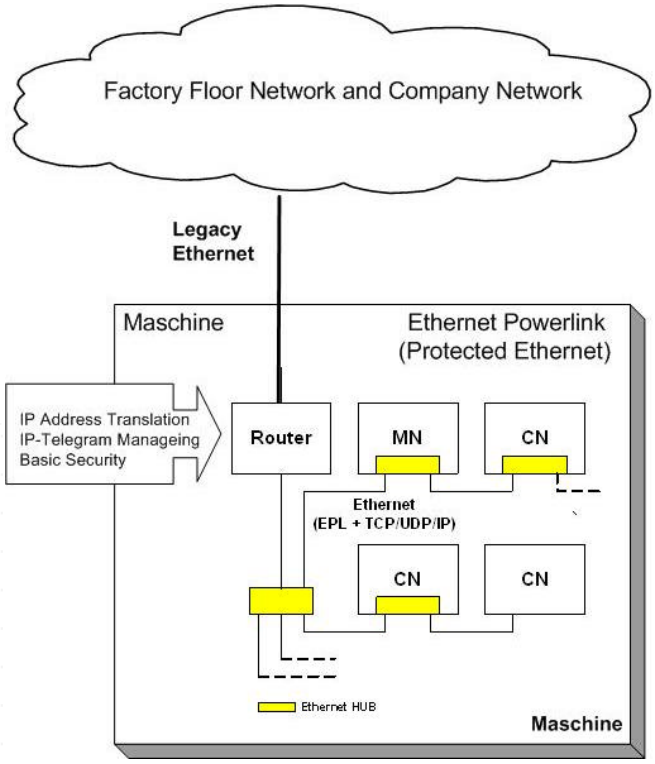


Ethernet Powerlink Modulare Systemkonzepte





Router



EPL Router

- **Trennung/Verbindung:**
  Trennung von geschützten und ungeschützten Ethernet. Verbindung durch IP-Routing
- **Adressumsetzung:**
  Anpassung der Maschinen IP-Adressierung an die IP-Adressierung des Endkunden (IT-Integration)
- **Security**:
  Basis-Schutz gegen unbefugten Zugriff in einer geschützten Umgebung

EPL Router
Trennung/Verbindung

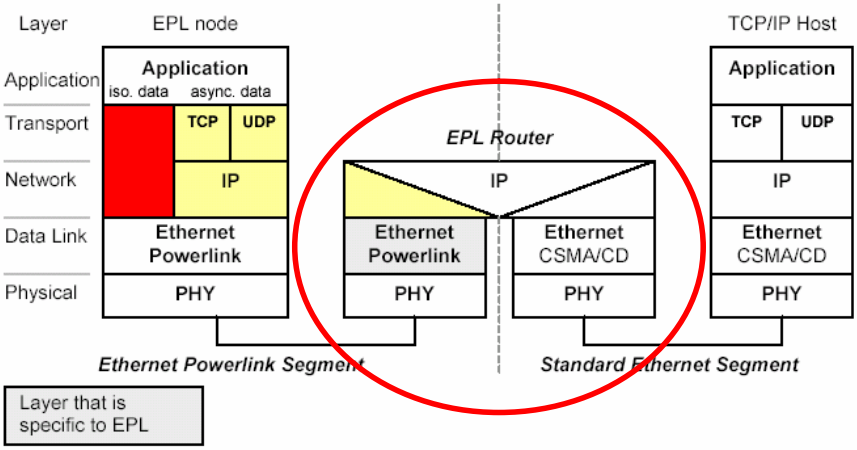
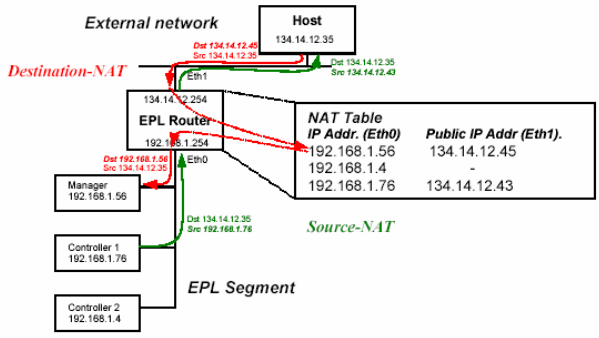


Fig. 96. EPL Router Reference Model

EPL Router
Adressumsetzung

- IP Adressumsetzung nach dem NAT-Verfahren.



Vorteile:

- Systemhersteller ist unabhängig von der IT-Infrastruktur des Endkunden (IP-Adressbereiche)
- Anpassung nur an einer Stelle

EPL Router Security

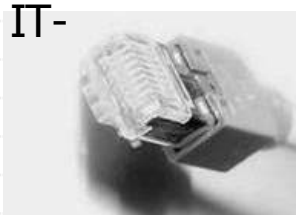
- Basis-Security in der EPL-Spezifikation enthalten. Ansatz: Maschine befindet sich in einem relativ geschützten Umfeld z.B. in einem Fertigungsumfeld.
- Basis Security durch Paketfilter

Data Link Layer	Source MAC-Address
Network Layer	Source/Destination IP-Address
	Protocol
Transport Layer	Source/Destination Port

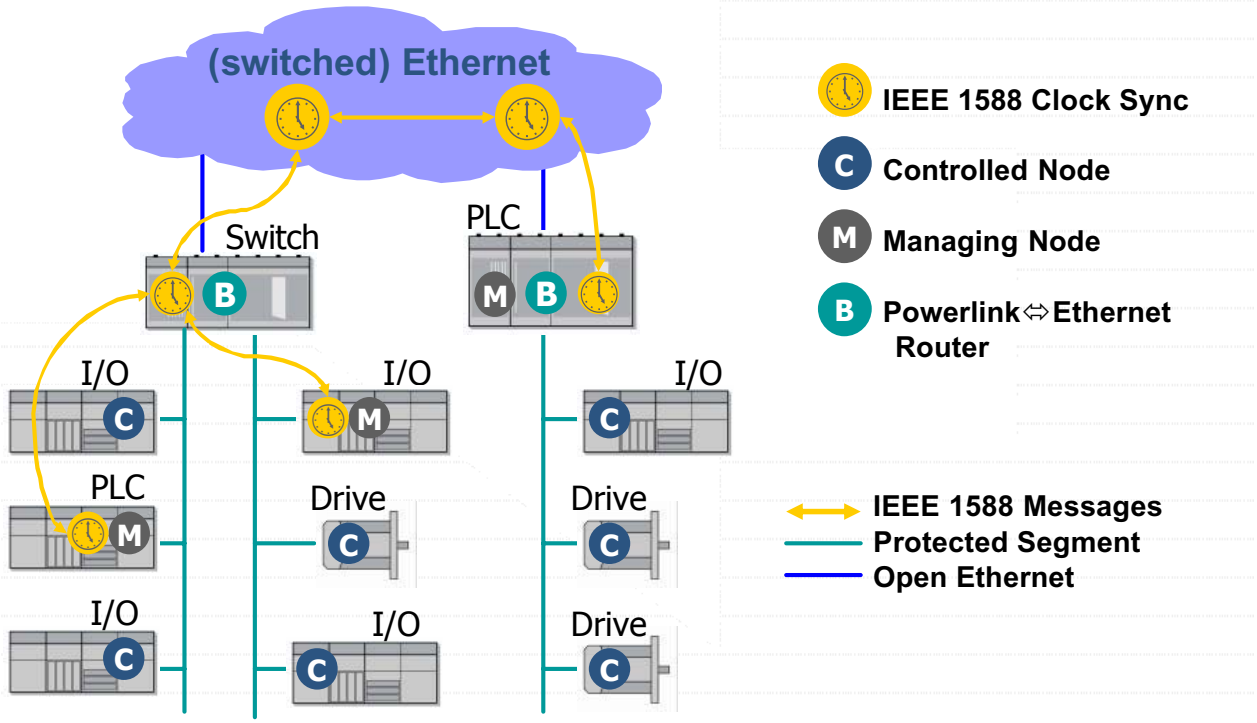
- Weitergehende Sicherheitsmechanismen können durch Routerhersteller implementiert werden.

Einfachheit

- Bekannte industrielle Infrastrukturkomponenten
- Einfache Adresseinstellung per Schalter
- Einfacher Gerätetausch (HotPlugfähig, Adresseinstellung)
- Einfache und klare Netzwerkdiagnose
- Einfache Projektierung und Vorinbetriebnahme von Modulen und Systemen
- Entkopplung zwischen Systemhersteller und IT-Abteilung des Endkunden



Ausblick: IEEE 1588 Segment Synchronisation



Zusammenfassung Warum ETHERNET Powerlink

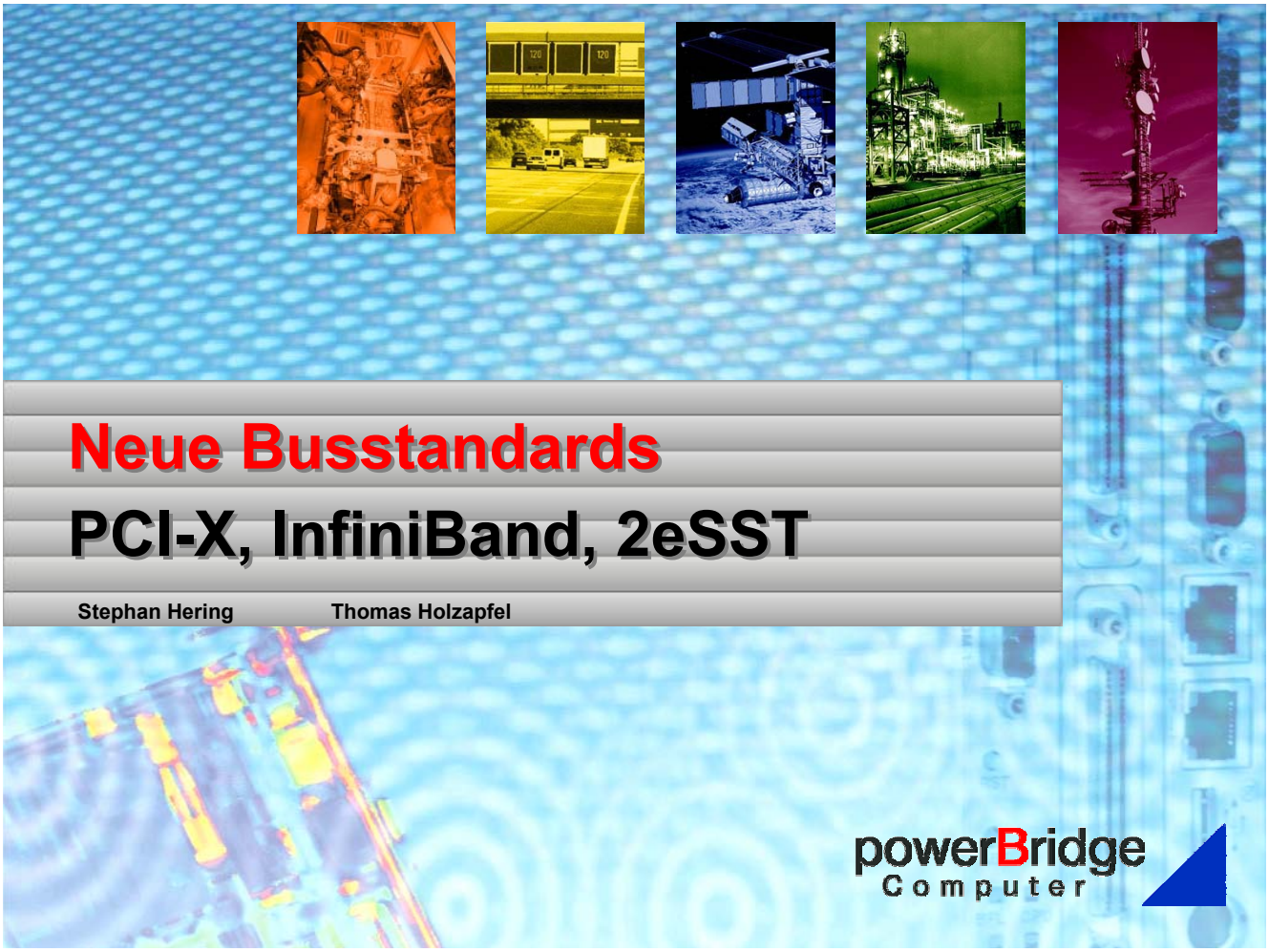
- weil es auf IT-Standards basiert
- weil es „Hart-Realtime"-Anforderungen erfüllt
- weil es erprobt und zukunftssicher ist
- weil es einfach in der Handhabung ist
- weil es optimiert für modulare Systemarchitekturen ist
- weil es Basis-Zugriffsschutzfunktionen integriert
- weil es die Integration des Automatisierungssystems in die IT-Infrastruktur des Endkunden stark vereinfacht.

ETHERNET POWERLINK STANDARDIZATION GROUP

Herzlichen Dank

Weitere Informationen unter

www.ETHERNET-Powerlink.org



Neue Busstandards

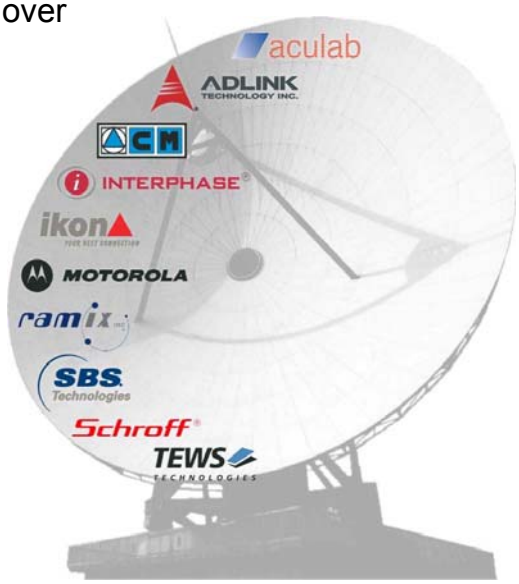
PCI-X, InfiniBand, 2eSST

Stephan Hering Thomas Holzapfel

powerBridge Computer

powerBridge Computer

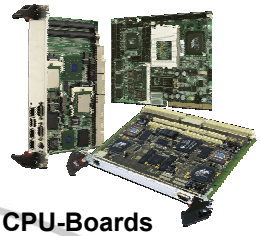
- Gegründet 1993, Sitz in Burgwedel/Hannover
- Boards und Systemintegration für Applikationen in Luft- und Raumfahrt, Forschung, Industrieautomation, Telekommunikation und Telematik
- Führende Hersteller: Aculab, ADLINK, Interphase, Motorola Computer Group, RAMiX, SBS, Schroff, TEWS
- Produkte: Boards, Systeme, Systemintegration, Treiber, Protokolle, Betriebssysteme und OEM-Lösungen
- Standards: VMEbus, CompactPCI, PMC, IndustryPack und EBC



Boards & Systeme für Industrie und Forschung

Kommunikation

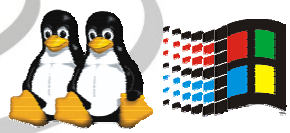
I/O-Boards



CPU-Boards

Systementwicklung
und -integration

VMEbus und CompactPCI
Chassis



VxWORKS™

Treiber & Software

Industrie-und Hutschienen-PCs

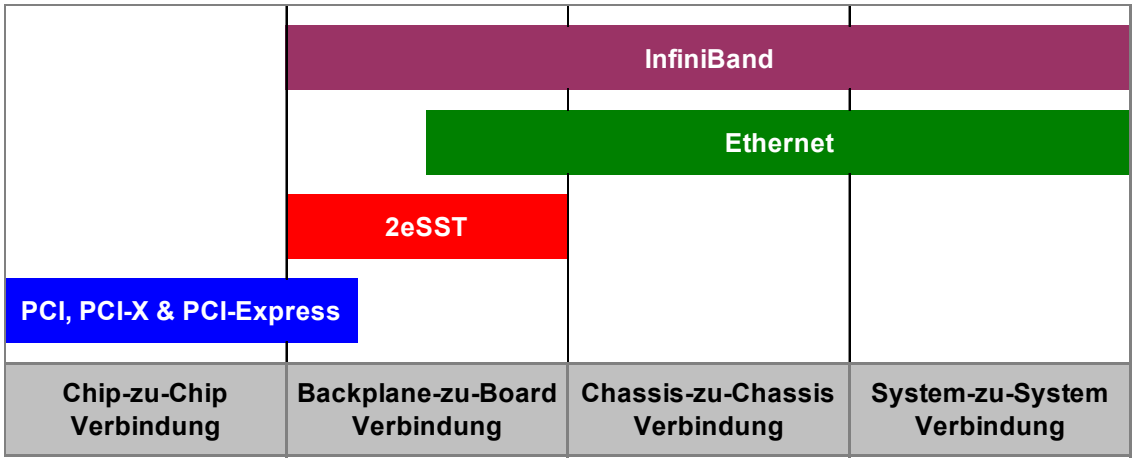
Neue Busstandards
PCI-X, InfiniBand, 2eSST

powerBridge Computer

Neue Standards für Bussysteme

- PCI-X & PCI-Express
  - Bandbreite heute bis 8 GB/s
  - Abwärtskompatibel zu PCI
  - Höhere Ausnutzung der PCI Brutto-Bandbreite
  - Einheitliches System für Chip-zu-Chip Kommunikation
- InfiniBand
  - Bandbreite skalierbar von 2.5 bis 60 Gbit/s
  - Geringe Latenzzeit (typ. 8µs)
  - Anzahl der Nodes unbegrenzt
  - Nicht blockierende Punkt-zu-Punkt Verbindungen
- VME 2eSST
  - Bandbreite 320 MB/s
  - Abwärtskompatibel zu VMEbus und bestehenden Boards
  - Kein SW-Protokoll-Overhead

Einsatzgebiete für Bussysteme



PCI-Express

PCI EXPRESS™

- PCI-Express ist paket-orientiert und verwendet 1 bis 32 serielle Verbindungen mit jeweils 2.5 Gb/s Datenrate je Richtung
- Für 8 Bit Nutzdaten werden 10 Bit übertragen
- PCI-Express vereinheitlicht die I/O-Architektur für Grafik, Netzwerk, Massenspeicher..
- Erste Produkte in 2004 erwartet

PCI-Express Bandbreite		
PCI Express Lines	Bandbreite pro Stream	Bandbreite duplex
1	256 MB/s	512 MB/s
2	512 MB/s	1 GB/s
4	1 GB/s	2 GB/s
8	2 GB/s	4 GB/s
16	4 GB/s	8 GB/s
32	8 GB/s	16 GB/s

PCI 32-bit Bus

PCI-Express x16

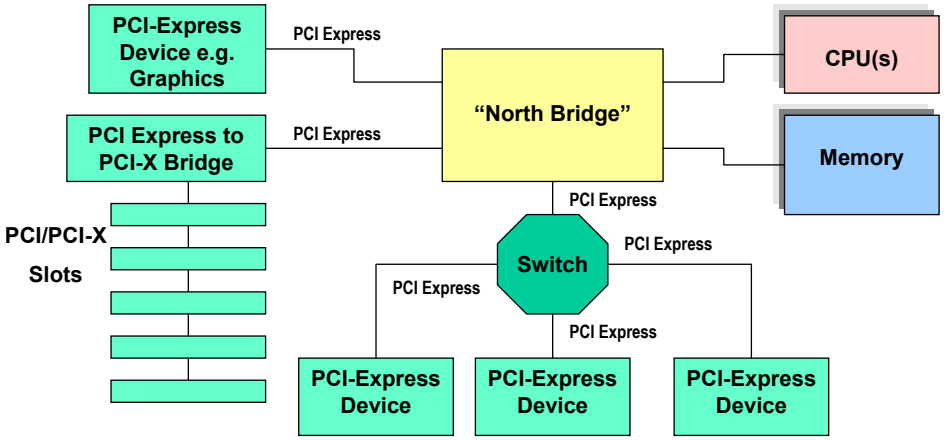
PCI-Express x1

Neue Busstandards
PCI-X, InfiniBand, 2eSST

powerBridge Computer

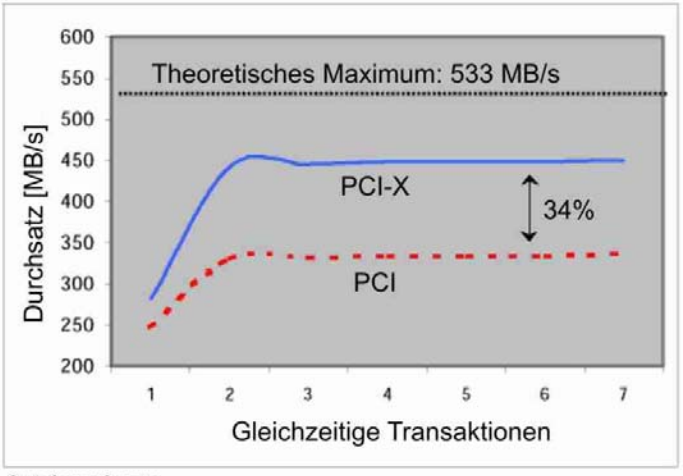
PCI-X Standard

- PCI-X bietet bei 64-bit 33..133 MHz Bustakt - zukünftig auch 266, 533, ...
- PCI-X 133 entspricht 1 GB/s Brutto-Übertragungsrate
- PCI-X wird bei neuen Board-Designs als On-Board Bus verwendet
- PMCX-Steckplätze (PMC-Modul + PCI-X) bringen hohe I/O-Performance



PCI-X versus PCI

- PCI-X erlaubt Bus-Transaktionen zu Splitten - wartende Prozesse blockieren nicht mehr den Bus – großer Vorteil für Multiprozessor-Systeme
- PCI-X hat eine optimierte Fehlerbehandlung - ein „fehlerhaftes" I/O-Device kann nicht mehr das ganze System ausbremsen



Quelle Compaq Computer
Vergleich zwischen PCI und PCI-X Bus bei 4 kB Lesezugriffen und 64-bit/66MHz Bus

PCI Übersicht

- Die aktuellen PCI und PCI-X Standards in der Übersicht

PCI-Versionen im Überblick							
PCI-Version	PCI 2.0	PCI 2.1	PCI 2.2	PCI 2.3	PCI-X-1.0	PCI-X-2.0	PCI-X-3.0
Max. Busbreite [Bit]	32	64	64	64	64	64	64
Max. Taktrate [MHz]	33	66	66	66	133	533	1066
Max. Bandbreite [GByte/s]	0,12	0,5	0,5	0,5	1	4	8
Slots pro Bridge	4	2	2	2	1	1	1
I/O Spannung	5 V	5 V/3.3 V	5 V/3.3 V	3.3 V	3.3 V	3.3 V/1.5 V	3.3 V/1.5 V
Einführung	1993	1994	1999	2002	1999	2002	2004

Neue Busstandards
PCI-X, InfiniBand, 2eSST

powerBridge Computer

PCI-X CPU-Boards

ADLINK TECHNOLOGY INC.

- cPCI-6840
  - 6HE/4TE High-Performance Blade CPU-Board
  - 1.6 GHz Pentium M, 2 GB ECC DDR
  - VGA Grafik
  - Zwei/vier serielle Ports, USB 2.0
  - Zwei Gigabit Ethernet Ports
  - Zwei 64-bit/100 MHz PMCX-Steckplätze
  - PICMG 2.16 und 2.9 kompatibel

- cPCI-6860A
  - 6HE/8TE Dual-Prozessor System-Slot CPU-Board
  - Zwei 2.4 GHz Low-Voltage Xeon® CPUs, 4 GB ECC DDR
  - U320-SCSI, VGA Grafik
  - Vier Gigabit und ein Fast Ethernet Port, 2.16 kompatibel
  - Zwei serielle Ports USB 2.0
  - PICMG 2.16 und 2.9 kompatibel

Neue Busstandards
PCI-X, InfiniBand, 2eSST

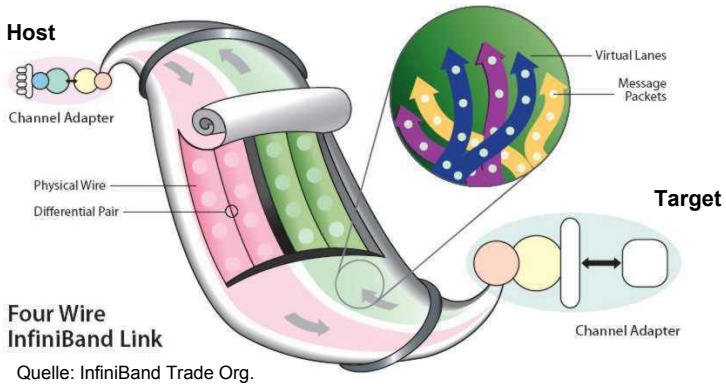
powerBridge Computer

Was ist InfiniBand

- InfiniBand ist ein “geswitchtes” Hochgeschwindigkeits-Netzwerk zur Kopplung von Rechnern und Massenspeichern
- Kapazität pro IB-Link 2.5..30 Gb/s Halb-Duplex und 5..60 Gb/s Voll-Duplex
- Aufbau als Switched-Fabric
  - Punkt zu Punkt Verbindungen
  - Nicht Bus-basiert – Bandbreite muß nicht mit anderen Teilnehmern geteilt werden
  - “Unbegrenzte” Anzahl an Nodes (nur durch Größe des VC-Speichers begrenzt)
- InfiniBand Switches
  - Sehr geringe Latenzzeiten
  - Kein “Hub”
- InfiniBand Router
  - Verbindet IB-Subnetze
  - Lasttrennung
  - Schafft Übergänge in andere Netzwerke

Was ist InfiniBand

- Infiniband Adapter
  - HCA (Host Channel Adapter) = IB-Adapter am Hosts
  - TCA (Target Channel Adapter) = IB-Adapter an Massenspeichern, I/Os...
- Aufbau der Kupfer-basierten IB-Links
  - 100 Ohm Twisted-Pair Kabel mit doppelter Schirmung
  - 1..12 Aderpaare pro Übertragungsrichtung
  - Bis zu 16 virtuelle Verbindungen pro Aderpaar (davon 2 reserviert)

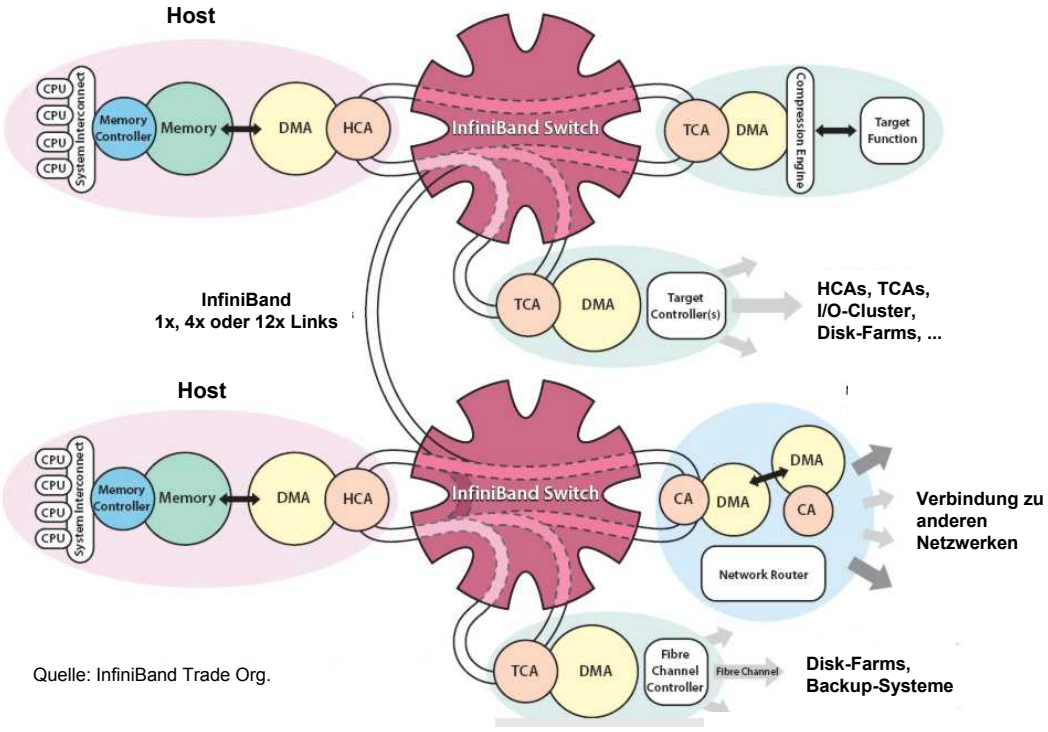


Quelle: InfiniBand Trade Org.

Neue Busstandards
PCI-X, InfiniBand, 2eSST

powerBridge Computer

InfiniBand Topologie

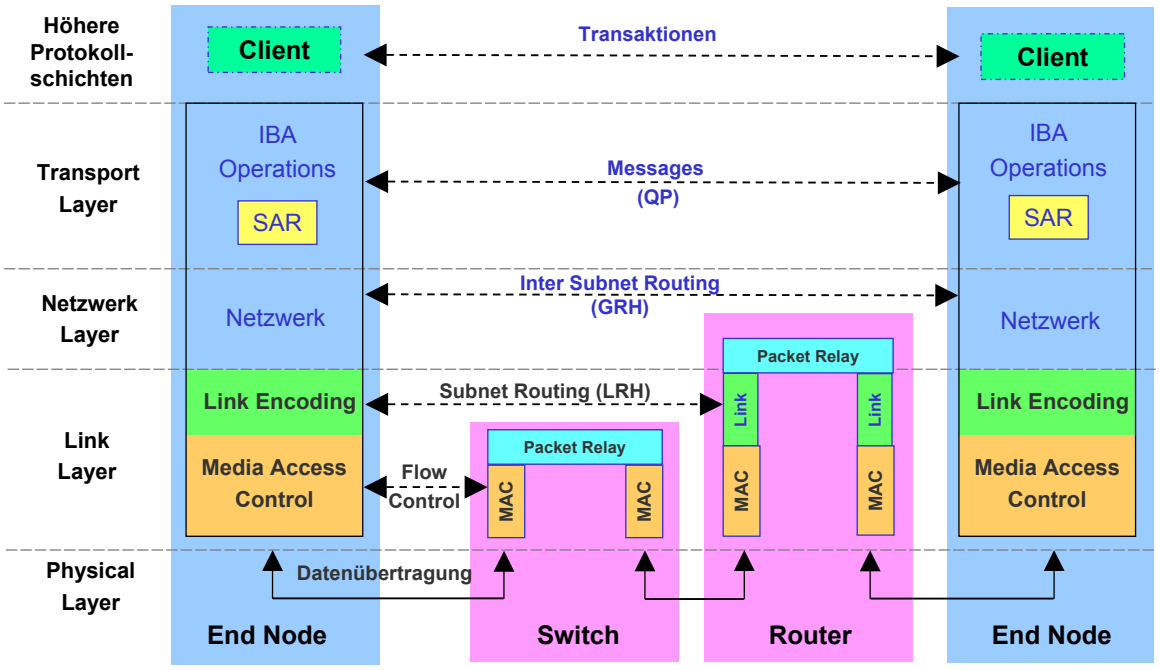


Quelle: InfiniBand Trade Org.

Neue Busstandards
PCI-X, InfiniBand, 2eSST

powerBridge Computer

InfiniBand Layer-Modell



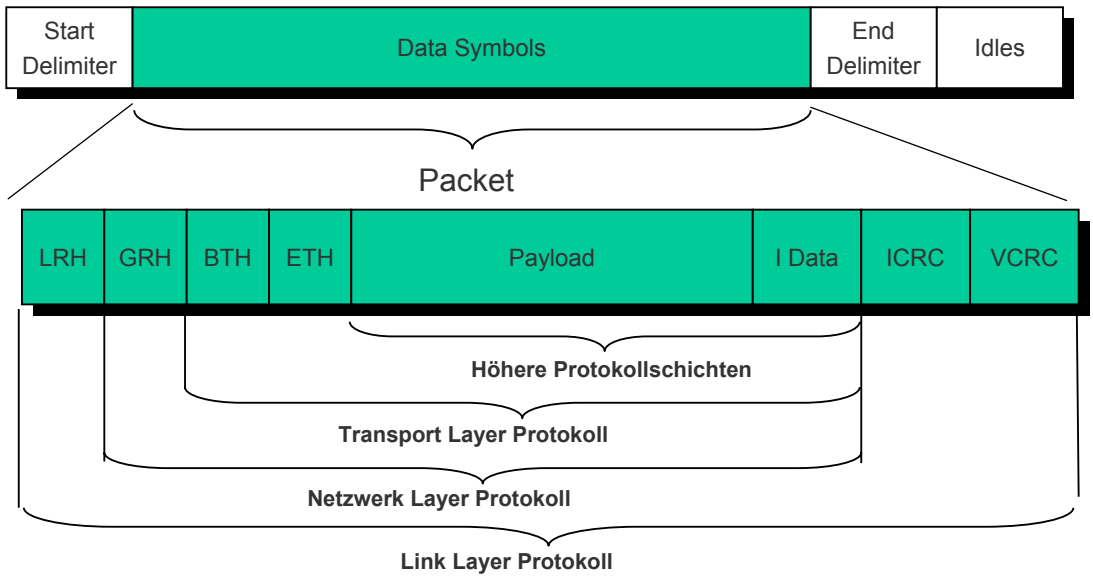
- SAR = Segmentation and Re-assembly

Neue Busstandards
PCI-X, InfiniBand, 2eSST

powerBridge Computer

InfiniBand Datenpakete

- LRH = Local Route Header, GRH = Global Route Header, BTH = Base Transport Header, ETH = Extended Transport Header
- Payload = Bis zu 4096 Bytes, I Data = Immediate Data , ICRC = Invariant CRC, VCRC = Variant CRC

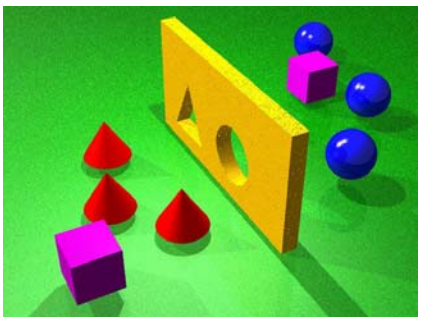


Neue Busstandards
PCI-X, InfiniBand, 2eSST

powerBridge Computer

InfiniBand höhere Protokollschichten

- TCP/IP over InfiniBand (IPoIB) mit IPv6 Adressierung
- Sockets Direct Protocol (SDP) – Geringer Overhead und damit geringe CPU-Belastung
- SCSI Remote Protocol (SRP) – TCA mit SCSI-Anschluss
- Message Passing Interface (MPI) – Clustering Protokoll
- HIPPI Framing Protocol (FP) – Bestandsschutz für bestehende HIPPI User



InfiniBand Bandbreite und Kabel

- IB-Bandbreite

InfiniBand Typ	Datenrate Halb-Duplex		Datenrate Voll-Duplex	
	Brutto	Netto	Brutto	Netto
IB 1x	**2.5 Gb/s**	**250 MB/s**	**5 Gb/s**	**500 MB/s**
IB 4x	**10 Gb/s**	**1 GB/s**	**20 Gb/s**	**2 GB/s**
IB 12x	**30 Gb/s**	**6 GB/s**	**60 Gb/s**	**12 Gb/s**

  - Aktuell werden mit 4x InfiniBand ~ 800 MB/s erreicht - der limitierende Faktor ist dabei der PCI-X Bus und nicht InfiniBand - IB-Adapter mit PCI-Express Interface sind in Entwicklung
  - Im Vergleich bieten 10GigE ~500 MB/s (bedingt durch Kommunikations-Overhead) und Myrinet 320 MB/s
- Kupfer-Verbindungen
  - 4x Steckverbinder entspricht 10GigE
  - Maximal 20 m Kabellänge
- Glasfaser -Verbindungen
  - Multi-Mode Faser mit MPO Stecker
  - Maximale Kabellänge 300 m bei InfiniBand 4x
  - Maximale Kabellänge bei Mono-Mode bis zu 10 km

InfiniBand Produkte

- Switches
  - 8 InfiniBand 4x Ports in 1HE Chassis
  - 24 InfiniBand 4x Ports in 1HE Chassis
  - 12..96 InfiniBand 4x Ports in 9HE Chassis

- PCI-X HCA 64-bit/66..133 MHz
  - Zwei 4x InfiniBand Ports
  - Verbindungsspeicher austauschbar (256 MB default)

- PMC HCA 32/64-bit/66..133 MHz
  - Zwei 4x InfiniBand Ports
  - 5..13 W Verlustleistung (Abhängig vom Durchsatz)

- Treiber
  - RedHat LINUX 7.3 verfügbar
  - Ab Q1/Q2 2004 : RedHat LINUX 9.0, VxWorks und IRIX

Neue Busstandards
PCI-X, InfiniBand, 2eSST

InfiniBand Produkte

- PCI-to-PCI Bridge over IB Fiber-Link
  - Voll transparente Kopplung von PCI-Bussegmenten über IB-Link
  - 2.5 Gb/s 1x InfiniBand LWL-Verbindung
  - 64-bit/66Mhz Businterface
  - Kein CPU-Overhead
  - Verbindung zu Remote PCI, cPCI- oder VMEbus-Systemen

- cPCI-to-cPCI/PCI Bridge over IB Fiber-Link
  - Voll transparente Kopplung von PCI-Bussegmenten über IB-Link
  - 2.5 Gb/s 1x InfiniBand LWL-Verbindung
  - 64-bit/66Mhz Businterface
  - Kein CPU-Overhead
  - Verbindung zu Remote PCI, cPCI- oder VMEbus-Systemen

- Infiniband Media Konverter
  - 1x Kupfer-Infiniband zu Fiber-InfiniBand Konverter
  - Multi-Mode und Single-Mode Version verfügbar
  - ST LWL-Stecker
  - 8..36 VDC Betriebsspannung

Neue Busstandards
PCI-X, InfiniBand, 2eSST

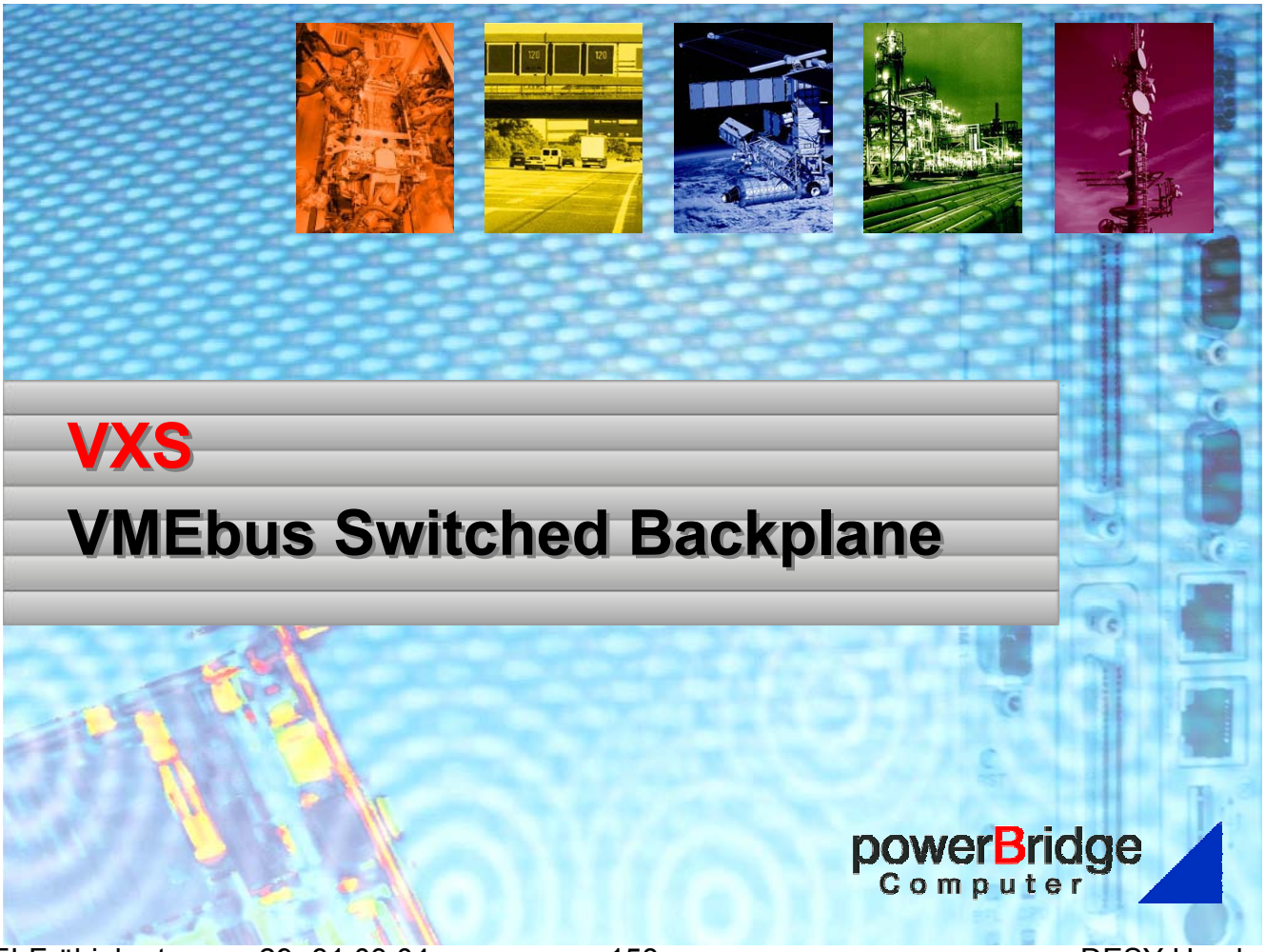
InfiniBand Anschlusstechnik

- InfiniBand 1x
  - 2.5 Gb/s
  - 2 Twisted-Pair Aderpaare

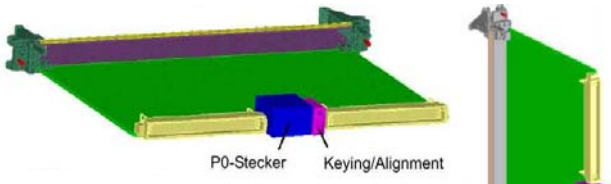
- InfiniBand 4x
  - 10 Gb/s
  - 4 Twisted-Pair Aderpaare
  - Stecker wie 10GbE

- InfiniBand 12x
  - 30 Gb/s
  - 12 Twisted-Pair Aderpaare

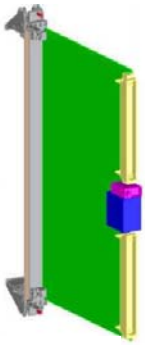
Neue Busstandards
PCI-X, InfiniBand, 2eSST

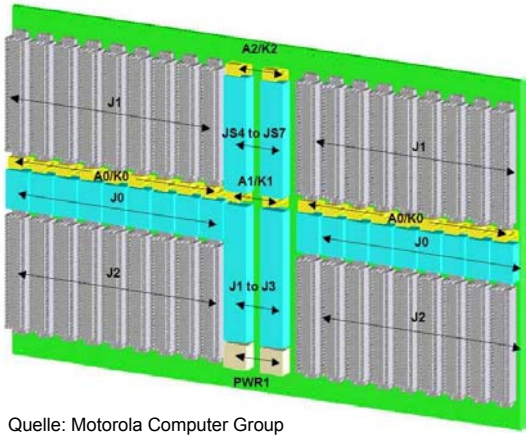


VXS Hardware Implementierung



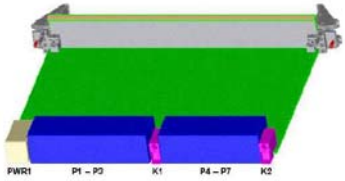
Payload Board



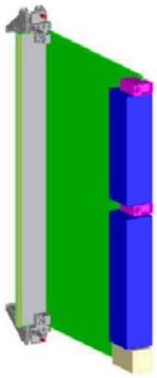


Quelle: Motorola Computer Group

VXS Backplane

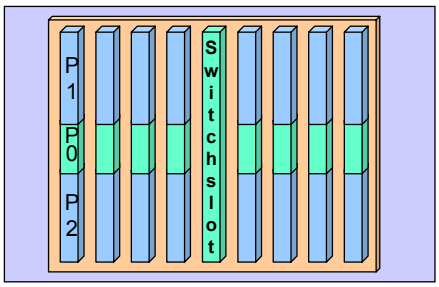


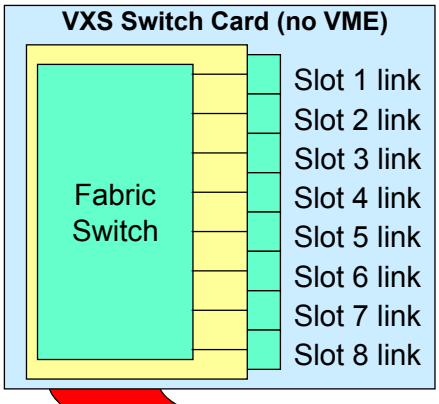
Switch Board

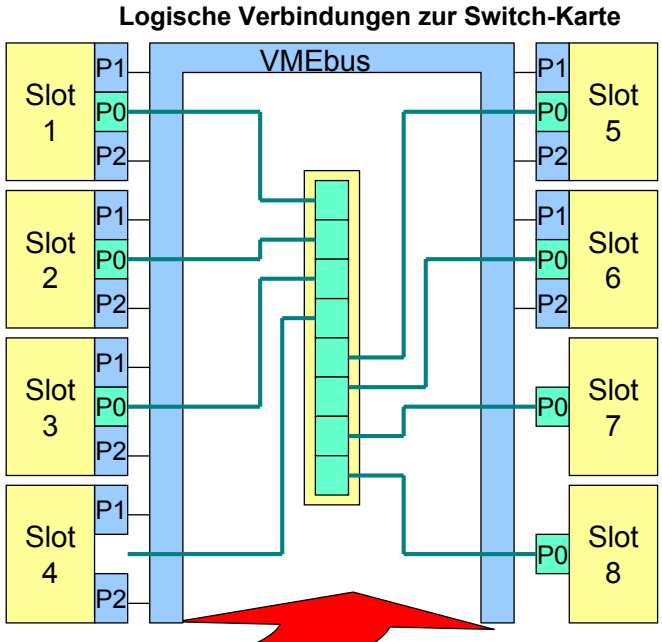


Neue Busstandards
PCI-X, InfiniBand, 2eSST

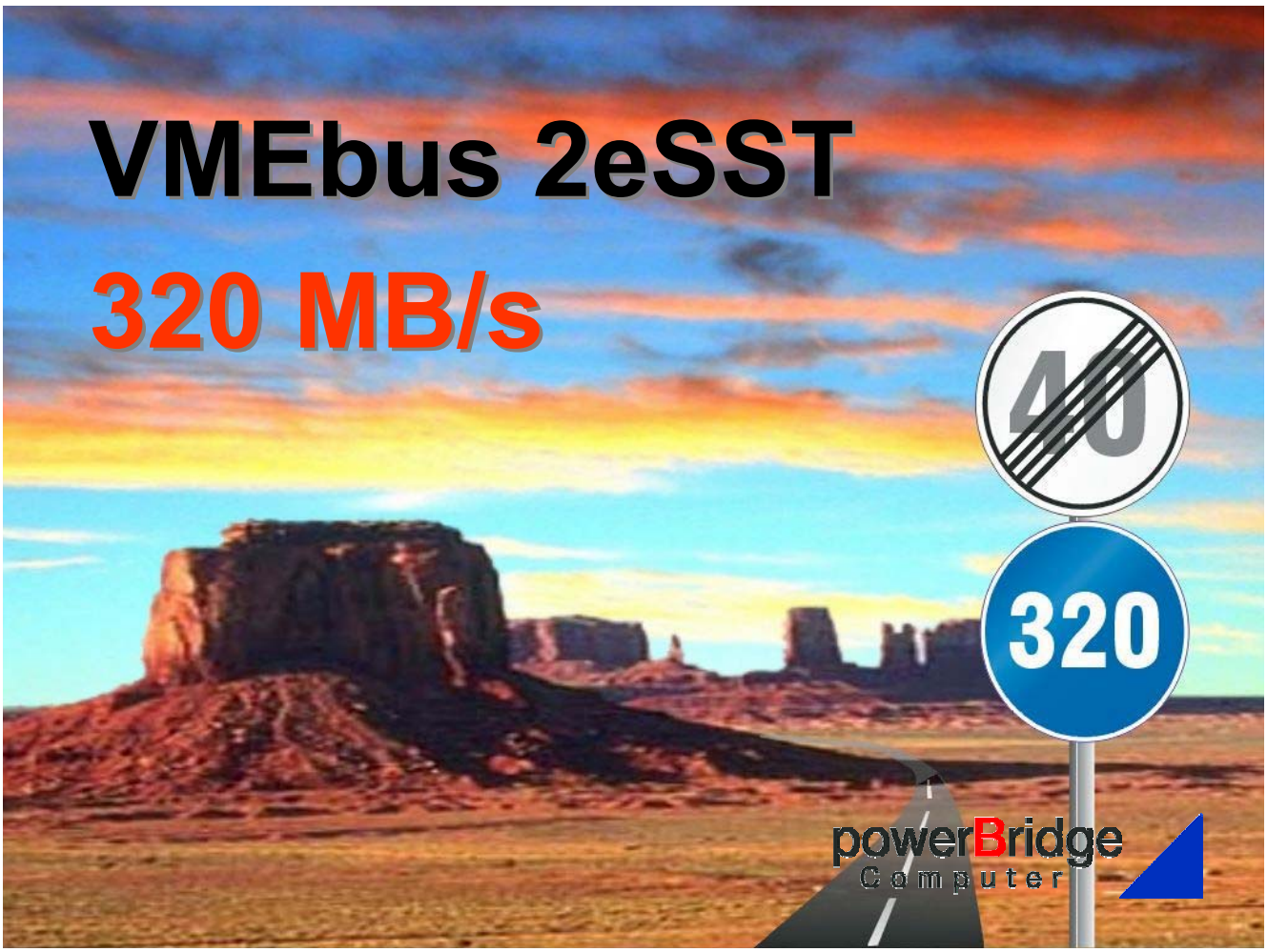
VXS VMEbus Switched Backplane





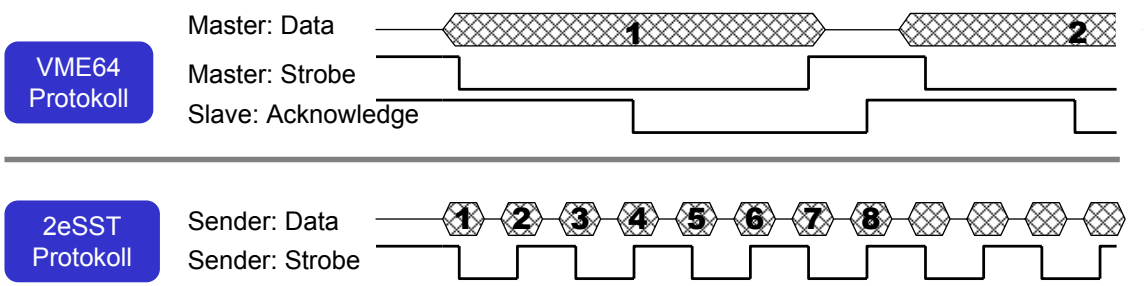


Neue Busstandards
PCI-X, InfiniBand, 2eSST



2eSST Eigenschaften

- VMEbus 2eSST (Two edge Source Synchronous Transfer)
  - Bis zu 320 MB/s über bestehende Busplatinen - real gemessen 305 MB/s
  - Mit angepassten Busplatinen werden höhere Datenraten möglich sein
  - 2eSST ist kompatibel zu existierenden VMEbus CPU und I/O-Boards
  - 2eSST ist multimasterfähig und erlaubt weiterhin 21 VMEbus Steckplätze (ohne Bridges)
  - 2eSST Technologie und Chipsätze sind für alle Hersteller frei verfügbar

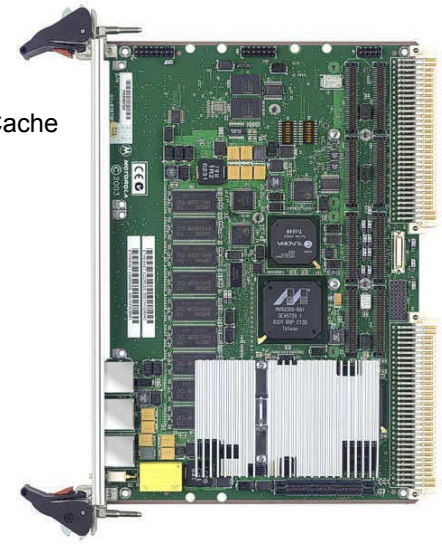


Neue Busstandards
PCI-X, InfiniBand, 2eSST

MVME6100 VMEbus 2eSST CPU

MOTOROLA Authorized Distributor

- Key Features
  - 6HE/4TE High-Performance CPU-Board
  - 1.3 GHz MPC7457 PowerPC Prozessor
  - 32K/32K L1-Cache, 256K/256K L2-Cache, 2 MB L3-Cache
  - Bis 2 GB ECC DDR RAM
  - Zwei/vier serielle Ports
  - Zwei Gigabit Ethernet Ports
  - Zwei 64-bit/100 MHz PMCX-Steckplätze
  - Tempe 2eSST PCI-zu-VMEbus Bridge
- Software Support
  - LINUX
  - VxWorks
- Verfügbarkeit
  - Ab Mai 2004

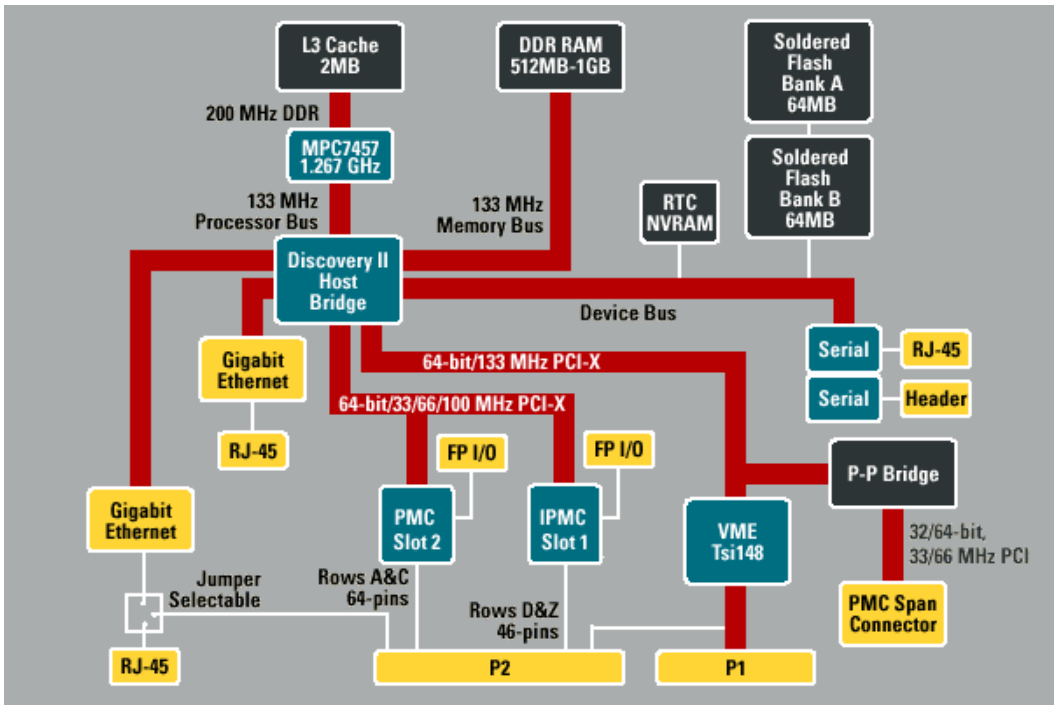


Neue Busstandards
PCI-X, InfiniBand, 2eSST

powerBridge Computer

MVME6100 VMEbus 2eSST CPU

MOTOROLA Authorized Distributor



Neue Busstandards
PCI-X, InfiniBand, 2eSST

powerBridge Computer

cPCI & VMEbus Roadmap

April ‘04	Mai ’04	Juni ‘04	Juli ‘04	. . . . .	Ende ‘04

MVME6100
- MPC7457 1.2+ GHz
- Discovery II + Tempe
- Dual GbE, Dual PMC
- Up to 2GB DDR RAM

7xxx
- MPC745x 1.5+ GHz
- Discovery II + Tempe
- Dual GbE, Dual PMC
- VXS
- >= 2GB DDR RAM

cPCI-6840
- Pentium M 1.7 GHz
- 2 GbE, 2 PMC, PCI-X
- Up to 2GB DDR RAM

CP9 / CR9
- Pentium M 1.6 GHz
- 2 GbE, 2 PMC
- Up to 2GB DDR RAM

VP9 / VR9
- Pentium M 1.6 GHz
- 2 GbE, 2 PMC
- Up to 2GB DDR RAM

Neue Busstandards
PCI-X, InfiniBand, 2eSST

powerBridge Computer

Quellen und Links

www.powerbridge.de	Datenblätter & Manuals zu cPCI und VMEbus Produkten
www.adlinktechnology.com	ADLINK CompactPCI und PCI CPUs, I/O-Boards und Chassis
www.interphase.com	Interphase Inc., PMC-Module, PCI und cPCI I/O-Boards, cPCI Netzwerk Prozessor Boards
www.infinibandta.org	Infiniband Trade Organisation, InfiniBand Standards
e-www.motorola.com	Motorola Semiconductors, PowerPC CPUs
www.marvell.com	PowerPC Memory Controller Chipsätze
www.mcg.mot.com	Motorola Embedded Computer Homepage
www.pcisig.com	PCI Special Interest Group, PCI-Bus Weiterentwicklung
www.picmg.com	PCI Industrial Computer Manufacturers Group, PCI-Bus Standards
www.schroff.de	VMEbus und cPCI Chassis und Backplanes, Spezifikationen
www.sbs.com	SBS Technologies VMEbus und cPCI CPUs und I/O-Boards
www.tews.com	TEWS Technologies, VMEbus CPUs, PMC und IP-Module, VMEbus, cPCI und PCI Trägerkarten und I/O-Boards
www.vita.com	VMEbus International Trade Association, VMEbus Standards

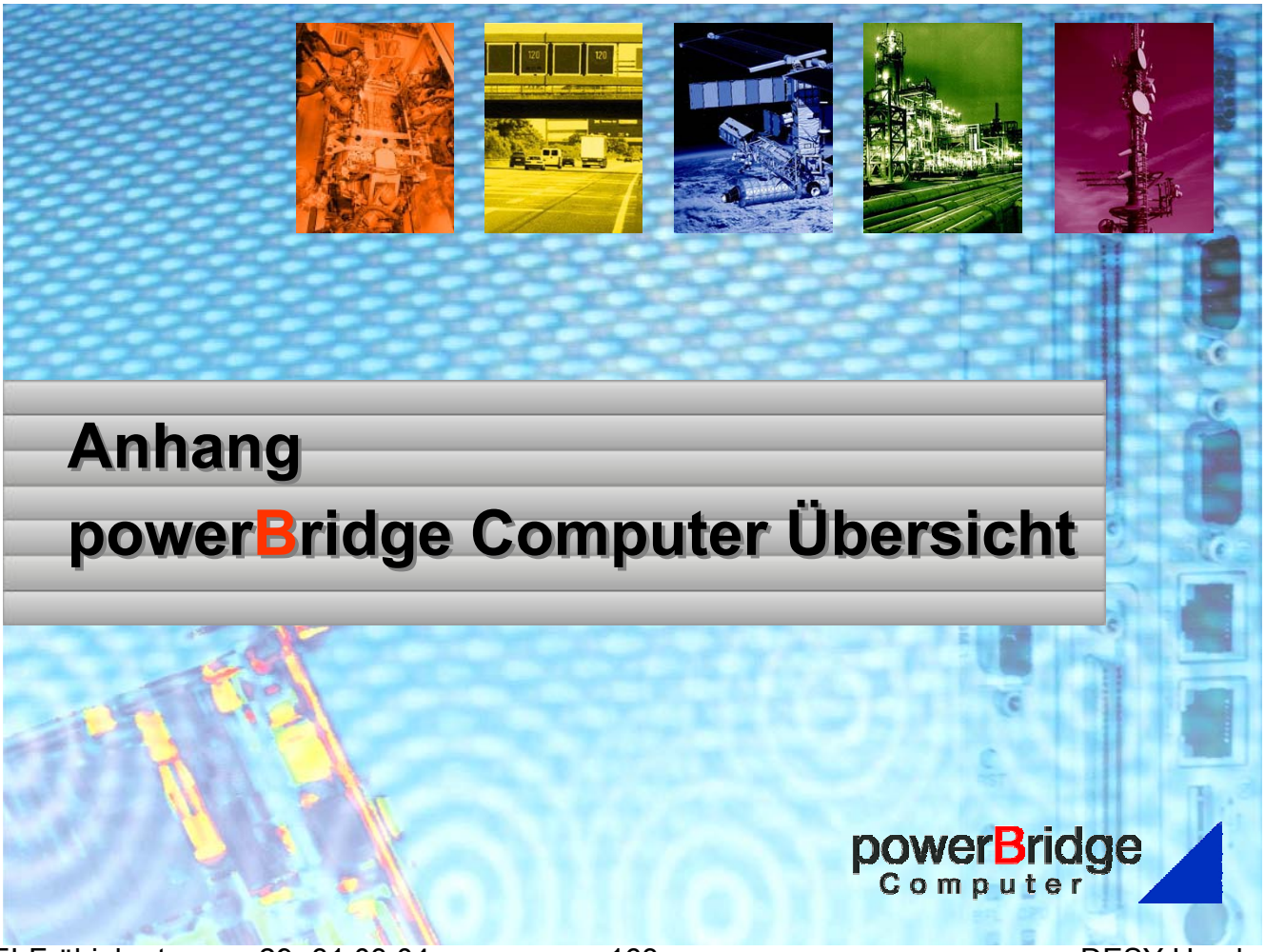
Stephan Hering
Marketing & Business Development
stephan.hering@powerbridgfe.de

Thomas Holzapfel
Vertriebsleiter Telekommunikation
thomas.holzapfel@powerbridge.de

powerBridge Computer
Ehlbeek 15a • 30938 Burgwedel
Tel: 05139 9980-0 • Fax: 05139 9980-49

Neue Busstandards
PCI-X, InfiniBand, 2eSST

powerBridge Computer



Chassis

- Standard Chassis
  - RackPak VMEbus Chassis mit 5..20 Slots und Rear-I/O
  - CompactPCI Chassis mit 2..21 Slots und Rear-I/O
  - High-Available cPCI Chassis mit 12..16 Slots und Rear-I/O
  - AC/DC Stromversorgungen 150..1500 W

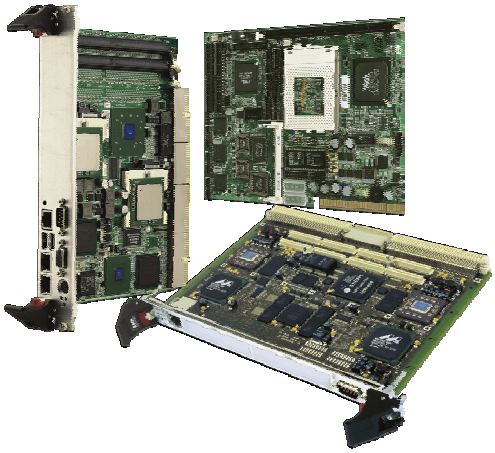
- Industrie-PCs
  - Robuste Industriegehäuse mit PCI oder PCI-X passive Backplanes mit 2..15 Slots
  - AC/DC Stromversorgungen 200..500 W, auch redundant

- Kundenspezifische Chassis
  - VMEbus Chassis mit 2..21 Slots
  - CompactPCI Chassis mit 2..42 Slots
  - CompactTCA und AdvancedTCA Chassis
  - OEM-Chassis mit Single-Board Controllern
  - Für erhöhte Anforderungen bei Schock- und Vibrationsfestigkeit, Betriebstemperaturbereich, EMC/EMV, ...

Neue Busstandards
PCI-X, InfiniBand, 2eSST

CPU-Boards

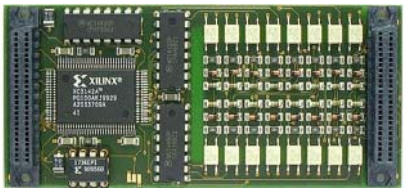
- Architekturen:
  Intel X86, VIA-C3, PowerPC, 68K, MIPS, StrongARM, TMS320, Shark, Winpath, C-5, …
- Standards:
  CompactPCI, CTCA, VMEbus, PCI-Bus, ProzessorPMC, EBC, ...
- Ausführungen:
  Standard, industrieller oder erweiterter Temperaturbereich, Conformal Coating, Wedge-Locks, ...



Neue Busstandards
PCI-X, InfiniBand, 2eSST

I/O-Boards

- Standards: VMEbus, CompactPCI, PCI, PMC- und IndustryPack-Module
- Ausführungen: Commercial, Industrial, Ruggedized
- I/O-Funktionen: Über 300 verschiedene Module
  - Analog-I/O, Digital-I/O, DRAM, EIDE, Flashdisk, Flash-Speicher, IP-Trägerkarten, Grafik & Video, Motorcontroller, PC-Card, PCMCIA, PMC-Trägerkarten, Prozessor PMCs, Quadraturdecoder, RAID, SCSI, RS170, RS343, SERCOS, Signalprozessoren, SDRAM-Speicher, Synchro/Resolver, Test- und Display, Video Frame-Grabber, Zähler
- Kundenspezifische I/O-Lösungen: Anpassung/Entwicklung



Neue Busstandards
PCI-X, InfiniBand, 2eSST

Kommunikations-Boards

- Standards: VMEbus, CompactPCI, PCI, PMC- und IndustryPack-Module
- Ausführungen: Commercial, Industrial, Ruggedized
- Über 200 verschiedene Module:
  - ARCNET, ARINC, ATM, CAN Bus, E1/T1, E3/T3, EIDE, Fibre Channel, FireWire, Fast und Gigabit Ethernet Adapter und Switches, GPIB IEEE488, Infiniband, Interbus, LON, MIL-STD-1553, Profibus-DP, Prozessor-PMCs, RAID, SCSI, SERCOS, serielle Ports, Switches
- Kundenspezifische I/O-Lösungen: Anpassung/Entwicklung

Neue Busstandards
PCI-X, InfiniBand, 2eSST

Industrie-PCs

- Slot-CPU Karten mit VIA-C3, Pentium III, Pentium 4, Banias, Xeon CPUs ...
- Einbaumöglichkeit für Floppy, CD/DVD und Festplatten
- AC/DC Stromversorgungen 200..400W (optional redundant)
- 1HE, 2HE oder 4HE Chassis mit 2..15 Steckplätzen
- Passive Backplane mit PCI- oder PCIX-Bus
- Optimierte Luftführung

Neue Busstandards
PCI-X, InfiniBand, 2eSST

DIN-Rail PCs

- Low-Power AMD Geode, VIA-C3 oder Pentium-III CPUs
- Einbaumöglichkeit für Floppy, CD/DVD und Festplatten
- AC/DC Stromversorgungen
- PMC/PC104 Steckplätze

Neue Busstandards
PCI-X, InfiniBand, 2eSST

Software/Dokumentation

- Unterstützte Betriebssysteme
  - LINUX, embedded LINUX
  - OSE
  - Microware OS-9
  - VxWorks
  - Windows NT/2000/XP, Embedded NT/XP
- Treiber/Support
  - BSPs
  - Treiber, Source Code
- Dokumentation
  - Datenblätter / Handbücher
  - Literatur
  - Schaltungs- und Wartungsunterlagen

WIND RIVER
VxWorks™

Windows2000/XP
EmbeddedXP

Neue Busstandards
PCI-X, InfiniBand, 2eSST

powerBridge
Computer

Spirit of Acqiris

SEI

DESY-Hamburg march 29 to 31rst,2004

acqiris

Spirit of Acqiris

Acqiris market today

- **Single/Dual channel applications**
  - Served with PCI digitizer cards
- **Large multi-channel systems**
  - Up to several hundreds of channels
  - Covered with Compact-PCI digitizers
- **Digitizers with Real Time Data processing (FPGA's)**
  - Averagers, Pak Detectors in PCI
  - Analysers and Data Streamers in cPCI

Spirit of Acqiris

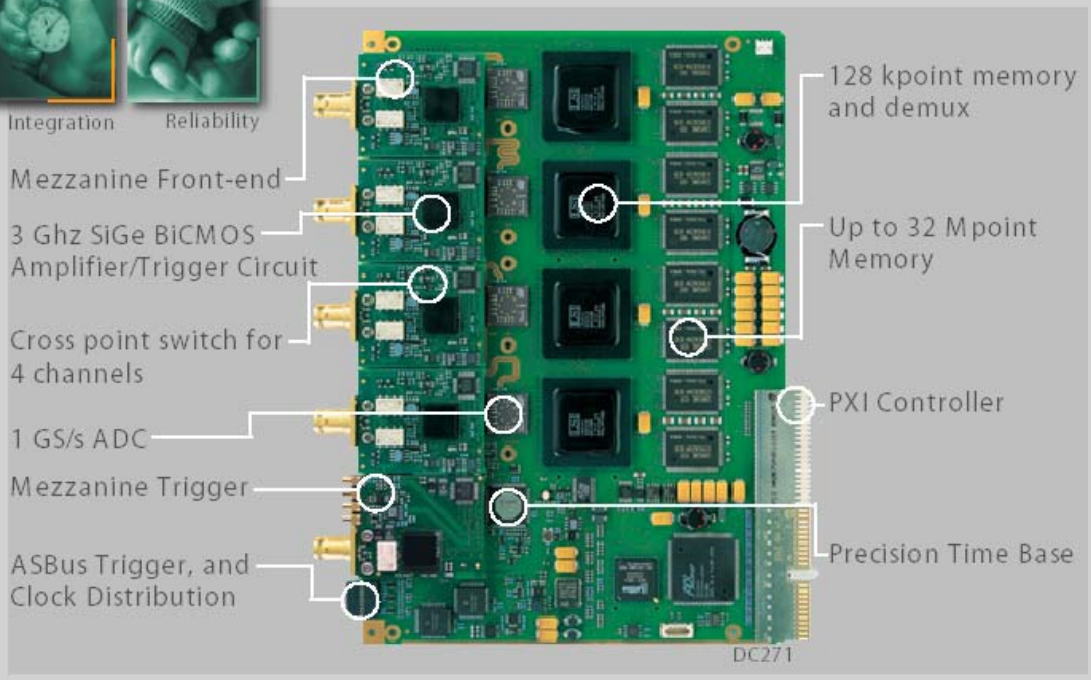
DPxxx Serie

- **DP235**
  - 2ch, 500MHz, 0.5-1 GS/s, 128-256K, 2-4 Mpoint opt.
- **DP240**
  - 2ch, 1GHz, 1-2 GS/s, 128-256K, 8-16 Mpoint opt.

acqiris

Spirit of Acqiris

Highly Integrated Technology



acqiris

Spirit of Acqiris

V-Class product family features

- Highest BW and SR in cPCI/PXI using SiGe technology
- Most compact design thanks to proprietary ASICs
- Lowest Power rating (<45 W) vs. Performance in modular platform
- 1 GHz Auto-Synchronous Bus (ASBus) for synchronizing clocks and triggers over multiple cards
- Unique “Control I/O” in/outputs for trigger in/out, clock in/out, many oher functions

Spirit of Acqiris

DPU Technology and Next Generation

- Increase measurement throughput
- Help capturing rare events

- [1.5, 2] GHz bandwidth
- 8-bit low power or 10-bit ADC with SR of 2 GS/s
- MAC200
- COS201
- Optional memory mezzanine up to 256 MS/ch
- Data transfer up to 64 bit and 66 MHz

Spirit of Acqiris

One size does not fit all…

acqiris

Spirit of Acqiris

Remote Control with the Instrument Server Remote Control Over LAN

- Control multiple systems from the same computer
- Easy to go over long distances

acqiris

Spirit of Acqiris

A new Stand Alone Multichannel Acquisition System

Its aim:

- Bring a useful solution to multichannel data acquisition applications not well served by digital oscilloscopes
- Cover applications requiring from 8 to 16 channels
- No need to write software to use Acqiris digitizers
- Remote Operation
- Multiclient

acqiris

Spirit of Acqiris

A Bench Top, Stand Alone Multichannel Acquisition System that brings:

- **Unprecedented flexibility**
  - Modular concept permits the mixing of digitizers with sample rates from 500MS/s to 4GS/s, and resolutions from 8 bits to 12 bits
  - With ASBus, all modules in the system are grouped in a single instrument with all channels synchronized (instruments of identical sample rates and resolution)
  - A client server mode permits the remote control and display of the system from any PC on the network.
  - Multiple user capability
  - An Ethernet connection to your lap top can be used for portable applications

Spirit of Acqiris

A Bench Top, Stand Alone Multichannel Acquisition System that brings:

- **Small Size and low Power**
  - 5 slots cPCI crate housing up to 16 channels
  - Typically less than 60 watts per 4-channels module
- **Ease of setting up multi-channel systems**
  - An EXCEL table facilitates the setting of all data acquisition parameters
  - A tune mode is provided to troubleshoot unknown signals and facilitate the entry of acquisition parameters
  - A system configuration graphic provides for an accurate identification of displayed channels versus instrument-channel-cable.

acqiris

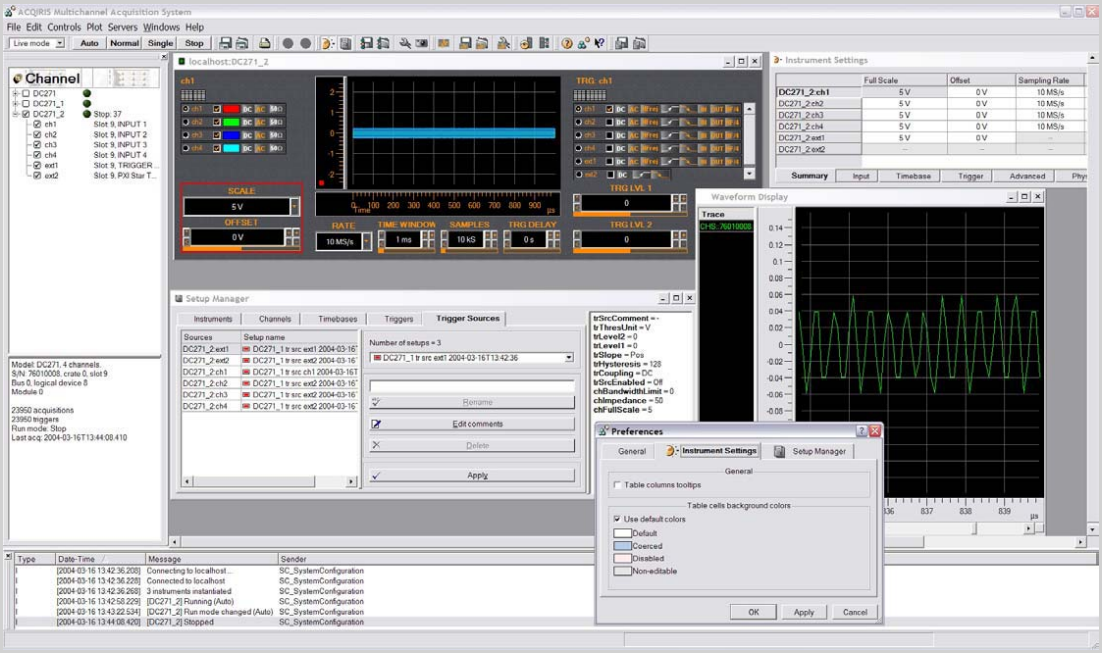
Spirit of Acqiris

A Bench Top, Stand Alone Multichannel Acquisition System that brings:

- **Centralized control, comparison and analysis of multiple traces on a single display**
  - All traces can be displayed on a single, large and high resolution display
  - Easy drag and drop selection of traces to be displayed and compared
  - Bridge toward MATLAB® for data analysis
- **Eases budget constrains**
  - Scalable with time (system size and types of digitizers)
  - Permits acquisition of sub-systems over budget periods
  - Start small and end up with a large multipurpose system

Spirit of Acqiris

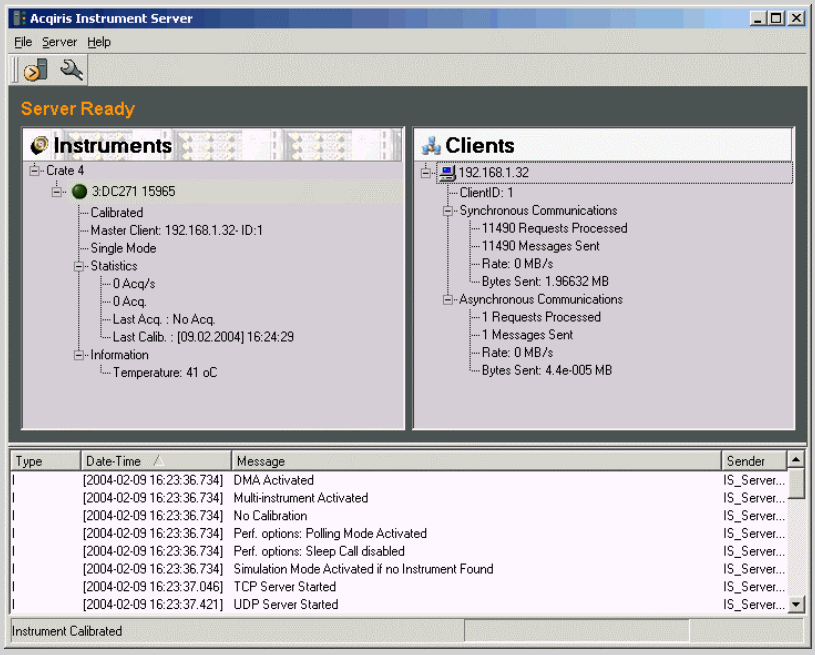
acqirisMAQS



acqiris

Spirit of Acqiris

Client Server

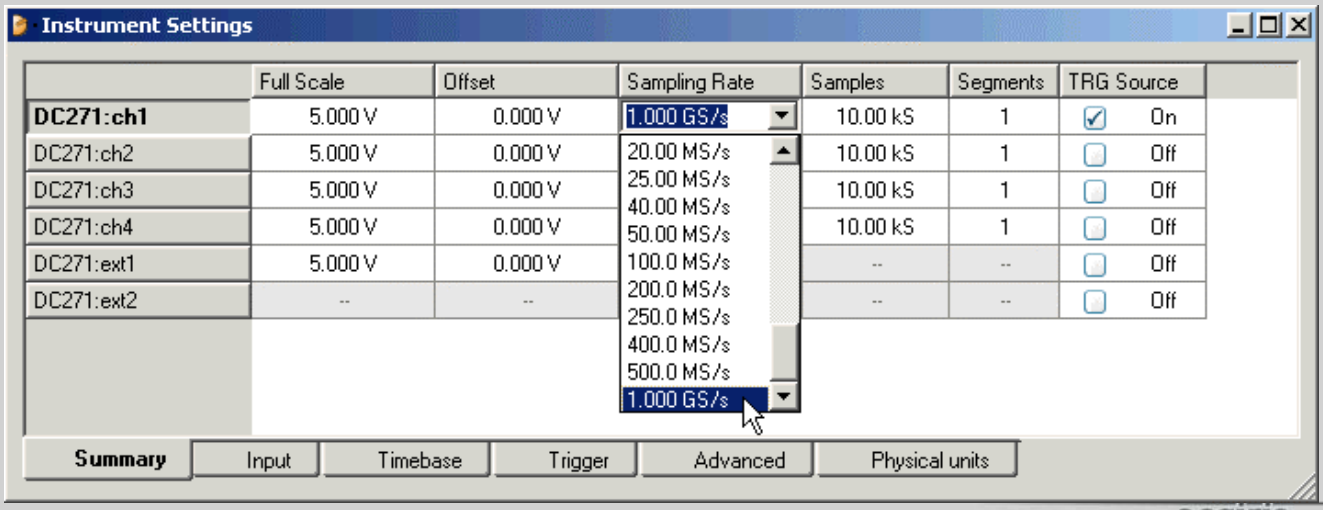


acqiris

Spirit of Acqiris

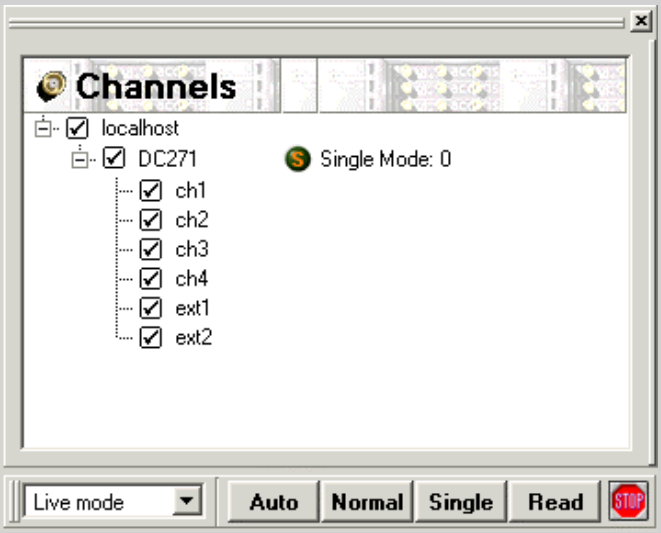
Instruments settings

- Tabular (intuitive, best for large number of channels)
- Convenient value edition
- Fully customizable



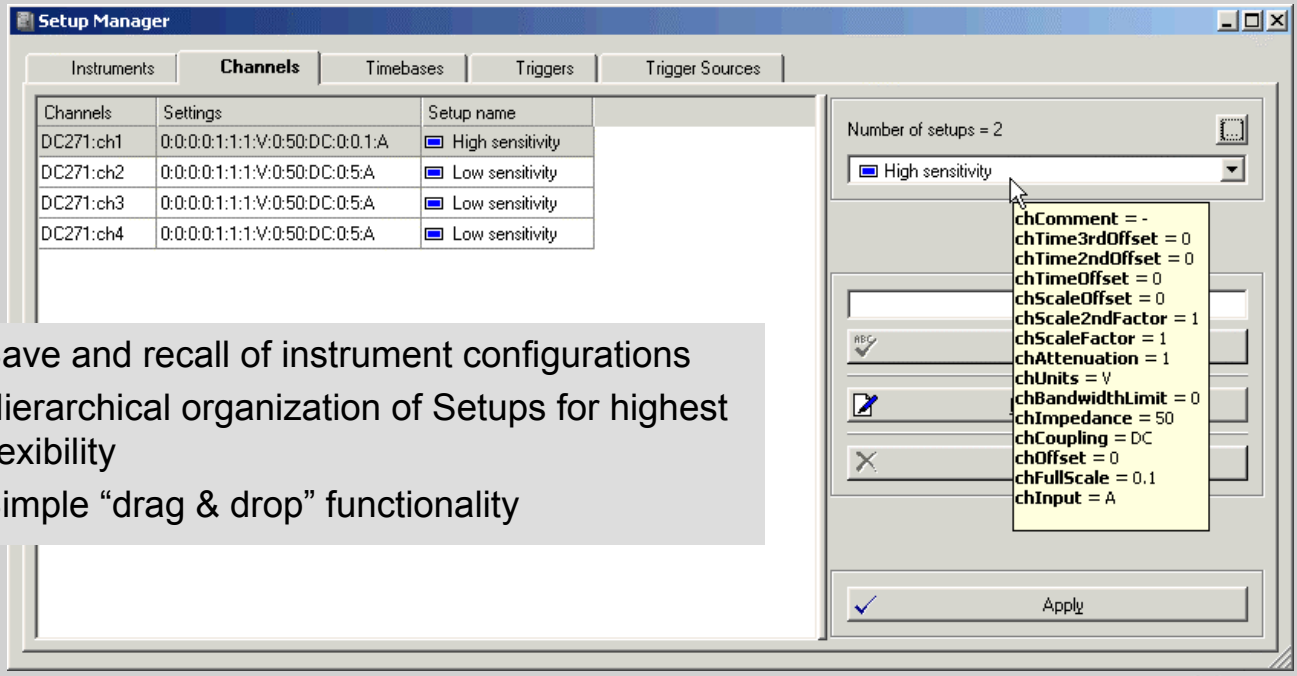
Spirit of Acqiris

Run Control



Spirit of Acqiris

Setup Manager

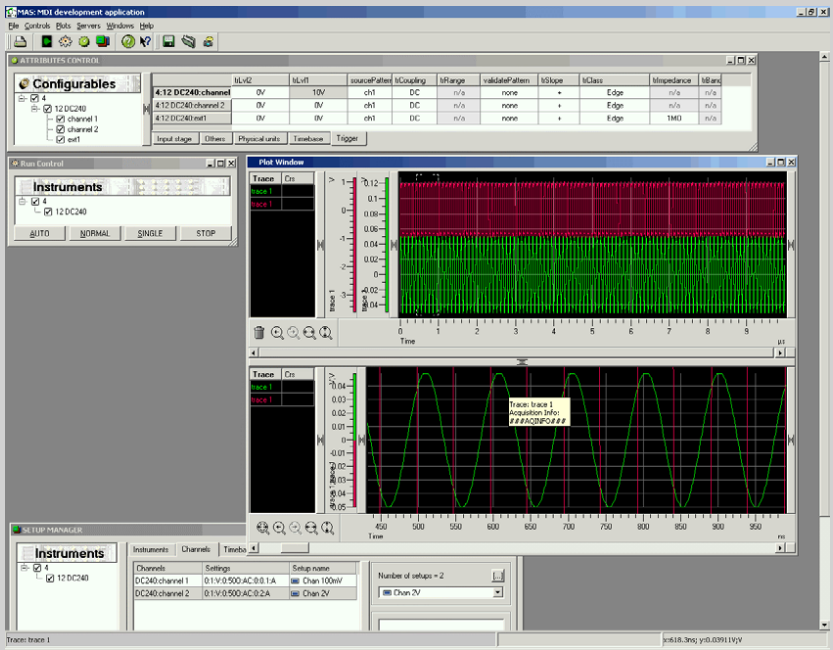


- Save and recall of instrument configurations
- Hierarchical organization of Setups for highest flexibility
- Simple “drag & drop” functionality

acqiris

Spirit of Acqiris

Display Ctrl



acqiris

Messung des Echtzeitverhaltens von Simatic S7 Steuerungen im Kontext physikalischer Experimente

H. Kleines[1], J. Sarkadi[2], F. Suxdorf[1], K. Zwoll[1]

[1]Zentrallabor für Elektronik (ZEL), Forschungszentrum Jülich

[2]Institut für Kernphysik (IKP), Forschungszentrum Jülich

- *Einsatz von SPSen in Experiment-Kontrollsystemen im FZJ*
- *Programmiermodell für Siemens S7 Steuerungen*
- *Messungen des Echtzeitverhaltens von S7 Steuerungen*

SPSen in Experiment-Kontrollsystemen

- *SPS-Technik etabliert in Infrastruktur-Systemen*
  - *niedriger Preis (Massenmarkt!)*
  - *Robustheit*
  - *langfristige Verfügbarkeit und Support vom Hersteller*
- *Zunehmende Verwendung in Experiment-Kontrollsystemen*
  - *Sicherheitsanforderungen*
  - *Leistungsfähige Entwicklungswerkzeuge*
  - *Kommunikationsfähigkeit => dezentrale Architektur*
  - *Echtzeit-Fähigkeit*
- *Weltmarkt wird durch wenige Anbieter dominiert:*
  - *Siemens (Marktführer, > 30 %)*
  - *Rockwell Automation (Allen Bradley)*
  - *Mitsubishi/Omron, GE Fanuc*
  - *Schneider Group (Modicon, Telemecanique)*
- *Standardisierung: IEC1131*

SPS-Familie Simatic S7

Ethernet, MPI, PROFIBUS

high end: S7-400

mid range: S7-300

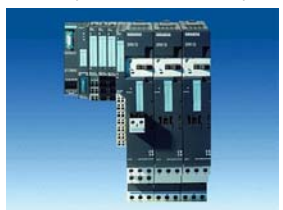
OP + S7-300: C7

SoftSPS: WinAC

PROFIBUS + AS-Interface

mini: S7-200

Dezentrale Pheripherie: ET200L, ET200S,.....



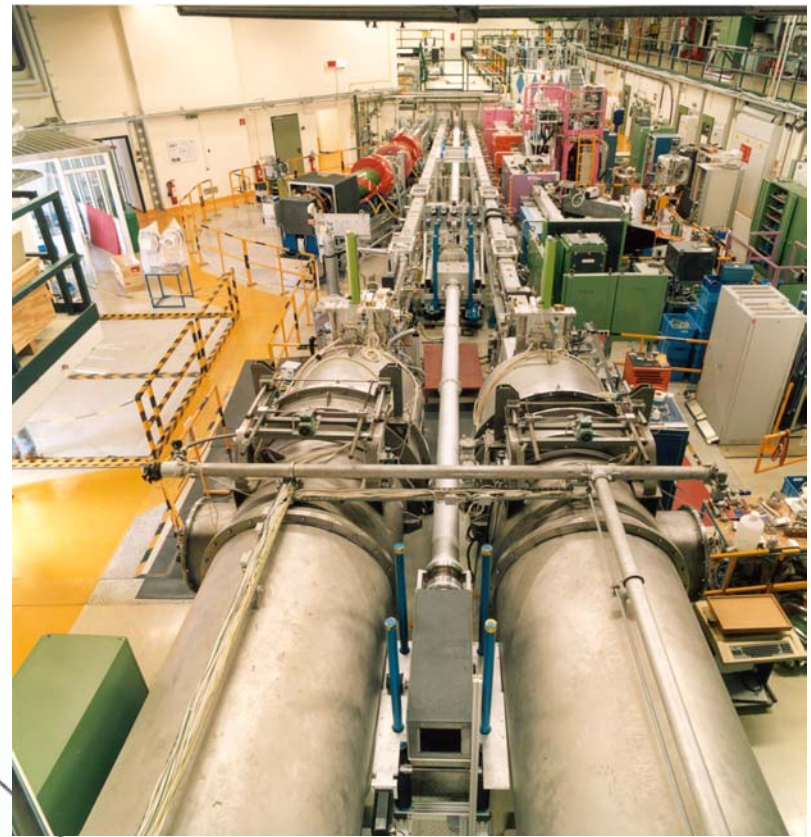
mini: IM151/CPU

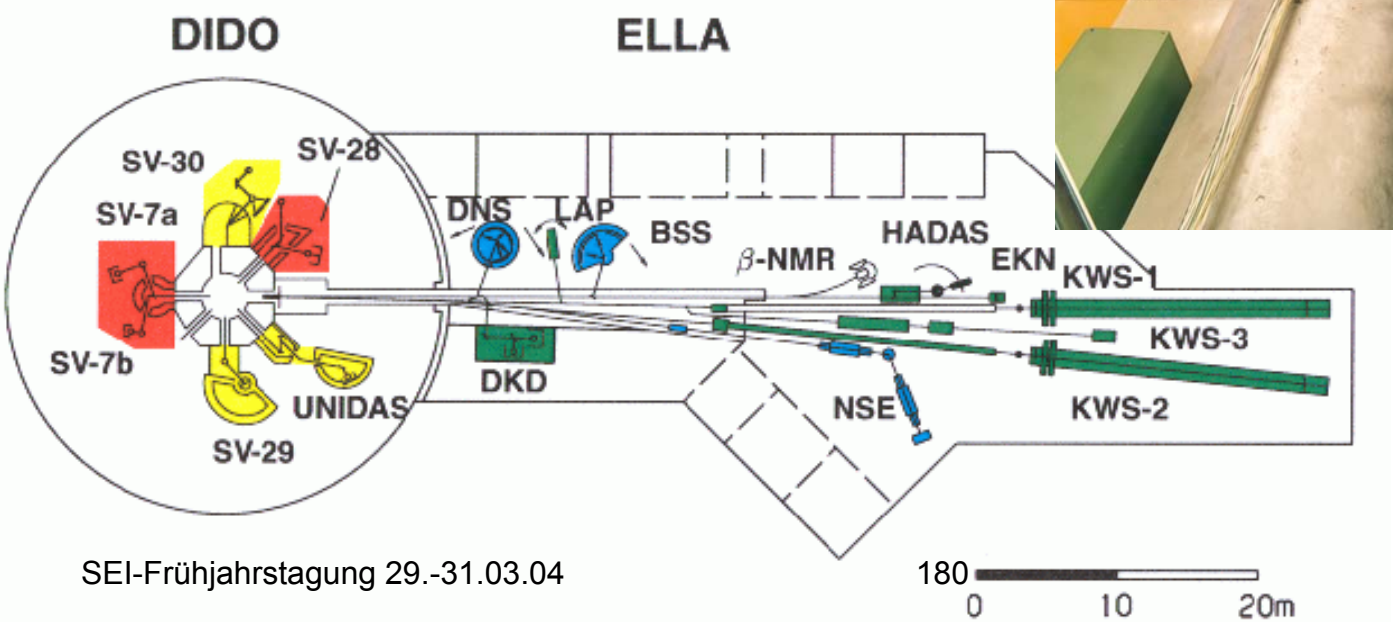
AS-Interface

- *Homogene, leistungsfähige Programmierumg.: Step7 (AWL, KOP,FP, SCL...)*
- *Modularität, Skalierbarkeit, Ausbaufähigkeit*
- *Leistungsfähige Kommunikation => Verteilte Systeme*

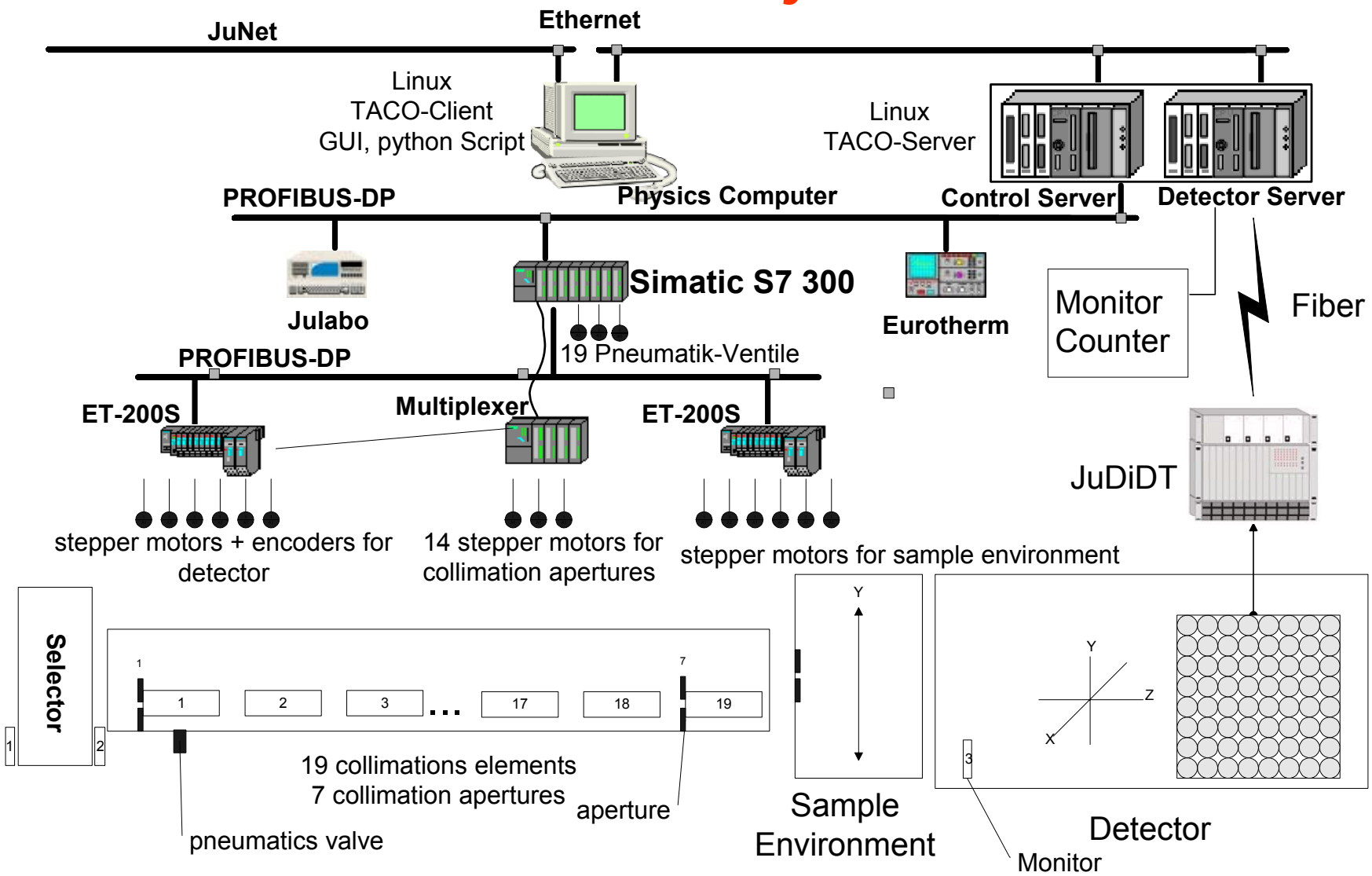
Beispiel 1: KWS1 (Neutronenstreuung)

- *Kleinwinkelstreuanlage am FRJII*
- *Jülich-Münchener Standard:*
  - *Middleware: TACO (Linux)*
  - *Anwendungsschicht: Scripting + GUI*
- *Front-End: vollst. SPS-gesteuert*
  - *Ca. 25 mechanische Achsen*
  - *Vakuum System*
  - *Interlocks (beam shutter,….)*

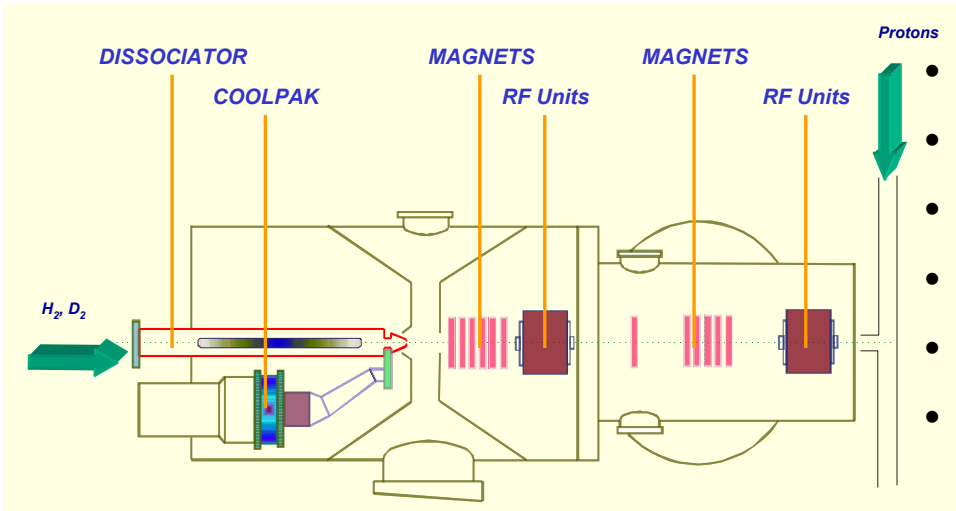




Architektur des Kontrollsystems der KWS1



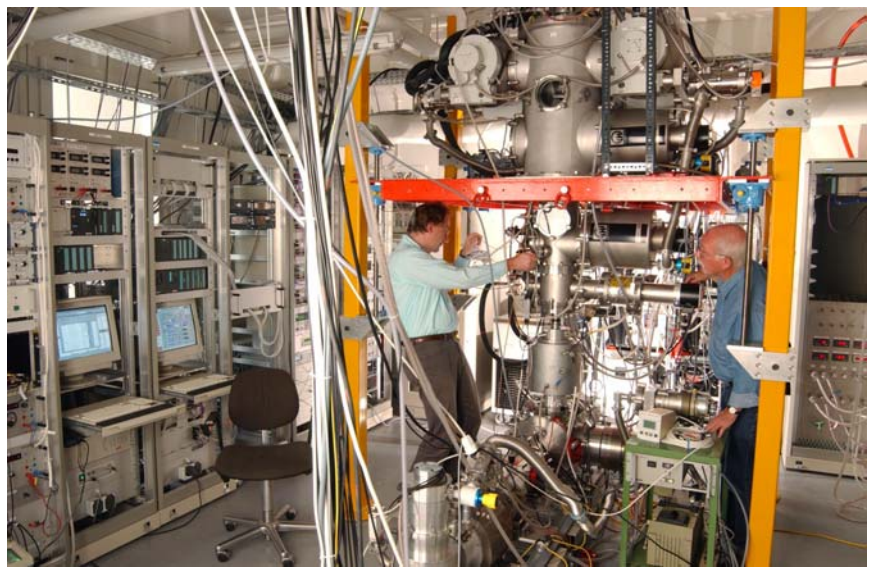
Example 2: Atomic Beam Source



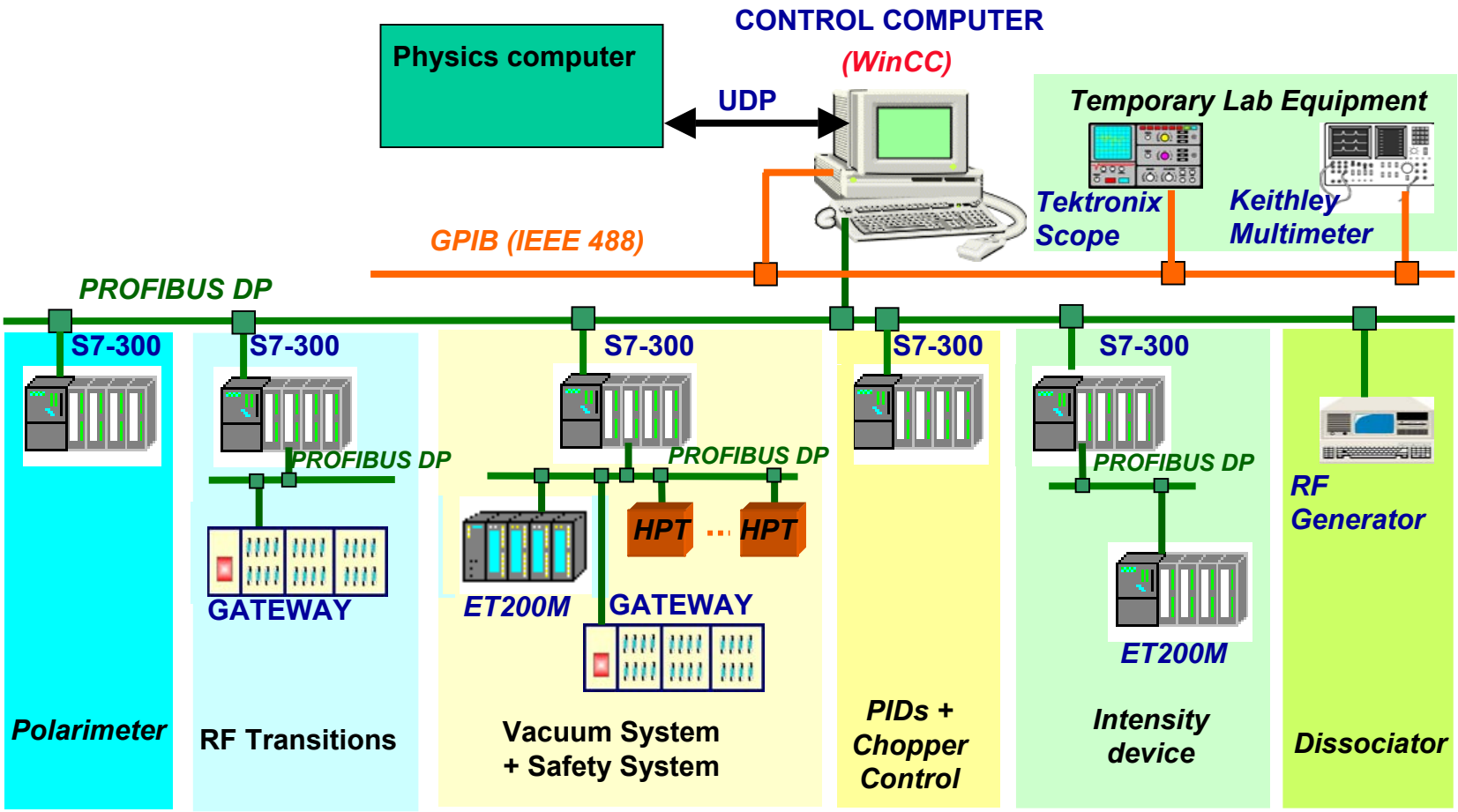
- *internes Gas-Target an ANKE (COSY)*
- *polarisierter Atom-Strahl(H oder D)*
- *Dissoziation durch Plasma-Entladung*
- *Polarisation durch inhomogene Felder*
- *Integrierte Diagnostiken (Polarimeter,..)*
- *~ 10000 Prozess-Signale*

Architektur

- *Leitrechner: PC mit Windows 2000*
- *SCADA: WinCC*
- *SPS-basiertes Frontend*
- *Kommunikation: PROFIBUS DP*



Architektur des Kontrollsystems der ABS



RT Programmier-Modelle

Asynchrone (parallele) Programmierung (POSIX)

- *Scheduling von Tasks **während** der Ausführung („Marktwirtschaft“)*
- *Ereignis-getriggered*
- *Quasi-parallele Ausführung von Tasks auf der Basis von Prioritäten*

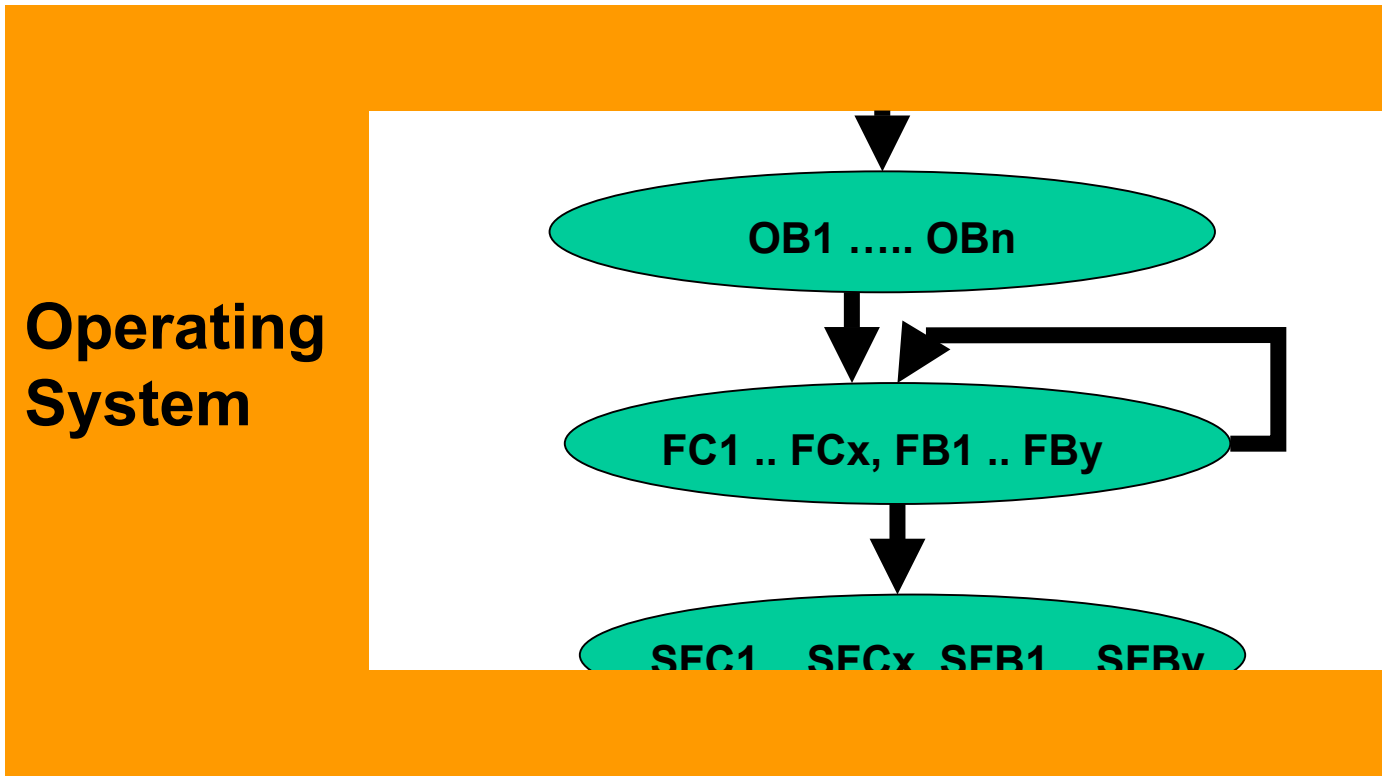
➡ *Zeitlicher Ablauf der Programm-Ausführung intransparent*
Determinismus kann durch niederpriore Tasks verletzt werden

Synchrone Programmierung (SPSen)

- *Scheduling von zyklischen Tasks **vor** der Ausführung („Planwirtschaft“)*
- *Zeit-getriggered*
- *Tasks werden auf der Basis ihrer Scheduling-Zeit definiert*

➡ *Programmstruktur ist nicht konsistent mit der logischen Struktur*
Erhöhter Planungs-Aufwand

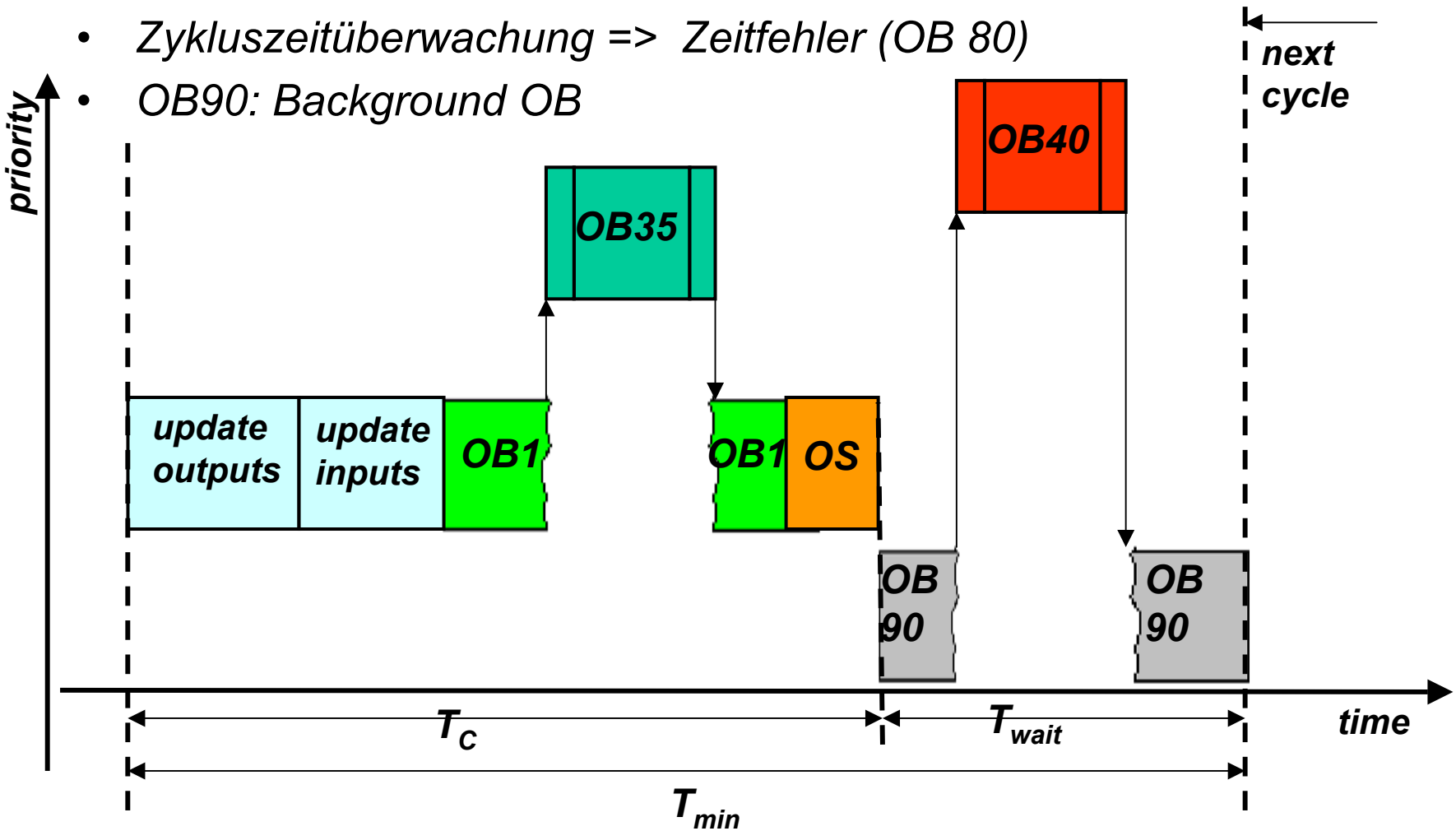
Simatic S7 Programmier-Modell,



- *OB: Organisations-Block (Scheduling-Objekt)*
- *FC: Funktion (vom Programmierer definiert)*
- *SFC: Systemfunktion („system call“)*
- *FB/SFB: FC/SFC mit statischen Daten („instance data block“)*

Freilaufender Zyklus

- *„Standard“ SPS-Programm in OB1 (zyklischer OB)*
- *Zykluszeitüberwachung => Zeitfehler (OB 80)*
- *OB90: Background OB*



OB-Typen

Uhrzeitalarme	OB10,..,OB17
Verzögerungsalarme	OB20,..,OB23
Weckalarme (zyklisch)	OB30,..,OB38
Prozessalarme	OB40,..,OB47
Multicomputing Alarm	OB60
Asynchron-Fehler	OB80,..,OB87
Anlauf	OB100, OB101
Synchron-Fehler	OB121,OB122

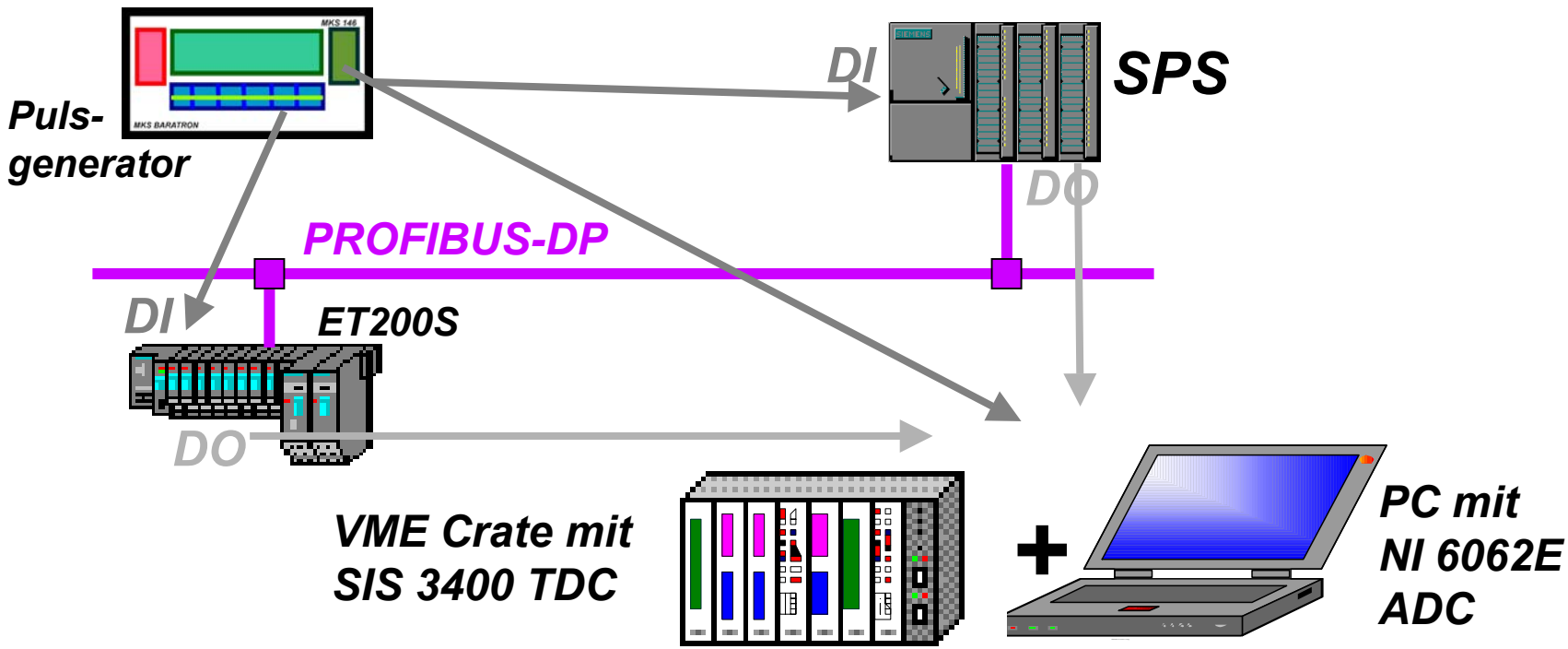
- *Priorität steigt mit der Nummer des OB*
- *Prioritäten änderbar nur in WinAC und S7-400*
- *Verfügbarkeit von OBs abhängig vom CPU-Typ*

Ziele der Leistungsbewertung

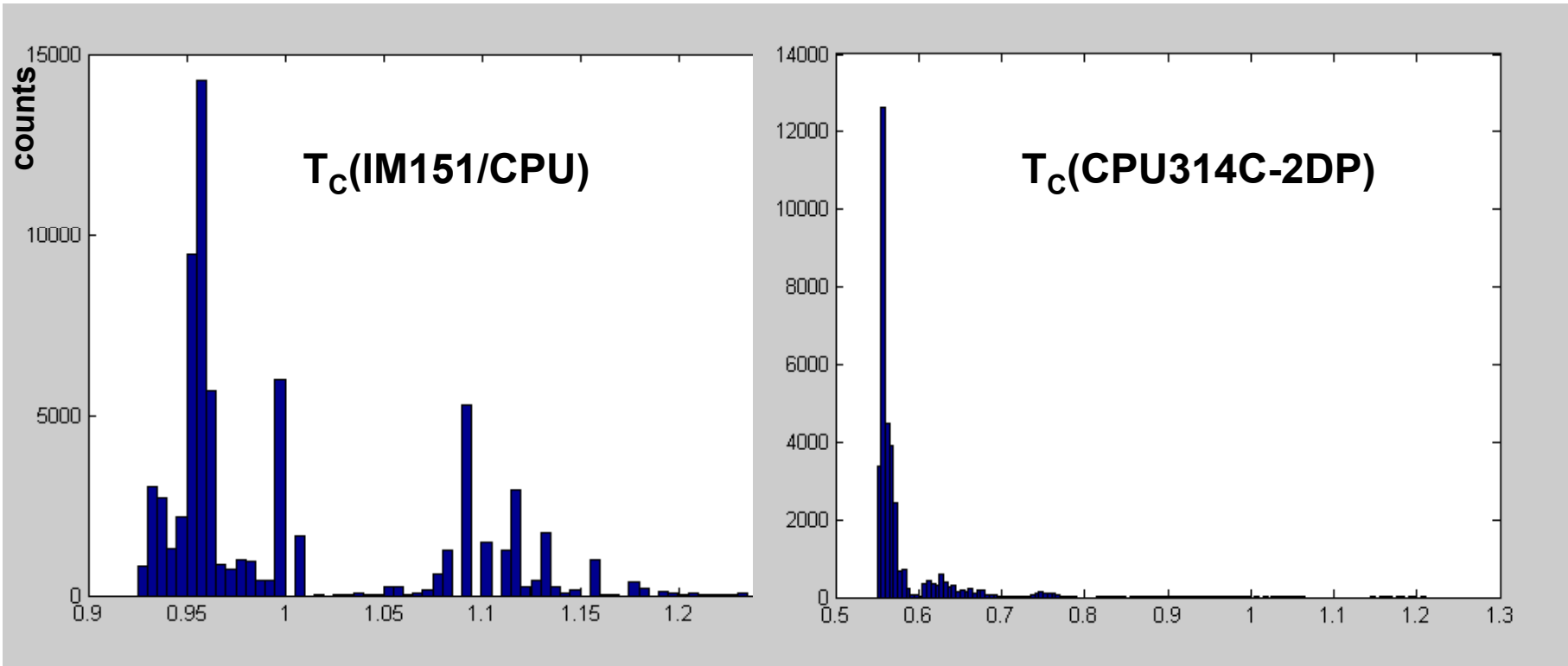
- *“Rechtzeitigkeit”:*
  - *T_C: Zykluszeiten: frei laufender Zyklus OB1*
    konstanter Zyklus OB35
  - *T_R: Reaktionszeit auf externe Ereignisse => OB40 (HW)*
- *Determinismus*
  - *Jitter der obigen Metriken*
- *Verteilte Struktur von SPS-Systemen*
  - *zusätzliche Kommunikations-induzierte Delays (PROFIBUS)*
  - *zusätzlicher Kommunikations-induzierter Jitter*
- *Skalierbare SPS-Familie*
  - *Analyse unterschiedlicher SPS-Typen*
- *Externe Last: nicht relevant für SPS-Systeme*

Mess-Szenario

SPS	IM151/CPU	CPU314C-DP	CPU412-2	CPU 414-1
T(float addition)	~42 µs	~4 µs	~0,6 µs	~0,7 µs
Cyclic Interrupts	OB35	OB35	OB32,OB35	OB32,33,34,35
HW Interrupts	OB40	OB40	OB40,OB41	OB40,41,42,43



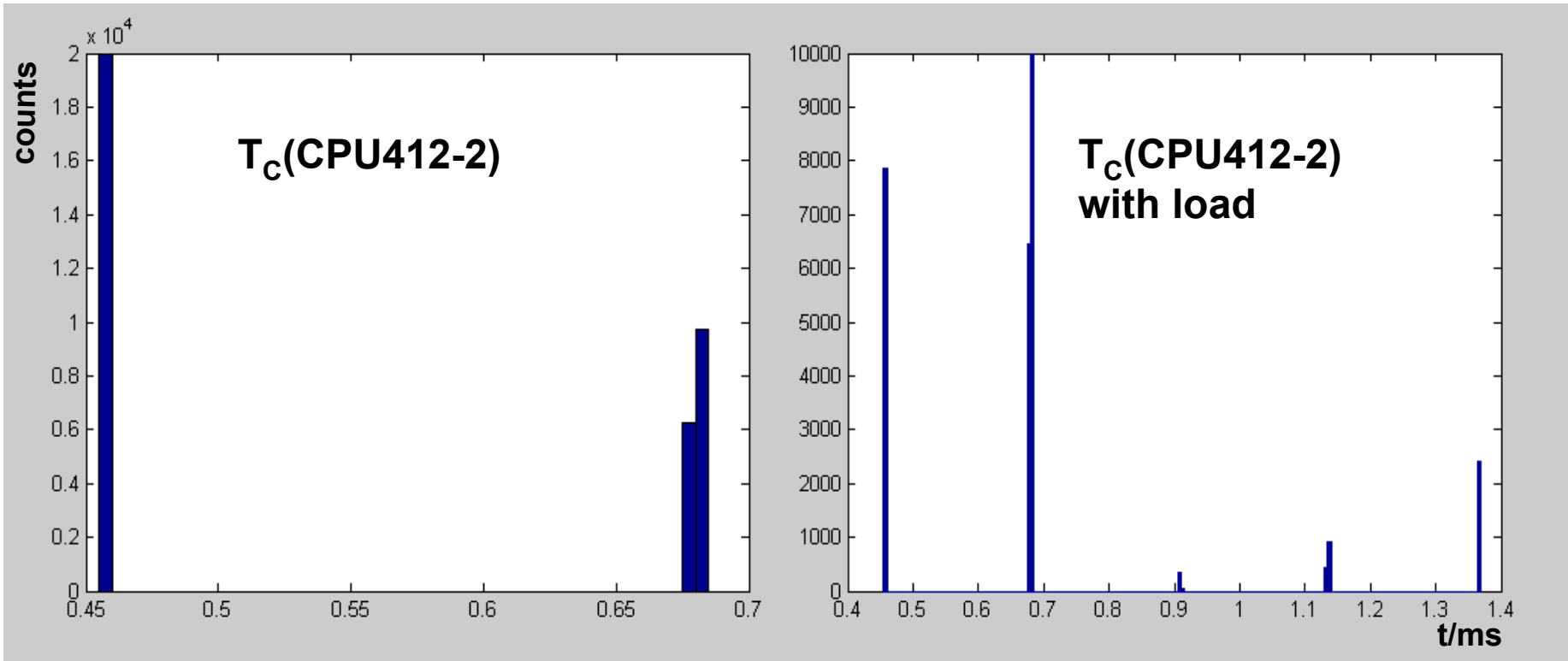
Freilaufender Zyklus OB1 (1)



- *Zykluszeit-Histogramm des „leeren“ OB1 (nur Code zum Toggeln eines digitalen Ausgangs) ohne andere Aktivität*

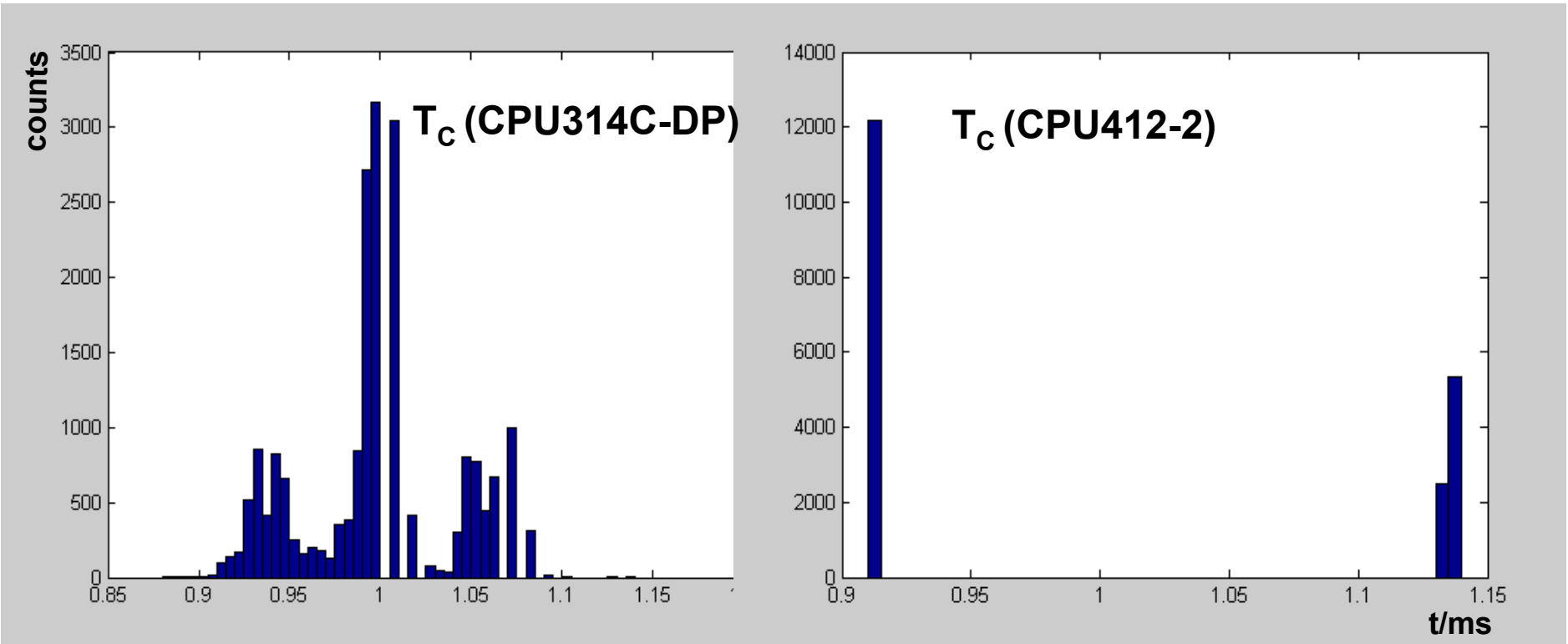
=> *Minimale Zykluszeit + Jitter durch Betreibssystem*

Freilaufender Zyklus OB1 (2)



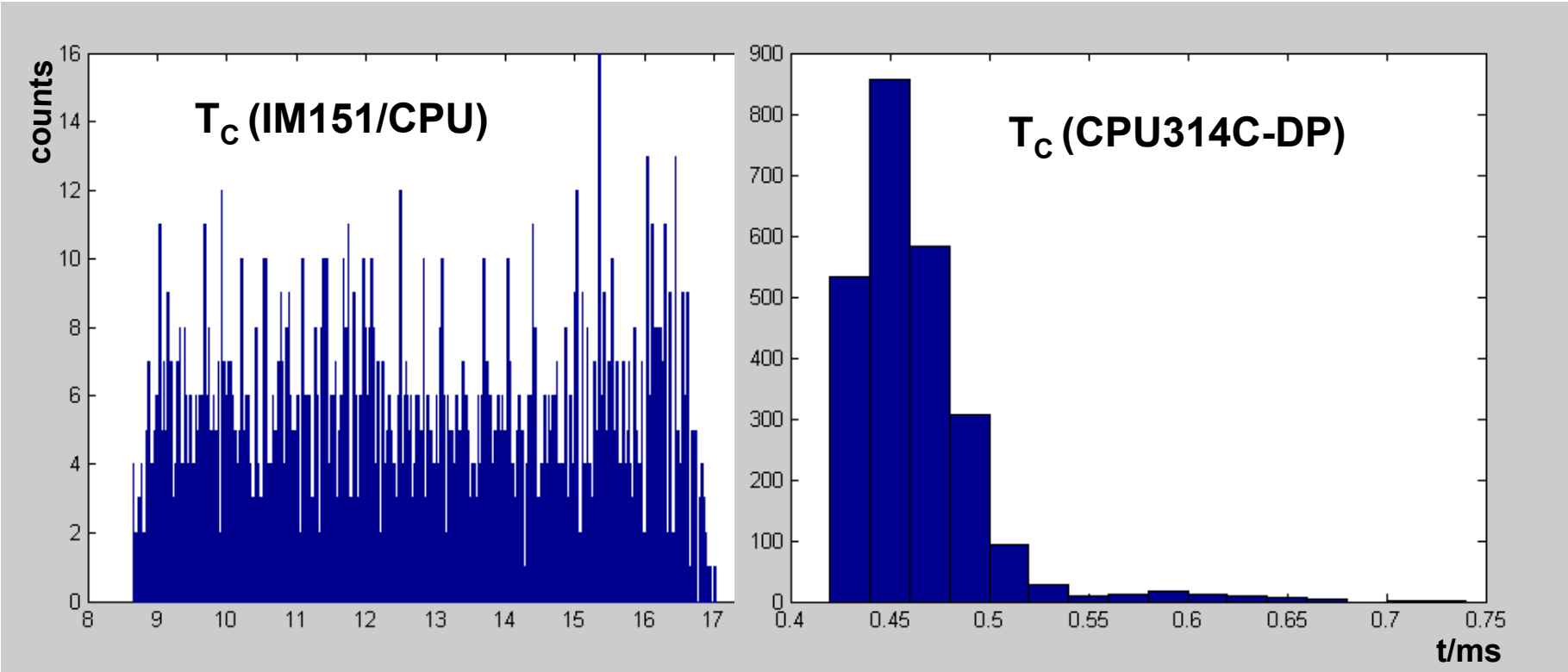
- *Geschwindigkeit der I/Os ist limitierener Faktor => Artefakte*
- *CPU414-1: ~0.2 ms*

Konstanter Zyklus OB35



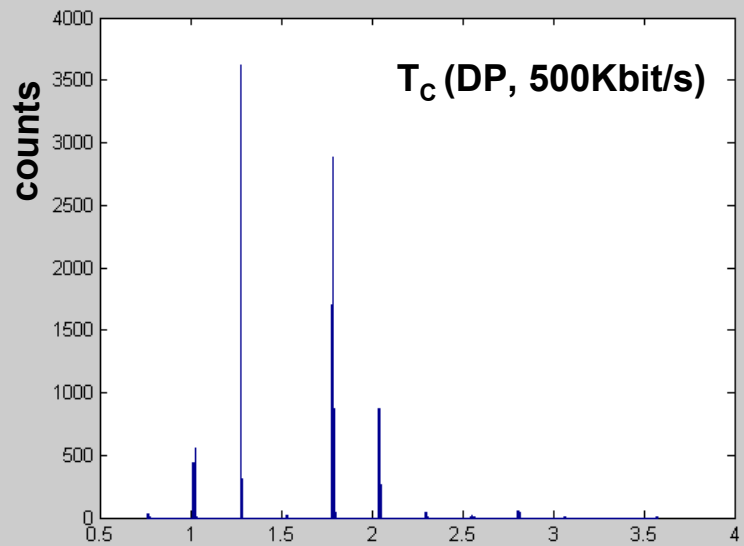
- *Granularität der Zykluszeit: 1ms, Genauigkeit: ~ 100 µs*
- *Spezifisches Merkmal von SPSen*

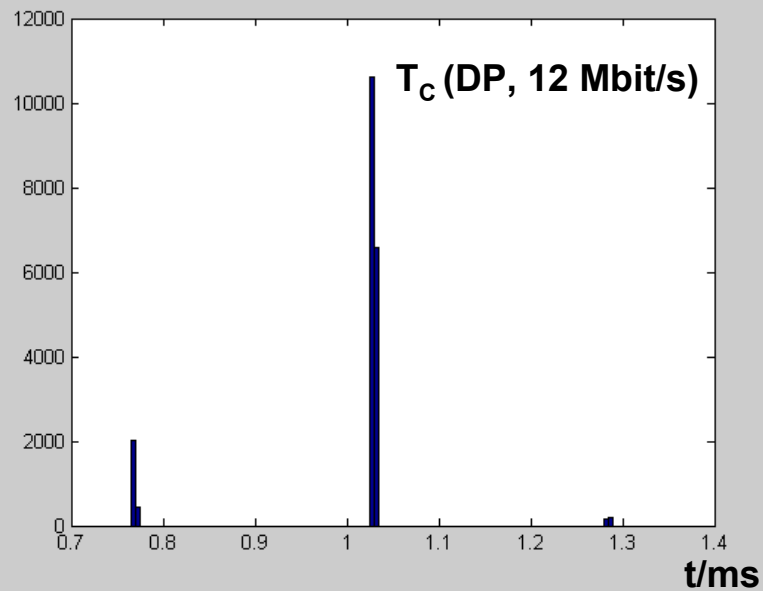
Asynchronous Reaktionszeit (OB40)

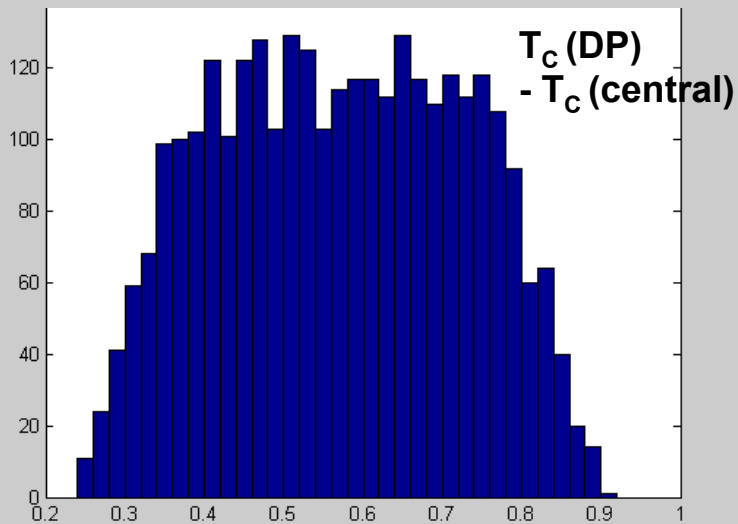


- *IM151/CPU: „low end“*
- *S7-300 ca 5mal langsamer als ein Pentium II basiertes POSIX system*

ET200S dezentrale Peripherie



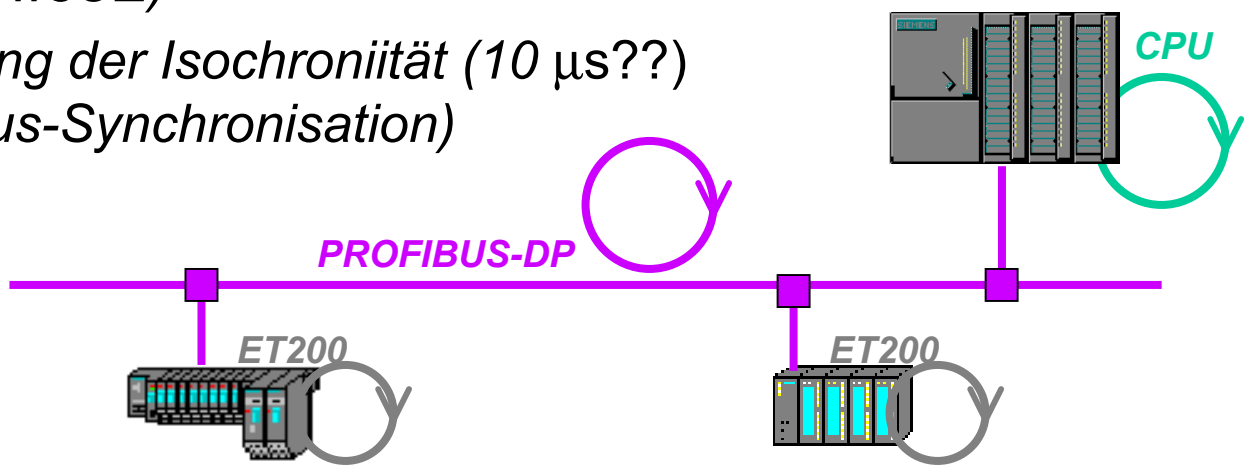




- *OB35 mit 1 ms, output auf ET200S*
- *500 kBit/s => DP Zyklus 1.2ms*
- *12 MBit/s => DP Zyklus 0.1ms*
- *Äquidistanz ohne Auswirkung*
- *ET200S Zyklus: ~0,3ms*
- *Jitter vergrößert: ~2 * (DP + ET200S Zykluszeiten)*

Zusammenfassung und Ausblick

- *SPS: Synchroner zyklischer Ablauf mit hoher Deterministik*
- *Deterministische Reaktion in einigen ms notwendig:*
  PLCs sind geeigent, sogar mit dezentraler Peripherie
- *Deterministische Reaktion in < 1ms: möglich mit speziellen I/O-Moduln and "High-End" CPUs*
- *Zukünftige Arbeit:*
  - *Untersuchung der SoftSPS WinAC (WindowsNT, Venturecom RTX, WindowsCE)*
  - *Untersuchung der Isochroniität (10 µs??) (durch Zyklus-Synchronisation)*



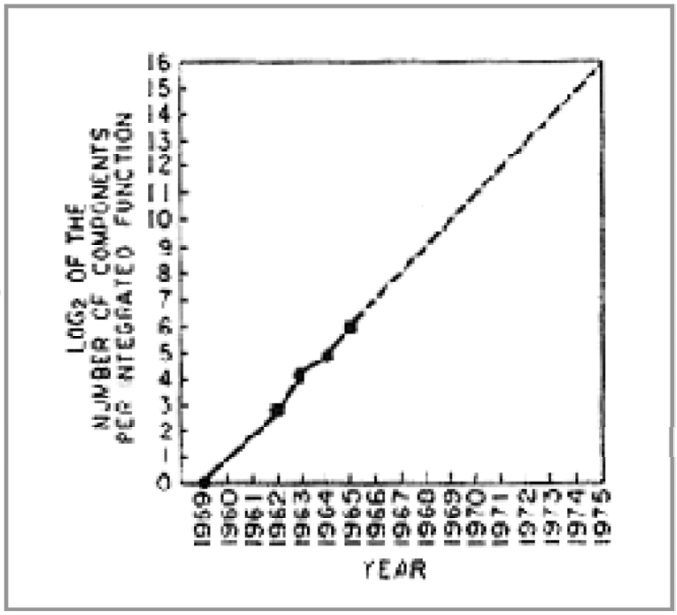
Hartmut Gemmeke
Forschungszentrum Karlsruhe, IPE
gemmeke@ipe.fzk.de
Tel.: 07247-82-5635

Roadmap und Grenzen der Halbleitertechnik?

Moore‘s Law und die Zukunft der Halbleiterentwicklung
Brauchen wir diese Entwiclung?
Prozess-Technologie
Was bringt “Nano”?
Design-Technologie
Resümee

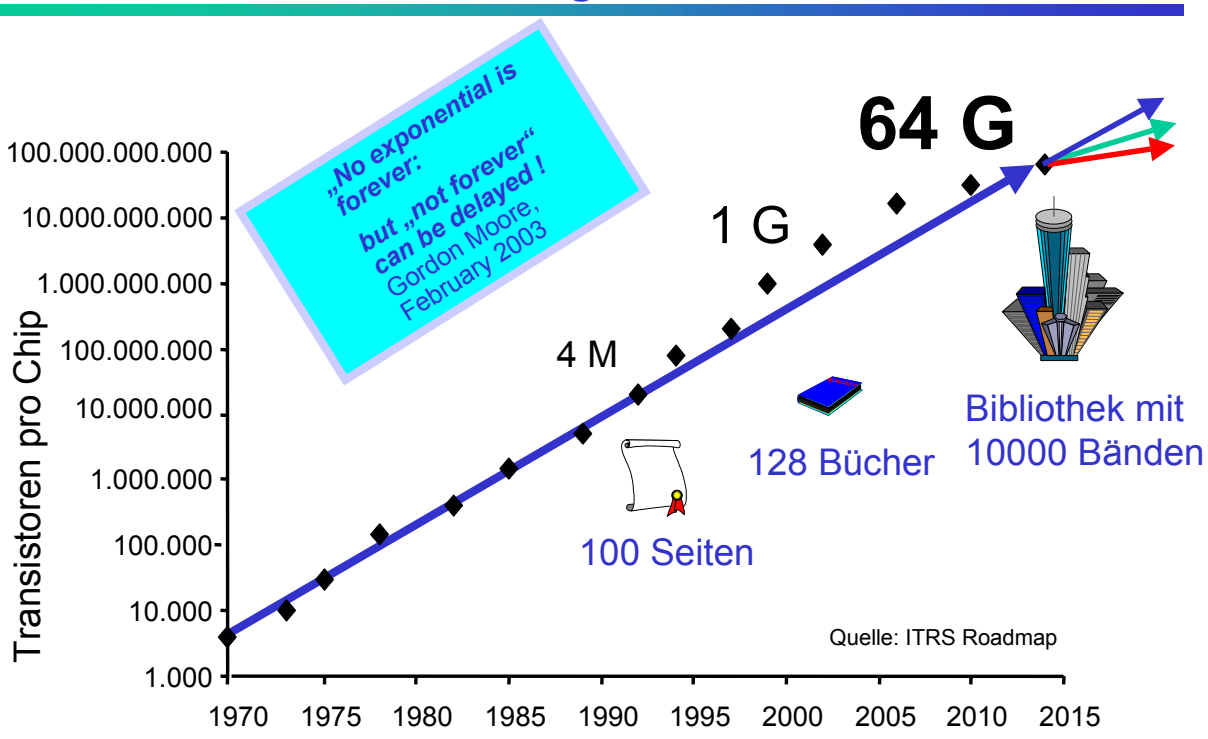
Die Geburt des “Moore’schen Gesetzes”

- 1965 Gordon Moore (Fairchild)
- alle 12 Monate verdoppelt sich Anzahl der Komponenten pro Chip (zumindest bis 1975)
- ♥ **Moore'sches Gesetz**



"Cramming more components onto integrated circuits"
Quelle : Electronics, Vol. 38, No. 8, 1965

40 Jahre danach, kommen die Grenzen der Halbleitertechnologie ins Blickfeld ?

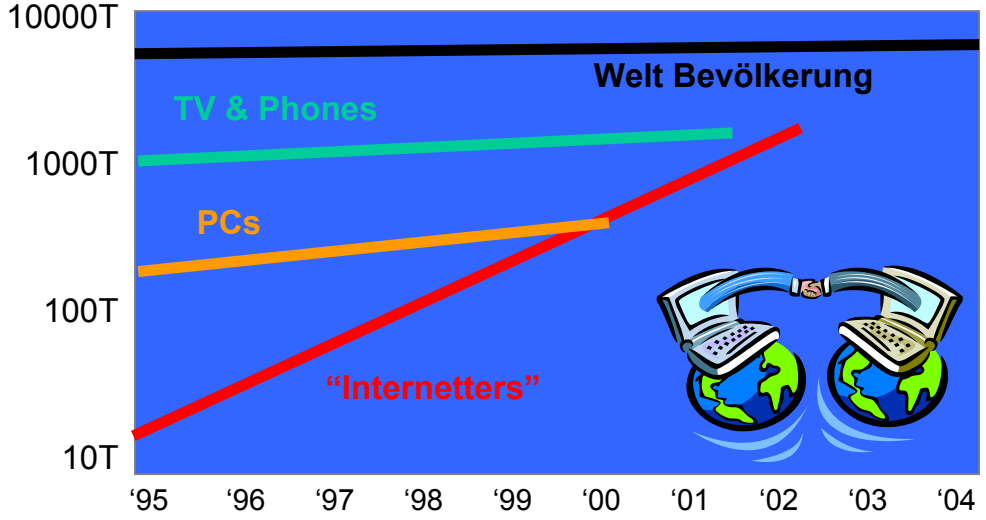


Brauchen wir das ?

- **In geographisch limitierten Märkten gibt es zwar Sättigung, aber**
  - **die Zahl neuer Applikationen ist ungesättigt.**

- **Wir leben in einer Welt am Draht:**

Quelle: Osten



Fundamentale Grenzen der Halbleitertechnik I

- **Unschärferelation:** $E > \frac{h}{\tau}$ ♥ $P = \frac{E}{\tau} > \frac{h}{\tau^2}, \quad f = \frac{1}{\tau} = 10^{11} Hz$ ♥ $P > 10^{-12} W$

  $$\text{für MOSFET } \frac{U_v^2}{R} = \frac{0{,}7 V^2}{10^{13}\,\Omega} > 5 \cdot 10^{-12} W \quad \text{keine Limitierung}$$

- **Si-Gate-Dicke: Tunneleffekt ≈ nm**

- **kritische Feldstärke:** $E_{krit} = \frac{\Delta U}{\Delta z} \approx 5 \cdot 10^5 \; V/cm$

  $\Delta U = 0{,}7 \; V$ ♥ $\Delta z > 14\, nm$

- **minimale Schaltzeit:** $\tau = \frac{\Delta x}{v_{sat}}, \quad v_{sat} \approx 10^7 \; cm/s \quad in \; Si$

  $\Delta x > \Delta U / E_{krit}, \quad \Delta U > 0{,}7 \; V$

  $$\tau_{\min} > \frac{\Delta U}{E_{krit} \cdot v_{sat}} = \frac{0{,}7 \; V}{5 \cdot 10^5 \; V/cm \; 10^7 \; cm/s} \approx 1{,}4 \cdot 10^{-13} s \quad kein \; Limit$$

Fundamentale Grenzen der Halbleitertechnik II

- **Widerstand:** $\rho_{Al} \approx 2{,}9 \cdot 10^{-8} \Omega m, \qquad \rho_{Cu} \approx 1{,}8 \cdot 10^{-8} \Omega m$

  $50nm \times 50nm \quad \frac{R}{l} = 1{,}2 \cdot 10^4 \Omega/mm \approx 0{,}72 \cdot 10^4 \Omega/mm$

  ♥ RC – Verzögerung, Leistungsverluste (km Leitungen!)

  ♥ *Nano – Tubes*

- **Kapazität:** C ≈ 1 - 5 fF ♥ RC ≈ 10 ps/mm
  ♥ Aufbaumaterialien mit niedrigem ε

- **Induktivität:** L ∝ -ln r

- **Leistungsverbrauch:** $P_{schalten} \approx \frac{1}{2} C \cdot U^2 \cdot n \cdot f \quad \leq \quad 40 \; W$

  $\rightarrow U \approx 1 \; V$

  $\rightarrow C \approx 4 \; fF$

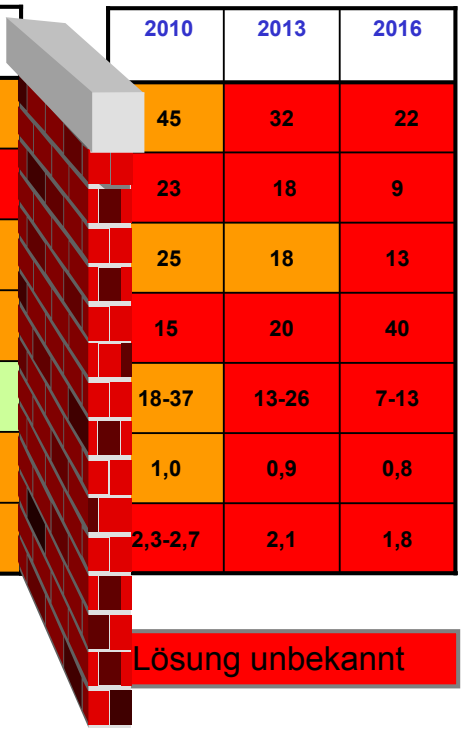
  $\rightarrow f = 1 \; GHz$

  $\rightarrow n \approx 10^8$, aber nur 20% der Transistoren sind aktiv

- **Schwelle (Abschnürspannung):** $U_P < 0{,}15 \; V \; \downarrow ?$ ♥ *Leistungsverbrauch* ↑

Barrieren auf der ITRS Roadmap 2003

Jahr der Fertigung	2001	2004	2007	2010	2013	2016
DRAM Half-Pitch [nm]	130	90	65	45	32	22
Lagegenauigkeit [nm]	46	35	28	23	18	9
FET Kanallänge [nm]	90	53	35	25	18	13
Clock-Frequenz [GHz]	1,9	4,2	9	15	20	40
Junction Tiefe [nm]	48-95	33-66	24-47	18-37	13-26	7-13
V_{dd} [V]	1,3	1,2	1,1	1,0	0,9	0,8
Inter-Metal Dielektrizitätskonstante ε	3,0-3,6	3,0-3,6	2,6-3,1	2,3-2,7	2,1	1,8



Lösung bekannt | F&E notwendig | Lösung unbekannt

Wie geht es weiter?

Potenzial der Mikroelektronik bestimmt durch Fortschritte in der:

Prozess- sowie

Design-Technologie

- **Bis 2013 wird CMOS auf Si-Basis die dominierende Technologie bleiben**
- **Einfache Skalierung wird nicht mehr funktionieren**
- **Neue Bauteile- und Integrations-Konzepte sind notwendig**
- **Grundlegende Innovationen in Lithographie und Materialien sind notwendig.**

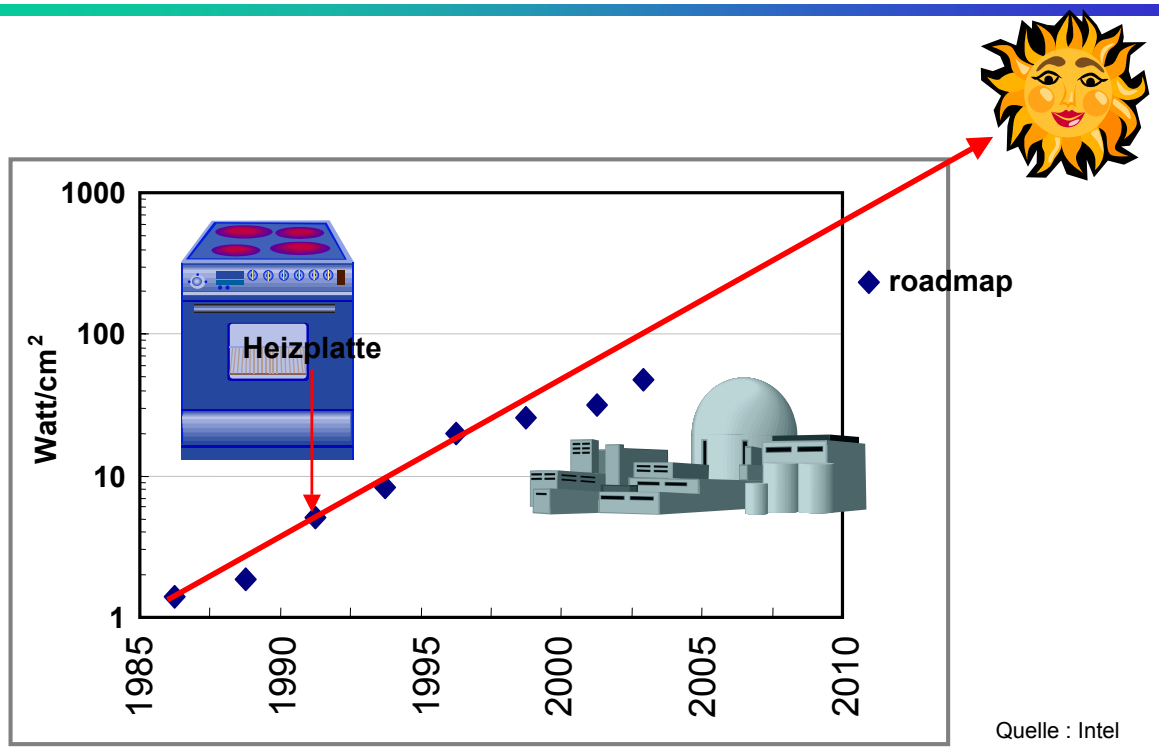
Neues Problem: Gate Leckströme

Produktions-jahr	Technologie [nm]	Gate Dicke [nm]	Gate Bias [V]	Leckstrom [A/cm^2]
2001	130	1,3 - 1,6	1,1	>0,1
2004	90	0,9 - 1,4	1,0	>1
2007	65	0,6 - 1,1	0,9	>10
2010	45	0,5 - 0,8	0,8	>100
2013	32	0,4 - 0,6	0,7	?
2016	22	0,4 - 0,5	0,6	??

Dazu kommen noch die Leistungsverluste in der wachsenden Zahl von Leitungen (km) auf dem Chip

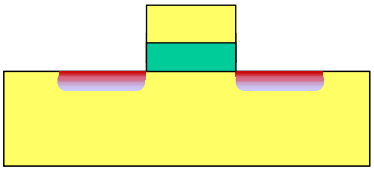
Source : ITRS Roadmap 2001

Leistungsdichte für Transistorschaltungen



Quelle : Intel

Läßt sich das Leckstrom-Problem lösen?

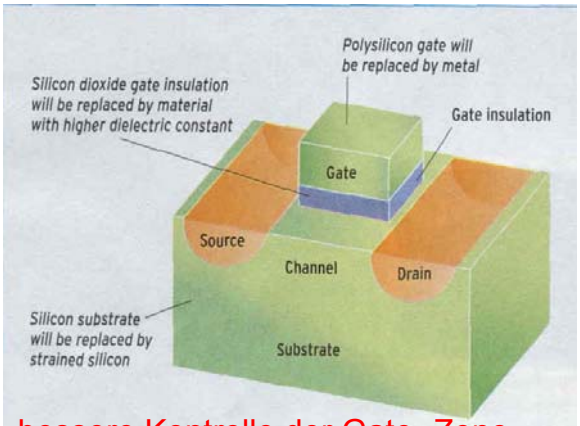


Um die Leckströme zu reduzieren muss die Isolationsdicke der Gates vergrößert werden.

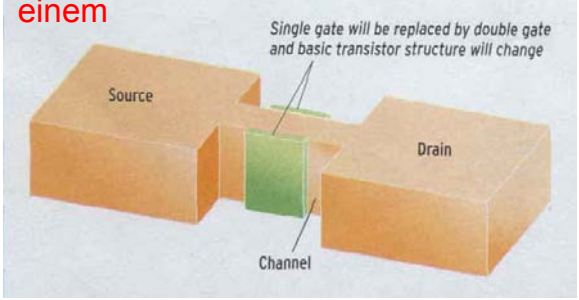
Die Kapazität, darf nicht reduziert werden!
Sonst wird das Feld zu klein um das Gate zu steuern

$$C \sim \varepsilon A / d$$

Lösung: Materialien mit großem ε

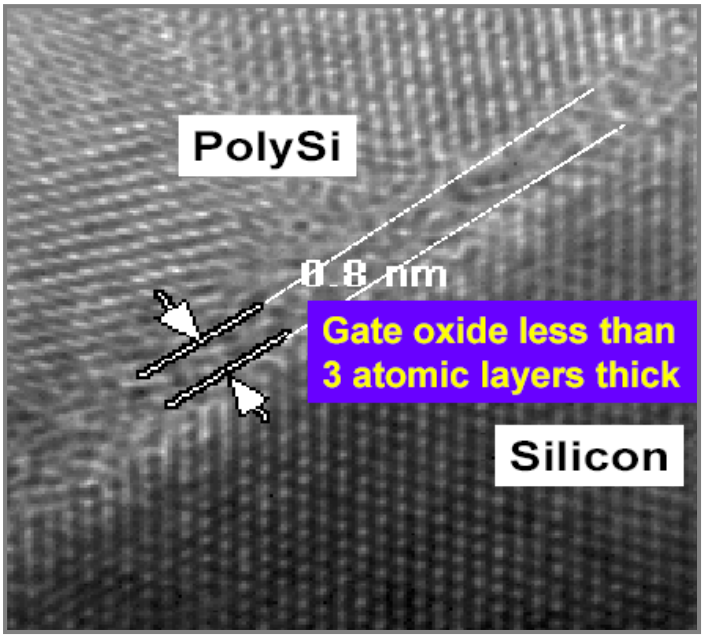


bessere Kontrolle der Gate- Zone mit **doppeltem Gate** anstatt nur einem



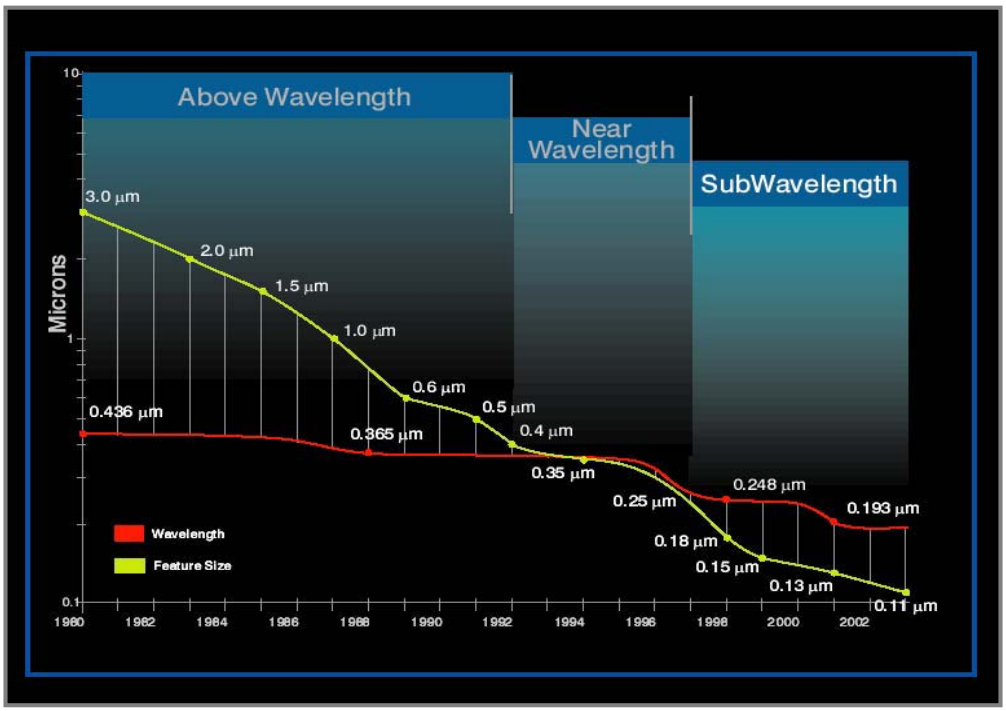
Das Ende der Skalierung?

30 nm FET



Quelle: Intel

Lithographie : Was ist möglich ?

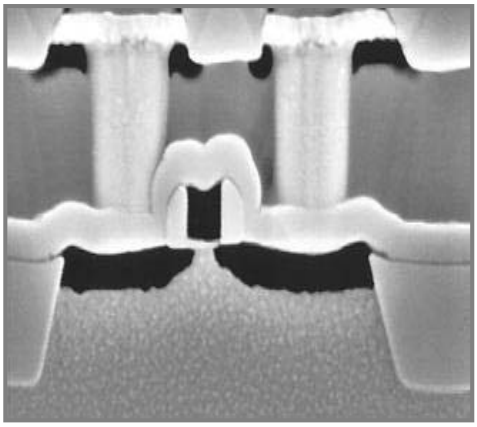


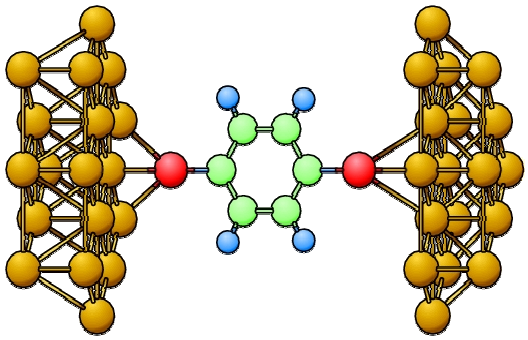
Quelle : Osten

Die Nano-Hypothese

- **Eines Tages**
  - vielleicht nach 2013 -
  wird das Zeitalter der CMOS Transistoren dahinschwinden....
- **Das wird das Ende des “Moore’s Law” und der traditionellen Mikroelektronik sein?**
- **Die Ära der Nanoelektronik wird beginnen …. ???**
- **Es könnte auch ein Märchen sein, - das ein Märchen bleibt. Tot geglaubte leben länger.**

Skalierung erreicht seine physikalischen Grenzen



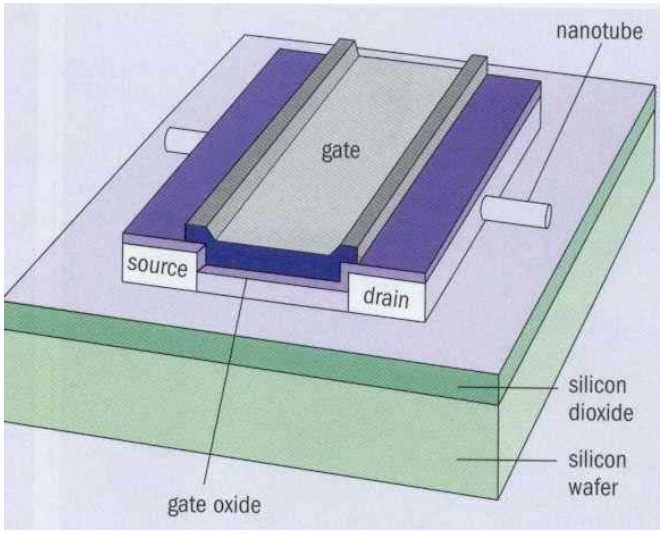


10 nm MOSFET vs. Moleküle

Quelle : Osten

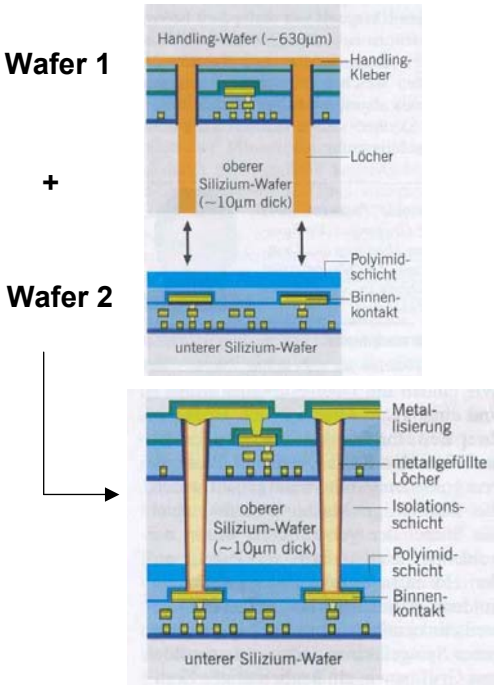
Nanotube Transistoren (IBM, ...)

- **Logische Schaltkreise aus halbleitenden Kohlenstoff-Nanoröhrchen**
- **Herstellung noch mühsam**
- **Selbstorganisierte Anordnung der Nanostrukturen?**
- **Technische Reife in 10 Jahren?**
- **Dann ist Halbleitertechnik auch schon „NANO“ - Komplexitätsvorsprung so nicht einholbar**
- **Aber Nanotubes als vertikale Leiter für 3D-Strukturen**

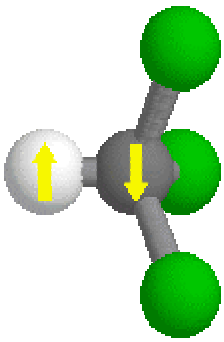


3D-Chips in Stapeltechnik (Infineon, ...)

- **Wafers werden zusammengeklebt und über Leitkleberdurch-kontaktierungen oder Nanotubes verbunden:**



Quanten-Computer ?



Kern-Spins von Chloroform Molekülen wurden als Bausteine für einen Quanten-Computer (^{1}H bzw. ^{13}C) genutzt.

Quelle : Osten

Noch sehr weit weg von einer regulären NANO-Anwendung im technischen Großeinsatz - wenn überhaupt in 30 Jahren?

Fehlertoleranz

Neues Paradigma:

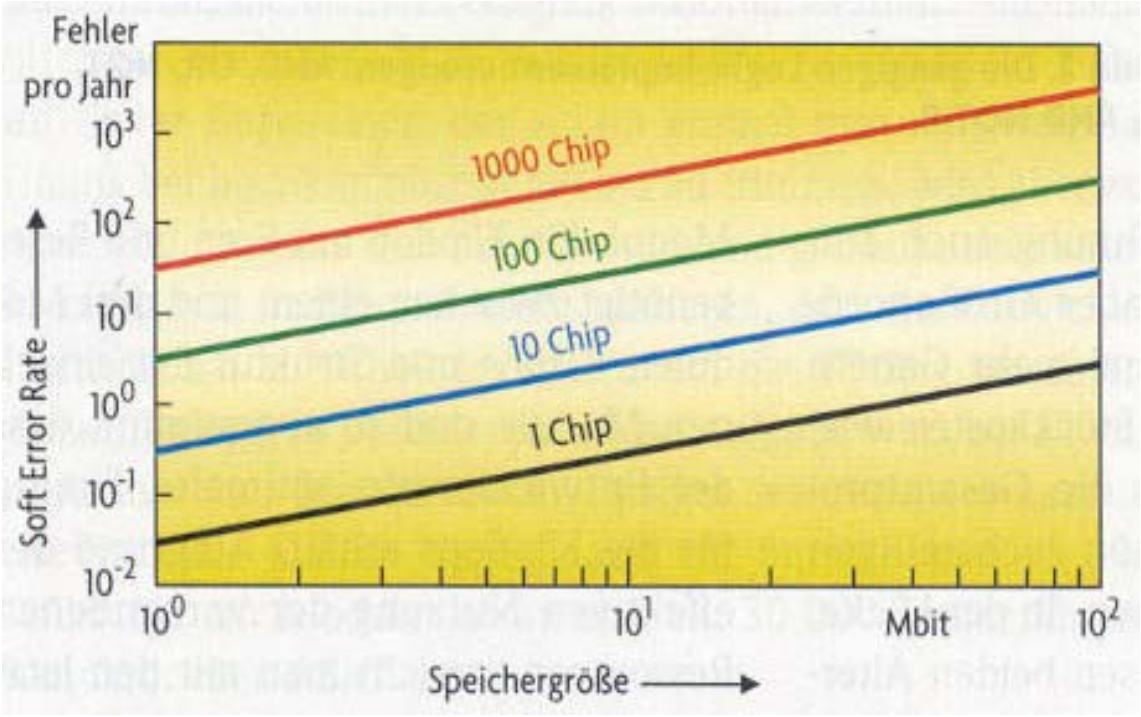
- **Nicht mehr 100 % fehlerfreie Fertigung für Bauteile und Verbindungen kann dramatisch die Kosten der Fertigung, Verifikation und Tests senken**

- **Bisher gilt und ist noch gültig:**
  - **Ein- oder zweistufiges Design mit nicht fehlerfreier Software**
- **Die Herausforderungen des neuen Chip-Designs**
  - **Robustes Design mit "fuzzy" Randbedingungen**

Wie kann das funktionieren?

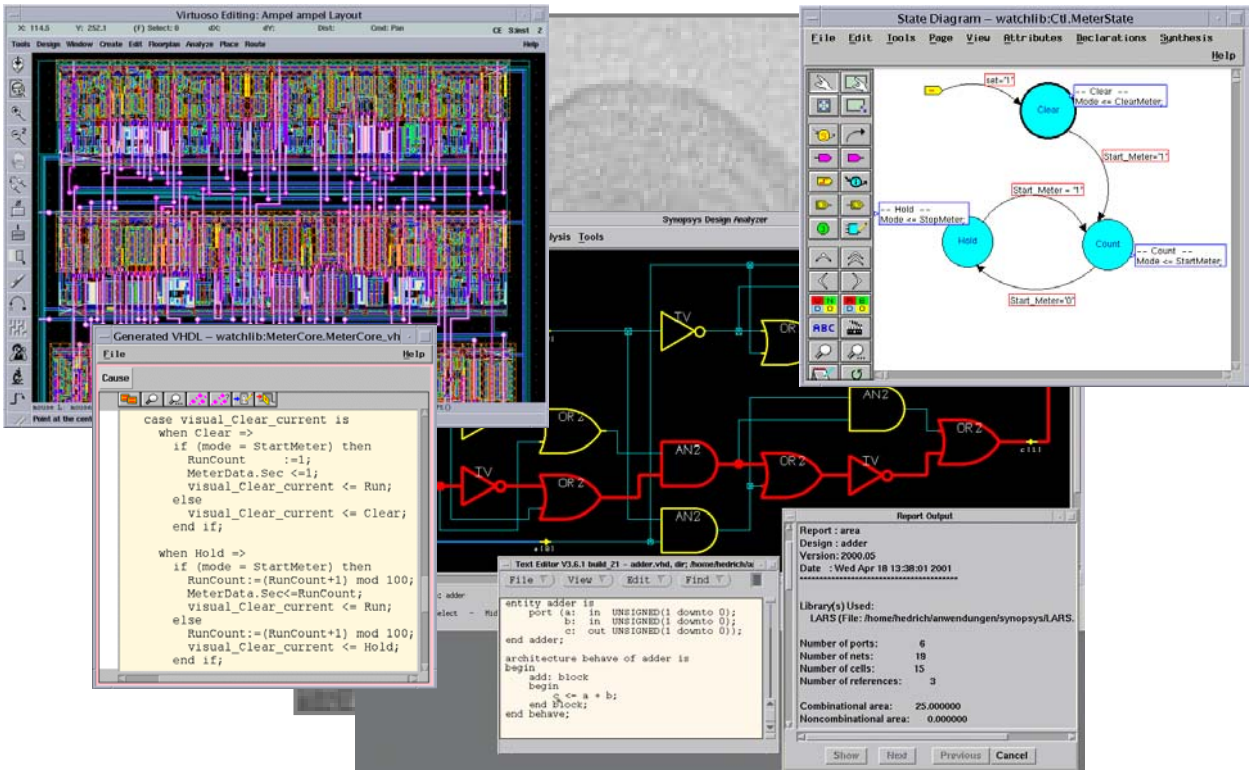
- **Reprogrammierbare Logik mit vielen Sektionen (redundant), die sich z.T. im Falle eines Defektes abschalten und durch andere ersetzen lassen.**

Soft-Error-Rate in Speicher-Bausteinen

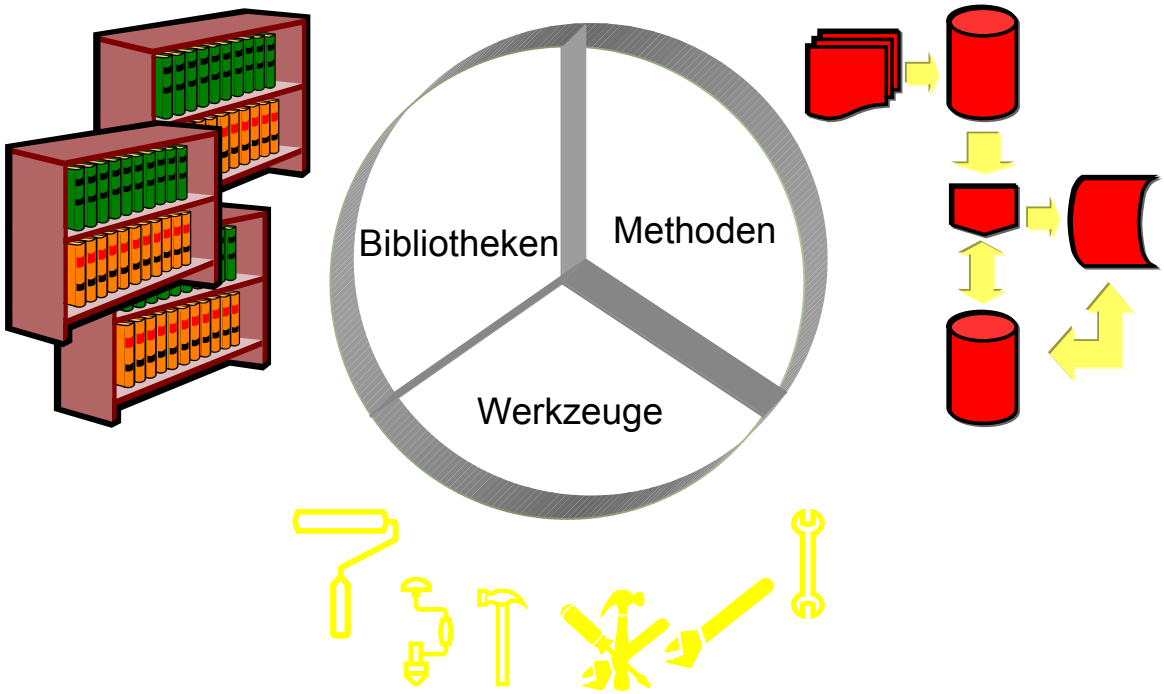


1 GByte Speicher = 8 Gbit ♥ ≈ 1 Fehler / 24 h ♥ 1 Bit Fehlerkorrektur hilfreich (Hamming Code)

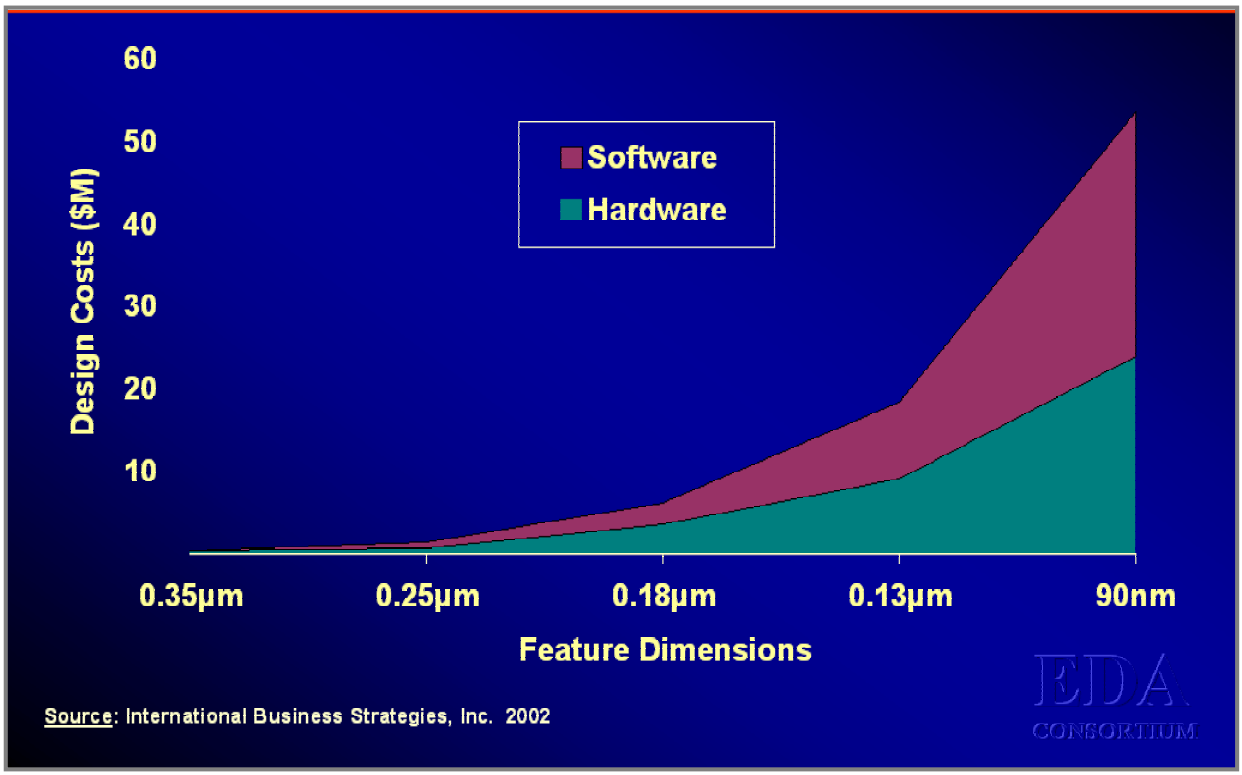
Von der Prozess- ... zur Design Technologie



Was ist die Design-Technologie ?



Schnell steigende Designkosten



Was brauchen wir?

- **Unser Problem 2013,**
  - **wir wollen in einem Jahr (200 Arbeitstage) einen neuen 8 GTr. Chip entwickeln,**
  - **wir haben ein Team von 500 Ingenieuren,**
- **Dann,**
  - **Brauchen wir eine Produktivität von 80 kTr. pro Ingenieur und Tag.**
- **D.h., da heutige Produktivität 0,4 kTr. pro Ingenieur und Tag,**
  - **Produktivität muss um ca. 80 % jährlich steigern,**
  - **Oder wir brauchen mehr und mehr Ingenieure !!!**
- **Kostenfalle**

das größte Damoklesschwert

über der weiteren Halbleiterentwicklung oder Roadmap

Drastische Steigerung der Design-Produktivität

Hauptsächlich durch neue Designmethoden
- nicht durch neue Werkzeuge:

- **Höheren Abstraktionslevel für das Design**
- **Wiederverwendung von Designs (Intellektual Properties (IP))**
- **Bessere und schnellere Optimierungs und Analyse-Algorithmen**
- **Bessere Schätzer für Verluste und Verhalten der Schaltung**
- **Formale Methoden, damit Design automatisch durch Konstruktion richtig ist**
- **Bauteile, Verbindungen, Schaltungen und Systeme müssen fehlertolerant werden**

ENDE: 4 Thesen zu Mikro-Nano

- Die **Si-Mikroelektronik** wird in den nächsten 20 Jahren ein **fast unerschöpfliches Innovationspotenzial** bieten
  - Problem: Effektive Nutzung
- **NANO hat schon längst begonnen - eben auch in der Standard-Halbleiterindustrie**
- **Neue Nano-Transistorstrukturen** (z.B. auf Basis von Nano-Röhrchen) sind zur Zeit zu wirtschaftlichen Bedingungen überhaupt nicht absehbar
- **Die Aufbau und Verbindungstechnik wird in den nächsten 5 - 10 Jahren von der Nano-Technologie großen Nutzen haben:**
  - **Elektrische Verbindungen mit C-Nano-Röhrchen haben kleinere Widerstände als Cu-Verbindungsleitungen**

Dank an:

IMS
Institute of Microelectronic Systems
University of Hannover

- Prof. Erich Barke, Institut für Mikro-Elektronische Systeme, UNI Hannover,
- Prof. Siegmar Roth, MPI für Festkörperphysik Stuttgart,
- Altera,
- EDA Consortium,
- IBM,
- Infineon,
- Intel,
- International Technology Roadmap for Semiconductors 2003 (ITRS 2003) ...
- Motorola
- Texas Instruments,
- Xilinx,

für ihre Daten und Bilder

Ein Messplatz für laserinduzierte HF-Leitfähigkeit

G. Richter, Abt DH, Hahn-Meitner-Institut Berlin

Zweck: Charakterisierung von Halbleitereigenschaften durch nichtdestruktive Analyse (keine Materialveränderungen durch zerstörende Prüfungen, z.B. wegen Kontaktierung der Prüflinge, keine Änderungen der Materialeigenschaften durch das Prüfverfahren).

Verfahren: Generierung von Elektronen-Löcher-Paaren in Halbleiter-Gittern durch Laser-Pulse hoher Energie und sehr kleiner Zeitdauer, Messung der Rekombination der Paare durch Aufzeichnung des darauf folgenden zeitlichen Verlaufes der Leitfähigkeit im HF-Frequenzbereich.

Einsatz: In der Forschung zur Analyse von Eigenschaften von verschiedenen Halbleitermaterialien (auch Mischformen), in der Produktion bei der Qualitätskontrolle, überwiegend an Si (Fotovoltaik-Elemente), allgemein zur Feststellung von Verunreinigungen.

1. Verschiedene aktuell verwendete Verfahren

Anregung durch elektrische Pulse, Blitzlampen, Laser verschiedener Wellenlänge
Messung des Kapazitätsverlaufs durch schnelle C-Meter [1], Messung der Reflexion von Mikrowellen, Analyse der HF-Eigenschaften im Volumen der Prüflinge in verschiedenen Frequenzbereichen (Mhz...GHz) [2]

Prüflingsgestaltung: Ganze Wafer, Zuchtkristalle, Schichten auf anderen Trägern

2. Forderungen an den behandelten Messplatz

Hohe zeitliche Auflösung (Laser-Anregungspuls << 1 ns), Zeitauflösung des Messergebnisses < 3 ns, Zeitmessbereich bis Unendlich (DC-fähiger Detektor).
Ein Probensortiment mit großem Leitfähigkeitsumfang sollte bearbeitet werden können.
Entwicklung einer geeigneten Aufnahme für die Proben. Funktionsfähigkeit auch an kleinen Probenstücken < 1 cm^2. Hohe Empfindlichkeit, da bei frequenzvariablen Lasern die Anregungsenergien niedrig sind.

3. Messtechnische Grundlagen

Die zeitabhängige Leitfähigkeitsänderung im Sample wird ausgewertet, indem die Phasenverschiebung zwischen anregender Frequenz (Referenzzweig) und im Resonator angeregter Schwingung (Messzweig) in einem Phasendetektor (hier ein Ringmischer) ermittelt wird.

Für einen Schwingkreis, der unbedämpft ist oder verschwindend geringe Dämpfung hat, ist die Resonanz-Kreisfrequenz

$$\omega_0 = \frac{1}{\sqrt{L * C}}$$

Ein bedämpfter Schwingkreis, der alle seine Verluste in R konzentriert hat, hat eine nach unten abweichende Resonanz mit

$$\omega = \sqrt{(\frac{1}{L*C} - \frac{R^2}{4*L^2})}$$

R sind die Gesamt-Verluste, die hier als $R=R_0+R(t)$ aufzufassen sind , wobei t die Zeit nach der Anregung des Samples ist, während R(t) die freien Ladungsträger repräsentiert, die HF-technisch die Verluste des Samples während der Rekombinationszeit beschreiben und damit die Güte des Gesamt-Resonator-Gebildes ausmachen. Ist die Güte des Resonators und des Samples im Falle der Nichtanregung von Ladungsträgern hoch, so gilt mit damit kleinem Verlust- R_0 eine andere Phase φ_0 als während in der Zeit t nach der Anregung, wenn die Phase durch das zusätzliche R(t) einen anderen Verlauf nimmt und damit am Mischerausgang das Differenzsignal liefert.

Für die Phase bei so erzwungenen Schwingungen folgt

$$\tan\varphi = \frac{R*\omega}{L(\omega_0^2 - \omega^2)},$$

was für das Messverfahren wie folgt ausgenutzt wird.

4. Blockschaltung

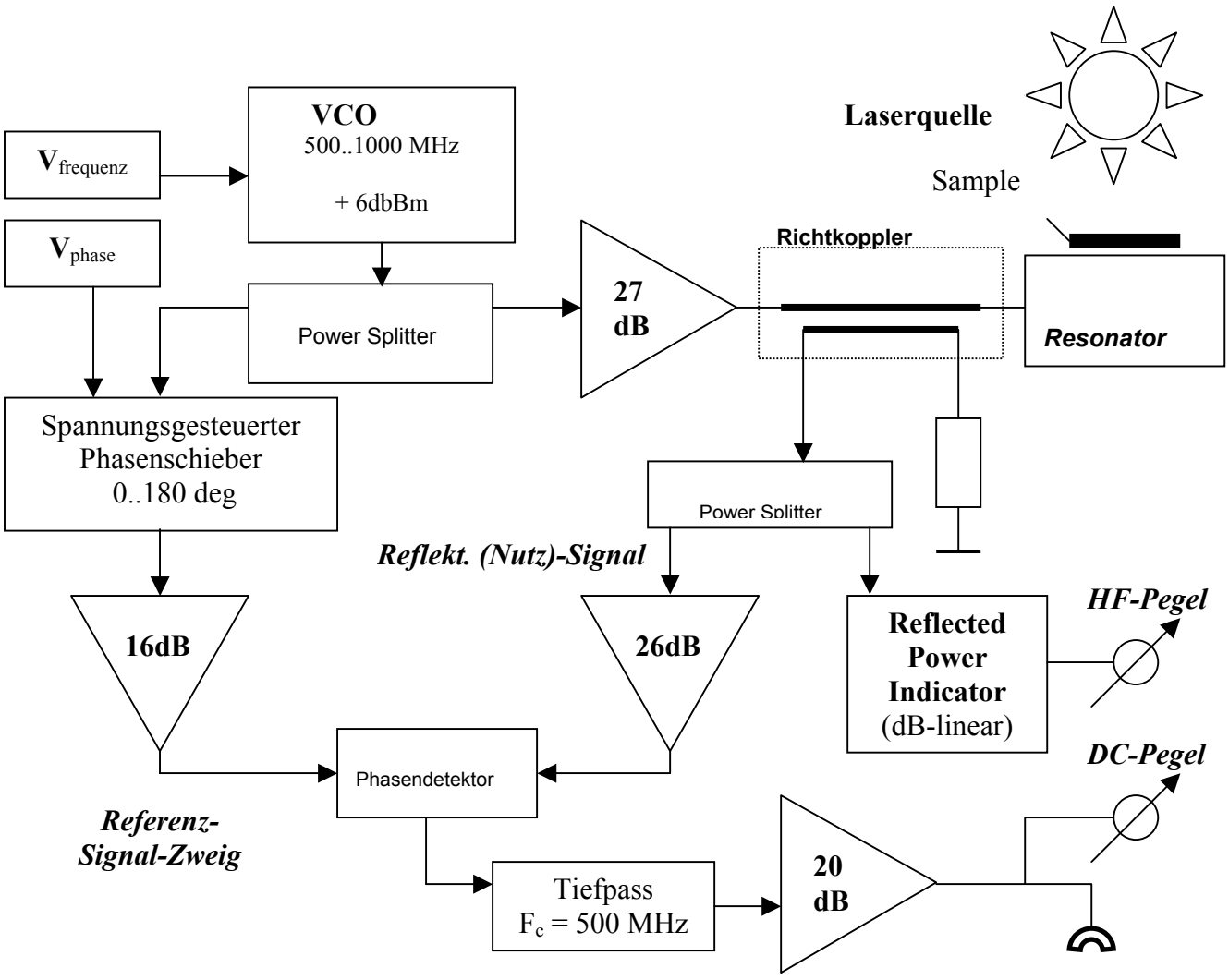


Abb. 1 Blockschaltbild LD5

Im Blockschaltbild erkennt man links den Referenzsignalzweig und rechts den Resonator mit dem zu charakterisierenden Sample. Im Leerlauf, also bei Nichtanregung des Samples, ist durch Wahl der Frequenz der Resonator an den Treiberverstärker ideal angepasst und die Rücklaufleistung am Richtkoppler ist nahe Null. In diesem Falle werden die Leerlaufverluste des Resonators durch die reaktiven Anpassglieder genau auf die Quellimpedanz des Treiberverstärkers (hier 50 Ohm reel) transformiert. Am Richtkoppler ergibt sich ein Signal nahe Null. Die Referenzphase wird vom Experimentator über den Phasenschieber im Referenzzweig so eingestellt, dass am Phasendetektor die beiden Signale um 180 Grad verschoben erscheinen und das Ausgangssignal folglich Null wird

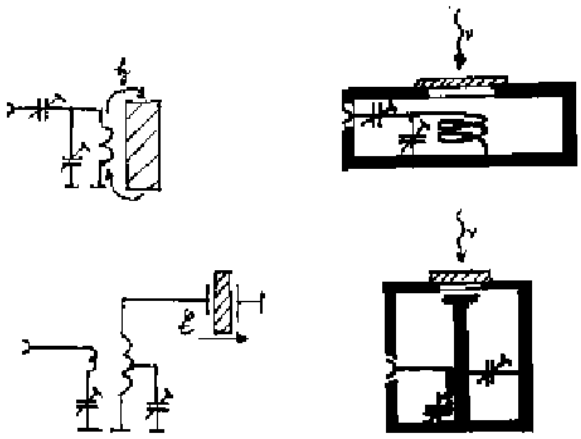
Die Messphase wird aus dem rücklaufenden Signal über einen Richtkoppler entnommen, wenn der Resonator durch die Anregung und das dadurch stärker verlustbehaftete Sample verstimmt wird, da in diesem Falle die genaue Anpassung nicht mehr gegeben ist. Die Spannung am Rücklaufweig des Richtkopplers ist jetzt entsprechend höher und diese Messphase entsprechend verschoben, so dass der Phasendetektor ein Ausgangssignal liefern kann.

Im praktischen Betrieb wird das Sample auf den Resonator gelegt, die Frequenz von Hand so eingestellt, dass der Resonator ideal angepasst ist (die sehr unterschiedlichen Sample-Größen und –Eigenschaften verstimmen den Resonator unterschiedlich stark, z.T. bis zu 50 MHz), indem die rücklaufende Leistung an einem Instrument beaobachtet wird und anschließend die Referenzphase so eingestellt, dass der Ausgang den DC-Pegel Null zeigt. Da die Abklingzeiten z.T in den ms-Bereich gehen und bei Photoleitung sogar gegen :, ist eine DC-Ausgang-Kopplung erforderlich.

Der ideale Double-Balanced-Mixer als Phasendetektor liefert theoretisch nur Summen- und Differenzfrequenz (als Ableitung der Summen- und Differenzphasen an seinen Eingängen) am Ausgang, wobei uns hier auch nur die Differenzphase interessiert. Wegen der nur endlichen (i.A. nur >25 dB) Unterdrückung der Messfrequenz und ihrer Oberwellen sowie des Summensignales ist hinter dem Phasendetektor ein Tiefpass erforderlich, um den Eingang des Oszilloskopes nicht mit diesen Störsignalen zuzustopfen resp. zu überlasten. Dieser Tiefpass ist als 10-poliger Bessel-Tiefpass entworfen, um Phasenreinheit auch bei hohen Signalkomponenten des Leitfähigkeitssignal zu erreichen, also den zeitlichen Verlauf der Leitfähigkeit nicht zu verfälschen. Er bestimmt wesentlich die erreichbare Zeitauflösung im Ausgangssignal.

Der Laser, der zur Anregung benutzt wird, liefert eine Master-Clock (etwa 108 kHz), die zur Triggerung des Oszilloskopes benutzt wird. Wegen der Kleinheit der Signale und zur Rauschbeseitigung wird im Betrieb meist über 500 Samples integriert.

Die Ankopplung der Samples an die Resonator-Schwingkreise kann induktiv (Wirbelstrom-Prinzip über magnetische Verkopplung mit H-Komponente der Spule) oder kapazitiv (Sample als Teil der E-Komponente in der Schwingkreiskapazität) erfolgen.



Basis-Resonatortypen

Während bei großen Wafern und Einkristallen das induktive Verfahren dominiert, hat sich bei den kleinen und sehr kleinen (z.T. nur Bruchstücken von Wafern) bei uns das kapazitive Verfahren

bewährt, das einen möglichst großen Anteil der Schwingkreiskapazität aus dem Dielektrikum des Samples gewinnt.

5. Störeinflüsse

Externe Störeinflüsse (Fernsehfunk, Bündelfunk, GSM900, andere Funk-Dienste) sind wegen der hohem Empfindlichkeit der Anordnung nur dadurch zu vermeiden, dass man im Spektrum eine geeignete Messfrequenz dazwischen wählt. Ebenso kann bei photoempfindlichen Samples das Fremdlicht der Raumbeleuchtung stören.

Interne Störeinflüsse (Versorgungsspannungen, Felder von Netzteilen, Fremdeinstreuungen, Schaltnetzteiljitter, mechanische Schwingungen) machten eine Umkonstruktion der Netzversorgung (konsequenter Einsatz analog geregelter Netzteile, aufwendige HF-Verdrosselung bei Lüftermotoren) notwendig. Da schon geringe mechanische Lageänderungen des Samples Störsignale produzieren, wird in praxi der Resonator vom Gerät über ein flexibles Koax-Kabel abgekoppelt.

Verfahrensbedingte Fehler entstehen sowohl bei den Samples als auch bei den Resonatoren durch HF-Erwärmung im Betrieb, da rund 100 bis 200 mW an den Ruheverlusten in Wärme umgesetzt wird, so dass sich mechanische Ausdehnung beim Resonator und thermische Effekte auch am Sample selbst bemerkbar machen.

[1] Sinton Consulting, WCT-100 Silicone Lifetime Tester

[2] Ahrenkiel and Jonston; Contactless Measurement of Recombination Lifetime in Photovaltaic Materials; National Renewable Energy Labaratory (NREL), Golden CO, USA

Parallelkursregelung schneller mobiler Roboter

Gerd Nowack

Labor für Präzisions- und Datenmesstechnik,
c/o Lehrstuhl für Netz- und Datensicherheit, Fakultät für Elektrotechnik und Informationstechnik
Ruhr-Universität Bochum, IC 4/146, D-44780 Bochum Gerd.Nowack@rub.de

Abstracts

Ein mobiler Roboter muss sich kontrolliert fortbewegen können. Die Steuerung der Lenkung ist das Ergebnis einer Bahnplanung, die die Kenntnis der Start- und Zielposition sowie der frei verfügbaren Flächen im Raum voraussetzt. Zusätzliche Sensorik ist erforderlich, um die aktuelle Verfügbarkeit eines Weges festzustellen. Abgestellte Gegenstände und natürlich der Mensch müssen vor einer Kollision geschützt werden.

Der gegenwärtiger Stand der Technik ist der, dass mobile Roboter sehr langsam fahren: 10 bis 40cm/s. Diese Geschwindigkeit ist meist konstant und auf das kritischste Wegstück abgestimmt: die engste Kurve und die erforderliche schnellste Reaktion auf unerwartete Ereignisse. Eine ca. zehnmal höhere Robotergeschwindigkeit könnte bei Geradeausfahrt erreicht werden, z.B. entlang langer Gänge oder zwischen zwei Werkshallen. Dabei tritt vor allem das Problem auf, den geraden Kurs genau zu halten. Lösungen sind hier z.B. eine schnelle Parallelfahrt zu einer Wand mit Hilfe einer berührungslosen Abstandsmessung oder auch der Einsatz eines Kreiselkompasses.

In diesem Beitrag wird eine berührungslose Abstandsmessung vorgestellt. Eine Videokamera wird an den vier Seiten zusätzlich mit Lasern ausgerüstet. Die Justierung erfolgt so, dass das Punktmuster bei dem kleinsten vorgesehenen Abstand dem Bildrand möglichst nahe liegt. Bei Vergrößerung des Abstandes von Messsystem und Wand verkleinert sich das Punktmuster. Dabei wird die Auflösung immer geringer, da auch die Leuchtpunkte immer kleiner werden und das Intensitätsmaximum nur noch über eine geringe Pixelanzahl gemittelt werden kann. Zur seitlichen Abstandsbestimmung zwischen Roboter und Wand hätten zwei Leuchtpunkte gereicht. Mit Hilfe des dritten Leuchtpunktes kann festgestellt werden, ob die Wand zur Laufrichtung des Roboters schräg steht. Dies ist für die schnelle Parallelfahrt des Roboters wichtig zu wissen. Mit dem vierten Leuchtpunkt könnte sogar die Krümmung der Wand bestimmt werden. Aus den vier Signalen lassen sich folgende Ergebnisse ableiten: Nachweis, dass eine ebene Wand seitlich vorhanden ist, Nachweis, dass diese Wand zur Roboterrichtung parallel steht und last not least, dass diese Wand einen messbaren, also regelbaren Abstand hat.

1. Einleitung/Historischer Überblick

1950: Dr. Grey Walter baut die „kybernetische Schildkröte“ (ähnlich einem Dreirad), Vorläufer der heutigen Roboter, „Steuerung“ durch einen 1-Röhren-„Computer“, Sensorik: Lichtempfänger, Besonderheit: kehrte wieder an den Startpunkt (Lichtquelle) zurück, wenn Batterien leer waren.

1954: Patentanmeldung von George C. Devol für: „Programmiertes Umsetzen von Teilen“. Hierbei wird Manipulatorarmen das Montieren mit visueller Sensorik beigebracht.

1955: Omnivac-Roboter mit visuellem System, Funksteuerung, rotatorische Kinematik und Wirkorgane, stabiler Rumpfteil, aber geringe Belastbarkeit des „Wirkteils“ (Roboterarme)

1958: Jack Kilby (Texas Instruments) erfindet die integrierte Schaltung

≈1965: KHG, Deutschland, baut einen fahrbaren Manipulator für Wartungsarbeiten in Kernenergieanlagen

1960: Unimate mit hydraulischem Antrieb von Unimation Corp.

1967: Das Atomforschungszentrum in Harwell baut „Rivet“

1970: UdSSR, Lunochod: Einsatz auf dem Mond, Betrieb 10 Monate Erkundungsfahrten

1979: Roboter „Hermann“: Einsatz in Three Mile Island
1986: Braitenberg-Vehikel mit NN: Eingangsinformationen sind Sensorsignale, z.B. Helligkeit und Abstand, sie werden gewichtet (w_{i+} oder w_{i-}) und addiert. Zwei Motoren ergeben einen gelenkten mobilen Roboter, der auf verschiedene Reaktionen trainiert werden kann: Zu/Wegfahrt auf/von einer Lichtquelle (Geschwindigkeit helligkeitsgesteuert) und Bremsung über Abstandssensoren. Man interpretiert menschliche Reaktionen: Aggression, Feigheit,. ...
1993: Robotereinsatz im Weltraum durch das Deutsche Zentrum für Luft- und Raumfahrttechnik (DLR)
1995: Kuka-Roboter mit PC-Programmierung
1997: Sojourner, der erste mobile Roboter auf dem Mars 6-rädrig
2004: Mars Exploration Rover (MER), Nasa, 6-rädrig
2004: Asimo, der Android der Fa. Honda

2. Aussichten für zukünftige Roboteranwendungen

Roboter-Unterseeboote, Roboter-Landmaschinen: Waldarbeit durch 6-beinige Schreitroboter, Roboteraffe zum Pflücken hoch hängender Früchte, z.B. Früchte der Macauba-Palme mit stacheligem Stamm
Baurobotic: Roboter bauen Hochhäuser, sukzessiv Etage um Etage
Bohrroboter: bohrt dünne programmierbare Löcher durch die Erde zur Leitungsverlegung, Vermeidung von Schäden an vorhandenen Einrichtungen wie Gas-/Wasserleitungen
Putzroboter: Bahnhöfe, Flughäfen … Skywash für Flugzeuge, Schiffsrumpfreinigung
Büroroboter: automatische Bodenreinigung, Papierkorbentleerung und Botendienste
Werkschutzroboter: fährt gezielt bestimmte Positionen an und überträgt Videoaufnahmen
Aufklärungsroboter: Roboterflugzeuge, Miniflugzeuge, Spannweite 7,5 cm, Videokamera in Größe eines Zuckerwürfels, mit Übertragungshardware: 6 g Gewicht
Feuerwehrroboter: ziehen den Wasserschlauch in gefährliche Positionen, Ausrichtung der Düse wird fern- oder Infrarot gesteuert
Roboterschafe zum Rasenmähen, Roboterballjunge beim Tennis
Tankroboter (Wasserstoff kann nicht mehr manuell getankt werden.)
Minenräumroboter, Fernreisen durch den Weltraum mit Roboterbesatzung
Androiden als Modelle z.B. erkrankter Menschen: Diagnosetraining für Ärzte

3. Grundprobleme der Roboter

Orientierung des Roboters:
Wo bin ich? Ortung der Position, GPS
Wo will ich hin? Koordinaten des Zielpunktes, Vorgabe
Wie komme ich dahin? Wegeplan aus dem Raummodell, Korrekturen on Board
Kollisionsfreie Wege nach dem Potentialfeldverfahren (spezielle Expansionsmethode):
Weg über die Linie minimalen Potenzials

Intelligente Funktionen für die Orientierung des Roboters:
(1) Umgebungserfassung mit Sensorik: Abstandsmessung: Alternativen US, 2D-/3D-Laserscanner oder CCD-Kamera. Daraus: Warnabstand (mögliche Reaktion planen) und Schutzabstand (Reaktion notwendig)
(2) Raummodell, aus dem Start- und Zielpunkt, sowie Wegeplanung bestimmt werden

Gesetze der Robotik von Isaac Asimov, Science Fiction Autor

(1) Der Roboter darf kein menschliches Wesen verletzen oder durch Untätigkeit zulassen, dass einem menschlichen Wesen Schaden zugefügt wird.
(2) Ein Roboter muss dem ihm von einem Menschen gegebenen Befehlen gehorchen, es sei denn, ein solcher Befehl würde mit dem ersten Gesetz in Konflikt geraten.

(3) Ein Roboter muss seine eigene Existenz beschützen, solange dieser Schutz mit dem ersten und zweiten Gesetz in Konflikt gerät.

Diese Gesetze gelten ohne Zweifel nicht nur für fiktive Roboter.

Technische Daten von Roboterplattformen: (aus: /1/)

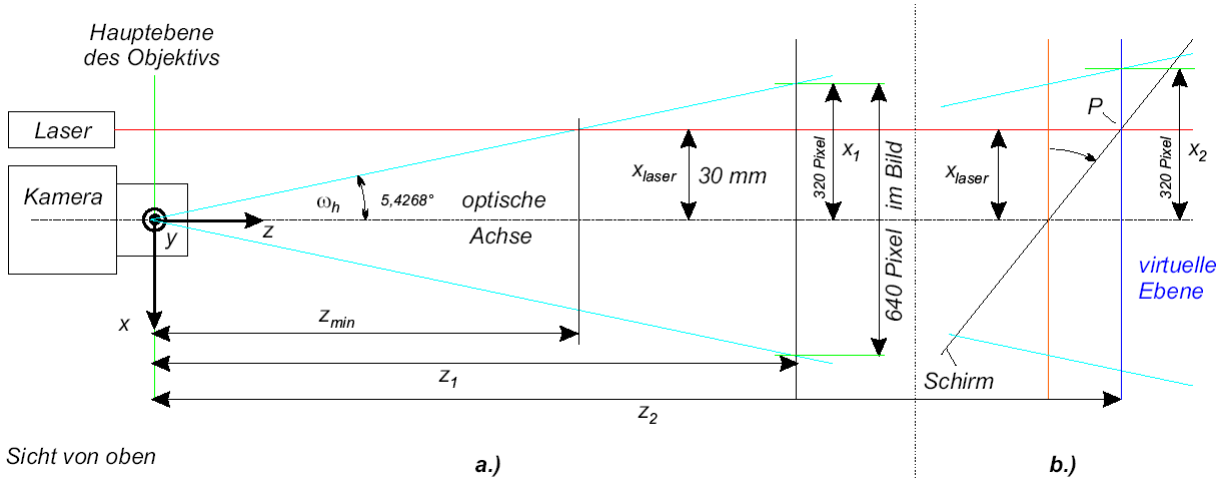
(1) Roboterbaukästen von Lego bzw. Fischertechnik: nicht entwicklungsfähig
(2) RWI- (heute: iRobots, vertrieben über Activmedia) Plattformen, verwendet durch einige Teams beim Robocup, der Fußballweltmeisterschaft der Roboter
(3) K-Team, Schweiz, bietet Khepera oder Koala an
(4) Fraunhofer-Institut für Autonome intelligente Systeme AiS, Sankt Augustin, bietet KURT2 (Kanal-Untersuchungs-Roboter-Testplattform) nunmehr als universelle Plattform (2) an: Antrieb: 90 W Motor, 21,6 V, 5Ah, Betriebszeit: 3-4 h, 10 Entfernungssensoren: US und IR, außerdem ein Laserscanner, Geschwindigkeit bis 3,5m/s. Entwicklungsstand: koordinierte Kurvenfahrt mehrerer Roboter ohne gegenseitige Kollision

4. Das Konzept der punktgenauen, berührungslosen Abstandsmessung

Parallel zur optischen Achse eines CCD-Kamera-Systems (Kappa Typ DX1-1394a mit Firewire-Schnittstelle, 15-30 Bilder/s) werden die Lichtstrahlen von vier Laserdioden abgestrahlt. Das Laserpunktmuster wird von der Kamera aufgenommen. Je weiter der Reflexionsschirm (oder die Wand) entfernt ist, umso kleiner ist der Punktabstand auf dem Bildsensor. Die Genauigkeit der Abstandsmessung (besser: der Abstandsberechnung) ist von der Bildauflösung des CCD-Sensors (640x480 Pixel à 7,4 µm x 7,4 µm auf 4,75mm x 3,6mm) abhängig. Die digitale Schnittstelle macht eine eindeutige Zuordnung der Helligkeit und der Ortskoordinaten möglich. Die Kamera besitzt einen c-Mount-Anschluß, der für Wechselobjektive geeignet ist. Im Projekt wurde das Objektiv: Tevidon 1,4/25mm der Fa. Carl Zeiss Jena verwendet. Die äquivalente Kleinbildformatbrennweite beträgt ca. 180mm. Die verschiedenen Öffnungswinkel betragen: horizontal: 10,85°, vertikal: 8,24° und diagonal: 13,60°. Die Achsenwinkel und ihr jeweiliger Tangens betragen: $\omega_h = 5{,}427°$ ($\tan \omega_h = 0{,}095$), $\omega_v = 4{,}12°$ ($\tan \omega_v = 0{,}072$), $\omega_d = 8{,}30°$ ($\tan \omega_d = 0{,}1458$).

Um das Laserpunktmuster hervorzuheben wird zusätzlich ein Rotfilter mit $\lambda_g = 620$nm verwendet. Als Laserdioden werden TIM-203-Dioden mit einer Leistung von 3mW verwendet.

Die Berechnungsmethode für die Entfernung wird in der folgenden Abbildung erläutert.



Angenommen der Laserstrahl läge in der Horizontalebene mit 30mm Abstand von der optischen Achse und sein Reflexionspunkt würde auf Pixel 100 gemessen, dann ist die Entfernung:

$$z_1 = \frac{30\,\text{mm}}{0{,}095} \cdot \frac{320\,\text{pixel}}{100\,\text{pixel}} = 1010{,}53\,\text{mm}$$

Die Entfernung bei Messung auf Pixel 90 ist entsprechend größer:

$$z_2 = \frac{x_{laser}}{\tan \omega_h} \cdot \frac{x_{2,px}}{x_{laser,px}} = \frac{30\,\text{mm}}{0,095} \cdot \frac{320\,\text{pixel}}{90\,\text{pixel}} = 1122{,}81\,\text{mm}$$

5. Justierung der Laser bzw. Kalibrierung des Abstandes

Eine mechanische Justierung der Laser hat sich als unmöglich herausgestellt, weil die Laserstrahlen nicht einmal parallel zur Gehäusewand austreten. Da Justierungsfehler mit dem Abstand zunehmen, war es notwendig, für den Abstand einen Berechnungsweg zu finden, der keine parallelen Laserstrahlen zur optischen Achse voraussetzt. Die Laserstrahlen werden als allgemeine Geraden im Raum betrachtet. Projiziert man die allgemeine Gerade auf die (x,z) bzw. (y,z)-Ebenen erhält man:

$$x = m_h \cdot z + b_h$$
$$y = m_v \cdot z + b_v$$

Aus beiden Gleichungen kann der Abstand z bestimmt werden, wenn die Geradensteigungen (m_h , m_v) bzw. die Achsenabschnitte (b_h , b_v) bekannt sind. Damit folgt:

$$z = \frac{b_h}{k_h \cdot x_{px} - m_h}$$

mit:

$$k_h = \frac{\tan \omega_h}{320}$$

bzw.:

$$z = \frac{b_v}{k_v \cdot y_{px} - m_v}$$

mit den Pixelkoordinaten für x_{px} und y_{px}. Das sind ganzzahlige Größen für die Pixelnummer des Lichtschwerpunktes der Laserpunkte. Die Bestimmung der Geradensteigungen (m_h , m_v) bzw. der Achsenabschnitte (b_h , b_v) erfolgt über zwei bekannte Punkte $P_{1,2}(x_{1,2}, y_{1,2}, z_{1,2})$ der Raumgeraden. Es ergeben sich folgende Lösungen:

$$m_h = k_h \left(\frac{\Delta x_{px}}{\Delta z} z_1 + x_{2,px} \right) \qquad b_h = -k_h z_1 \Delta x_{px} \left(1 + \frac{z_1}{\Delta z} \right)$$

und abgekürzt:

$$m_h = k_h m'_h \qquad b_h = k_h\, b'_h$$

Das Ergebnis ist:

$$z = \frac{b'_h}{x_{px} - m'_h}$$

Analog gilt natürlich auch:

$$z = \frac{b'_v}{y_{px} - m'_v} \qquad m'_v = \frac{\Delta y_{px}}{\Delta z} z_1 + y_{2,px} \qquad b'_v = -z_1 \Delta y_{px} \left(1 + \frac{z_1}{\Delta z}\right)$$

Dieses Ergebnis wäre für Kalibrierung des Abstandes geeignet, wenn denn die z-Koordinaten der beiden Punkte bekannt (also messbar) wären. Die Lage der Hauptebene des Objektivs ist aber tatsächlich nicht bekannt. Die fehlende Information kann ersetzt werden, wenn man drei Punkte der Raumgeraden betrachtet. Nun erhält man zwei messbare Differenzen zwischen den Punkten P_1 und P_2 bzw. P_2 und P_3.
Die z-Koordinaten der drei Punkte können wie folgt berechnet werden:

$$z_1 = \frac{-\Delta x'_{px} \Delta z (\Delta z' + \Delta z)}{\Delta z \Delta x'_{px} - \Delta z' \Delta x_{px}} \qquad z_2 = z_1 + \Delta z \qquad z_3 = z_1 + \Delta z + \Delta z'$$

mit:

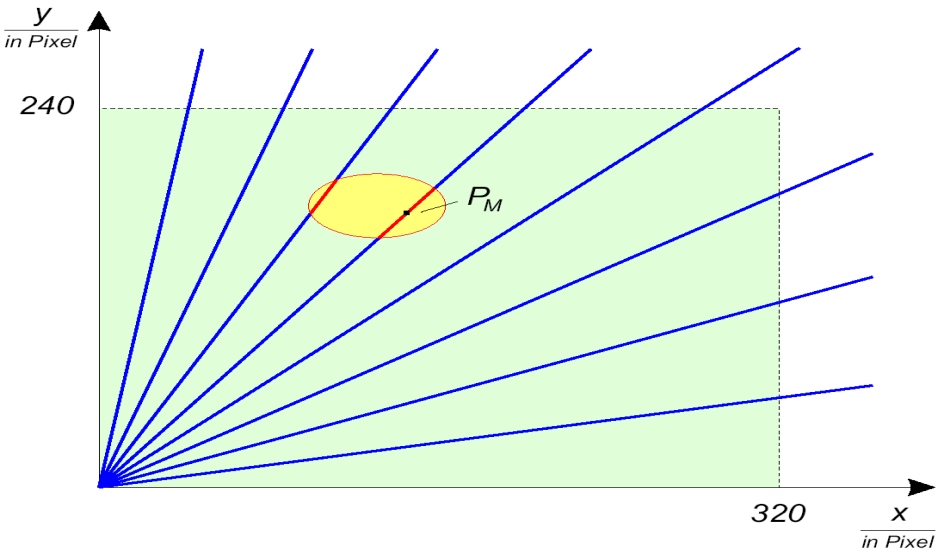
$$\Delta x_{px} = x_{2,px} - x_{1,px} \qquad \Delta x'_{px} = x_{3,px} - x_{2,px}$$

Die Kalibrierung des Abstandes kann noch weiter verbessert werden durch Verwendung vieler Punkte (also mehr als drei) auf der Raumgeraden. Durch Mittelung und Regression kann der Fehler genügend genau reduziert werden.

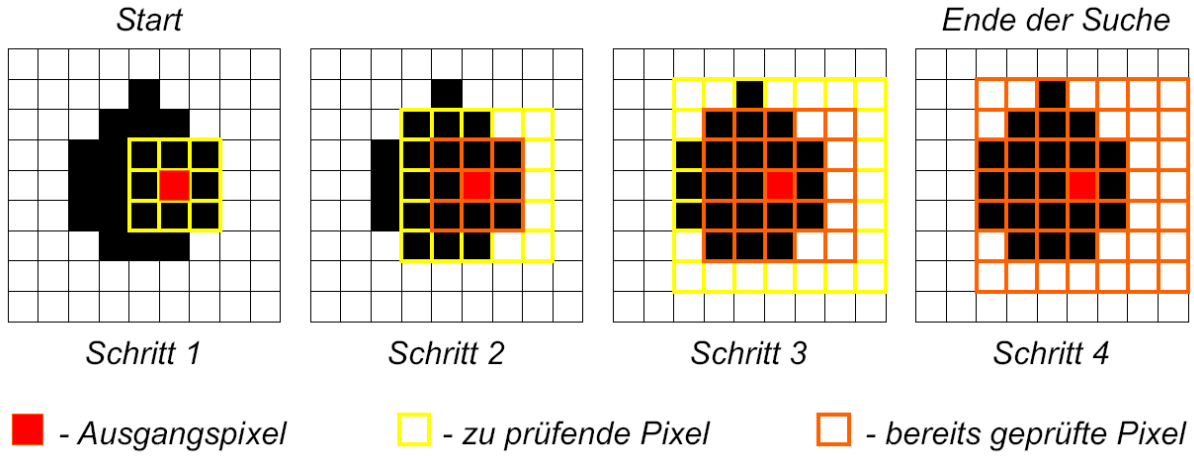
6. Messaufbau und Kalibrierung

Der Messaufbau besteht aus einer optischen Bank mit einem fest montierten, aber um die x- und z-Achse drehbaren Schirm. Die Kamera, zusammen mit ihren vier Laserstrahlern, ist auf einem Wagen montiert, der längst der optischen Bank verschoben werden kann, um verschiedene Abstände zum Schirm einstellen zu können. Zunächst wird die Kamera auf den kürzesten Abstand gestellt. Die Laserpunkte haben dann im Bild den größten sinnvollen Abstand voneinander. Danach wird die Entfernung in 100 mm Schritten vergrößert. Außerdem werden in jeder Position 100 Abstandsmessungen durchgeführt, über die gemittelt wird.
Die Auswertung des Kamerabildes erfolgt wie folgt:

1. Der Bildraum wird in 4 Segmente aufgeteilt, also für jeden Laserpunkt eins.
2. Zur schnellen Suche des Pixelbildes wird nicht abgescannt, sondern auf Zentralstrahlen gesucht, ob die Helligkeit über einem vorgegebenen Grenzwert liegt. Das ist sinnvoll, weil bei großen Abständen die Abbildung des Laserpunktes immer kleiner wird und auf die Mitte zurückt.



Jetzt werden alle weiteren Pixel des Pixelbildes gesucht. Dazu wird die Nachbarschaft in einer 9-er, 16-er, 25-er usw. Matrix untersucht, bis alle Pixel über dem Schwellwert gefunden sind.

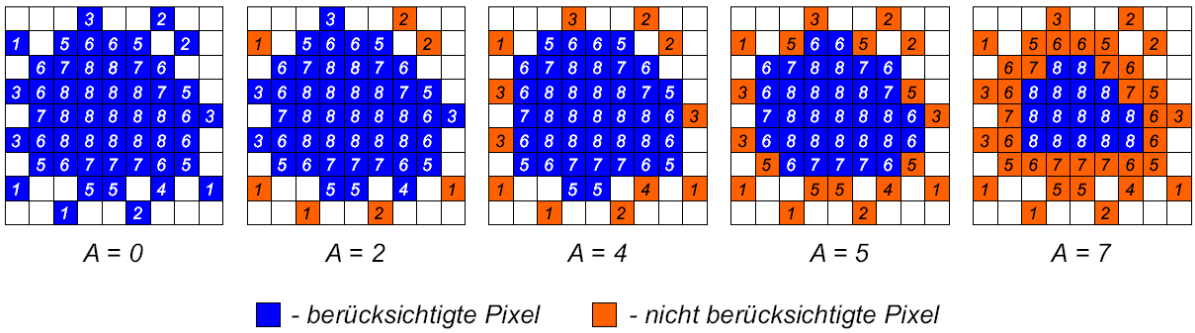


Der mit der Helligkeit ω gewichtete Mittelpunkt des Pixelbildes ergibt sich zu:

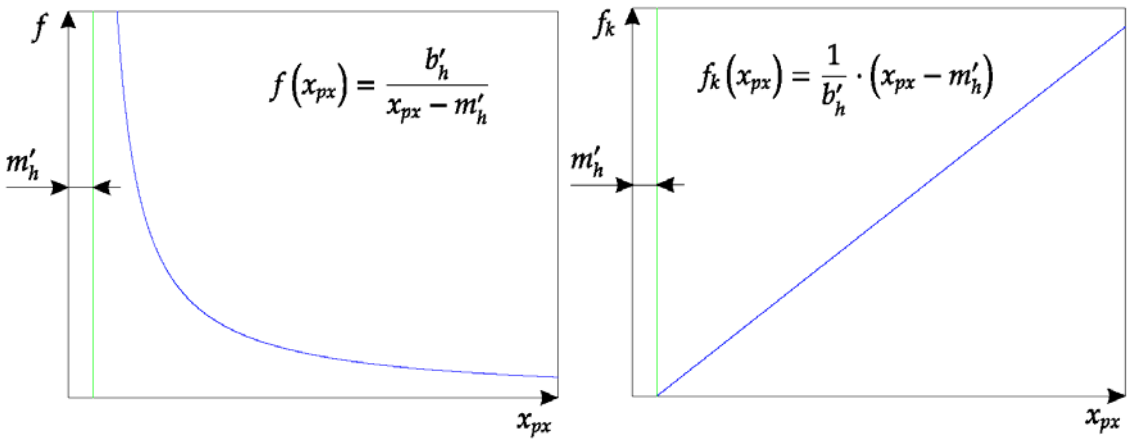
$$P_{mittel} = (x_m, y_m) \quad \text{mit :} \quad x_m = \frac{\sum_i \omega_i x_i}{\sum_i \omega_i} \quad \text{und} \quad y_m = \frac{\sum_i \omega_i y_i}{\sum_i \omega_i}$$

Eine besondere Schwierigkeit tritt im Randbereich auf. Dort haben die Helligkeitswerte der Pixel in etwa die Größe des vorgegebenen Schwellwertes. Da nun die Kamera automatisch einen Helligkeitsabgleich durchführt, bilden sich keine stabilen Randpixel. Dieser stochastische Fehler wird nicht sinnvoll durch Mittelung ausgeglichen. Erfolgreich wird durch Auswertung gesetzter bzw. nicht gesetzter Pixel per Software festgestellt, wie viel Nachbarn ein Pixel hat. Verwendet man nur Pixel mit 8-er Umgebung, so sind die stochastischen Fehler ausreichend stark unterdrückt.

Die Zahl in den einzelnen Pixeln steht für die Anzahl ihrer "schwarzen" Nachbarpixel



Mit Hilfe der aufgenommenen Daten aus 20 Abständen können die Parameter: m'_h , b'_h bzw. m'_v , b'_v nach Ausgleichung der Messwerte mit einer linearen Umkehrfunktion bestimmt werden.



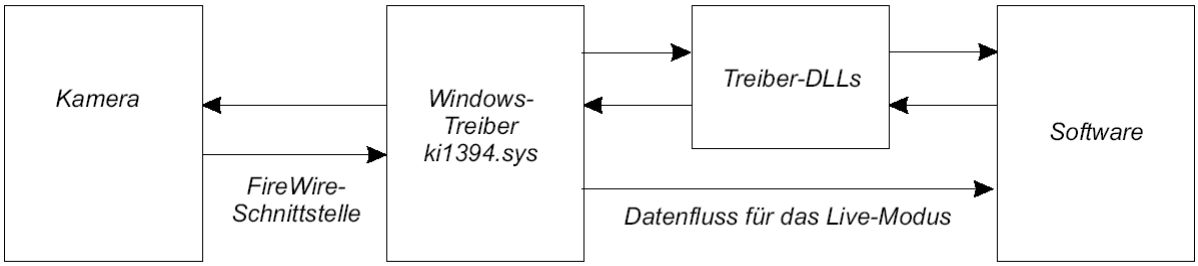
Aus den Werten der Ausgleichsgeraden: m_a und b_a folgen die Parameter des betrachteten Laserstrahls:

$$b'_h = \frac{1}{m_a} \qquad m'_h = -\frac{b_a}{m_a}$$

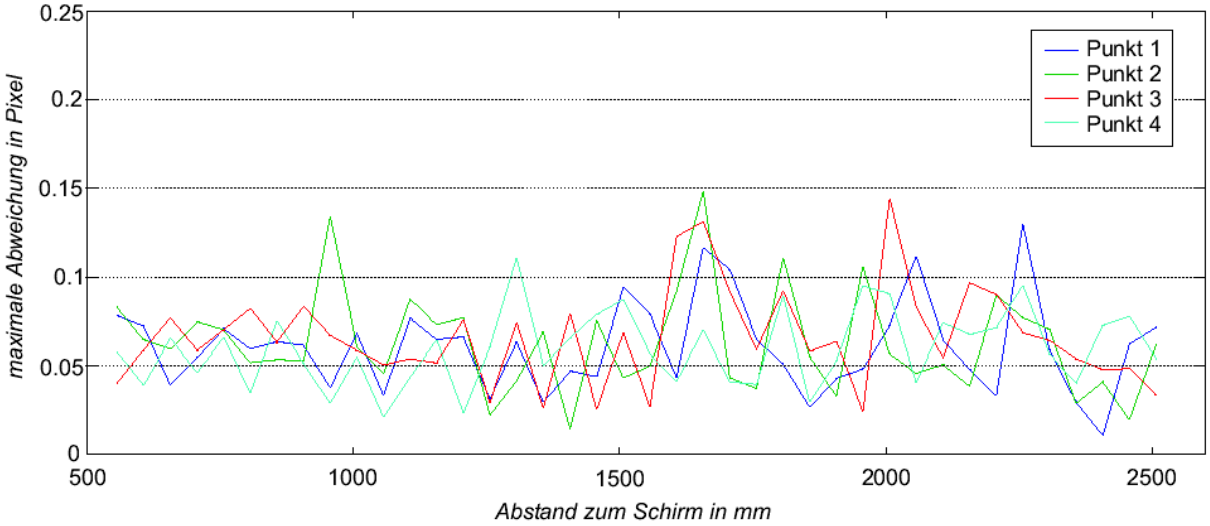
Entsprechende Formeln gelten für die m'_v , b'_v. Wie man leicht sieht, kann die Entfernung entweder aus der x- oder der y-Koordinate des Pixelschwerpunktes bestimmt werden. Sinnvoll ist die Verwendung der x-Koordinate, da sie eine größere Pixelauflösung hat.

8. Ergebnisse der Abstandsmessung

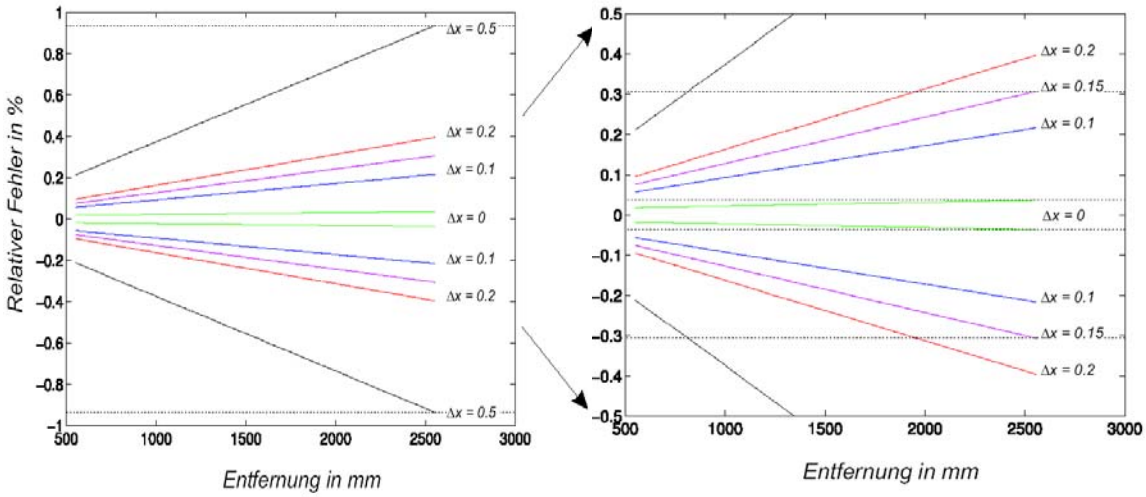
Die folgende Abbildung zeigt die Verbindung von Kamera und Bediensoftware:



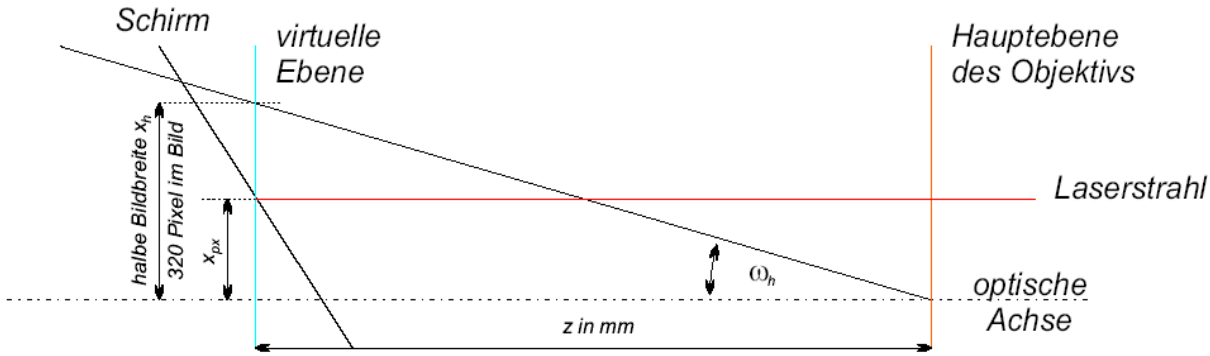
Aufgrund von stochastischen Schwankungen tritt eine maximale Abweichung in Pixel auf:



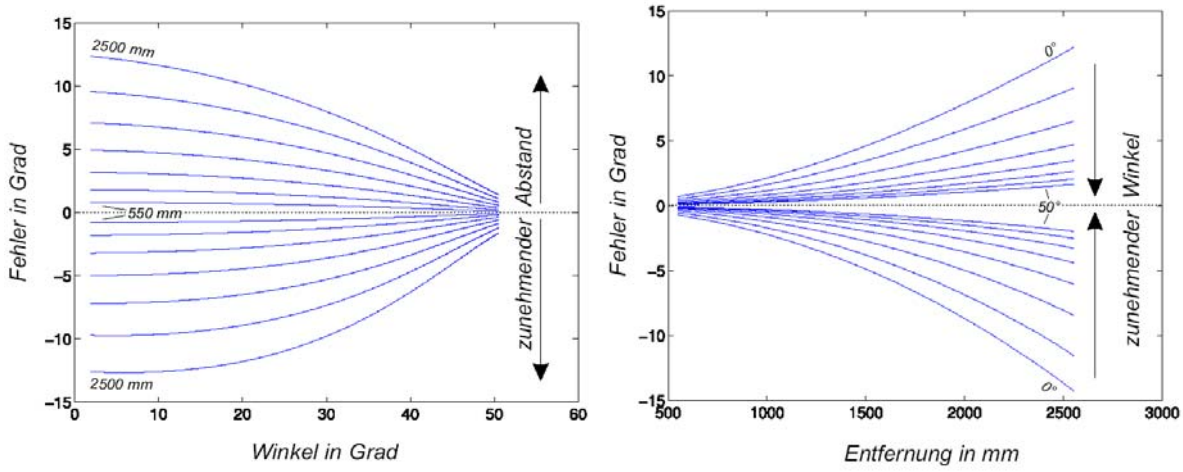
Der maximale Fehler beträgt $\Delta x = 0{,}15$ Pixel. Für den relativen Fehler der Entfernungsmessung folgt in Abhängigkeit vom Abstand und dem stochastischen Fehler Δx:



Last not least sollten auch die Neigungswinkel der Projektionsebene bestimmt werden. Der Fehler der Abstandsmessung überträgt sich sehr effektiv in einen Fehler der Winkelmessung. Die betrachtete Anordnung zeigt folgende Abbildung:



Der Fehler des horizontalen Neigungswinkels ergibt sich zu (Annahme: Δx = 0,2 Pixel):



9. Danksagung

Mein besonderer Dank gilt Herrn Arpad Krakovszki, der im Rahmen seiner Diplomarbeit dieses Thema bearbeitet hat. Wir standen in einem ständigen, produktiven Dialog, so dass die gestellte Aufgabe mit großer Zufriedenheit gelöst werden konnte.
Verglichen mit den neuen Arbeitsgebieten der Universität im Bereich der Elektrotechnik nimmt die Bedeutung der Präzisionsmesstechnik leider rapide ab. Weltweit kann man einen solchen Trend allerdings nicht feststellen.

10. Literatur

/1/ Worst, Rainer und Kirchner, Frank: KURT2, eine mobile Plattform für die Robotikforschung, Robotik 2002, VDI-Bericht 1679, S. 389 - 394
/2/ Braitenberg, V.: Künstliche Wesen, Verhalten kybernetischer Vehikel, Vieweg 1986
/3/ Arkin, R.: Behavior-Based Robotics, MIT Press 1998
/4/ Veerbeck, Christian: Reaktive Steuerung autonomer mobiler Roboter, Dissertation

Gerd.Nowack@rub.de

Datentransfer für Multidetektor

DE147 / DE148

Entwicklung & Aufbau einer 16 Bit Datenübertragungsstrecke mit mind. 8 MHz Abtastgeschwindigkeit

Ersatz für DE118- DE129

Autor: Waldemar Przybilla

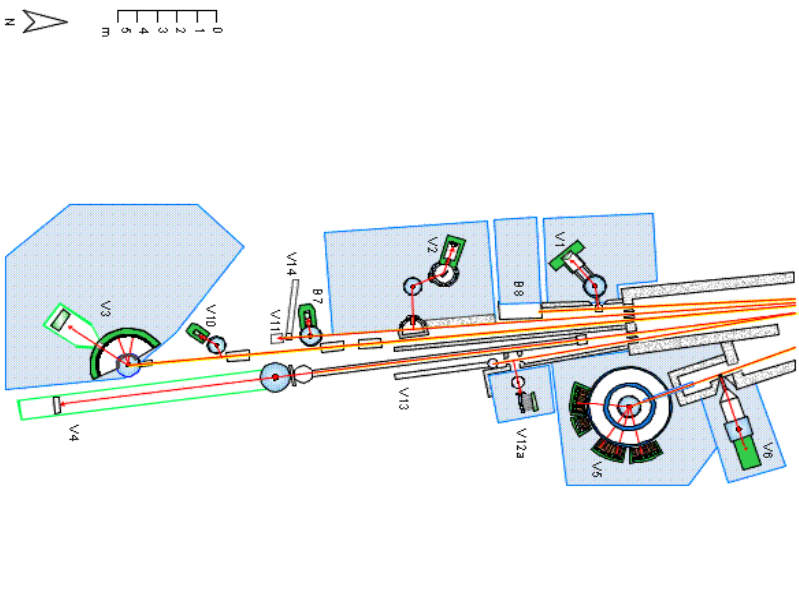
Mitwirkender : Winfried Altmann

Gliederung

- Übersicht Experiment V5
- Probleme
- Entwicklungsziel
- LASER- Übertragungsstrecke
- Übertragungseigenschaften
- Zusammenfassung

Übersicht Experiment V5

- **Übersicht Experiment V5**
- Probleme
- Entwicklungsziel
- LASER-Übertragungsstrecke
- Übertragungseigenschaften
- Zusammenfassung



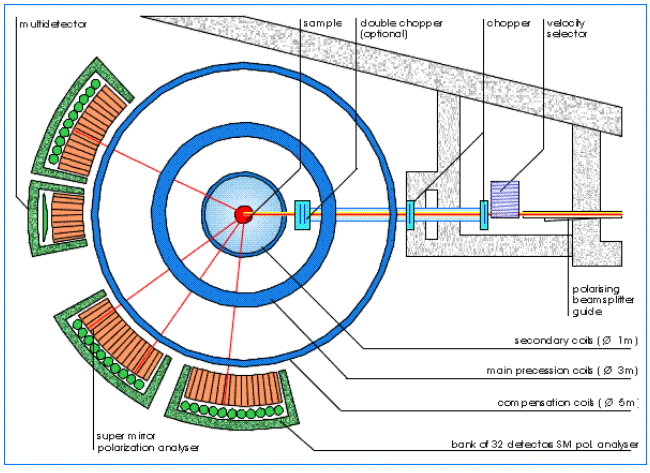
Neutronenleiter-Halle (V- Halle)

Waldemar Przybilla

Übersicht Experiment V5

- **Übersicht Experiment V5**
- Probleme
- Entwicklungsziel
- LASER-Übertragungsstrecke
- Übertragungseigenschaften
- Zusammenfassung

The Neutron Spin Echo (NSE) precession field, is created by three pairs of coils with diameters 1, 3 and 4.8 m respectively. Each pair is mounted in a Helmholtz like fashion with one coil above and one coil below the horizontal scattering plane. The centers of all coils are placed on the same vertical axis, which crosses the sample position. In each pair of coils the electric currents are oriented oppositely to each other. In the NSE configuration the double chopper is removed and the other two discs are blocked in open position.



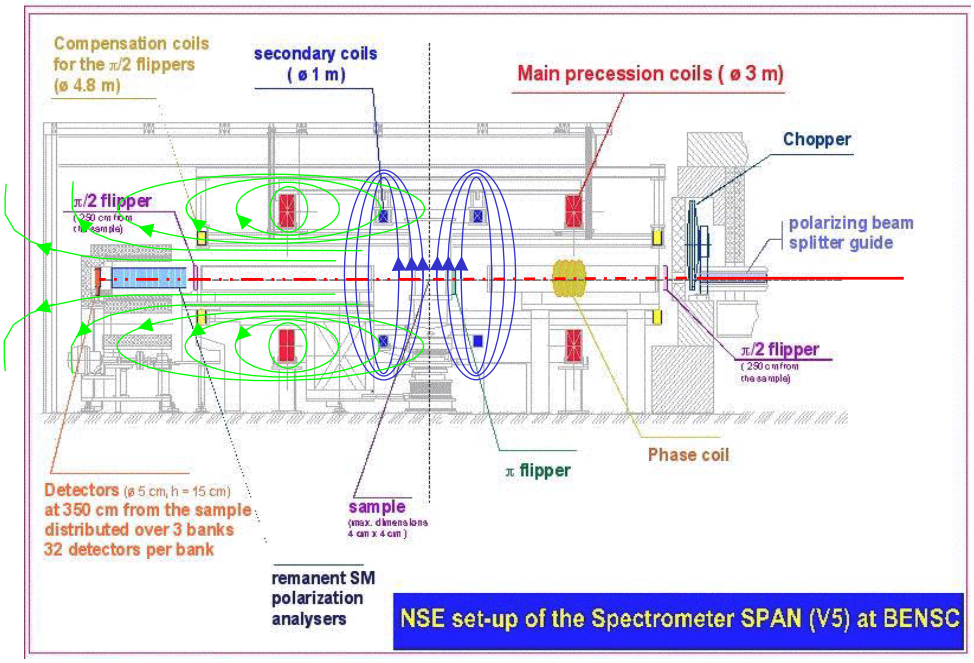
Time of Flight
In the TOF configuration, after the velocity selector, the neutrons pass through 2 single and one double chopper. The discs have a diameter of 700 mm and rotate at a maximum speed of 10 000 rpm. The double chopper is located just before the sample and is made up of two counter rotating discs, which offers the possibility to choose between two different sets of windows. The resulting TOF resolution is typically 0.1 meV at 0.7 nm.

Info

Waldemar Przybilla

Übersicht Experiment V5

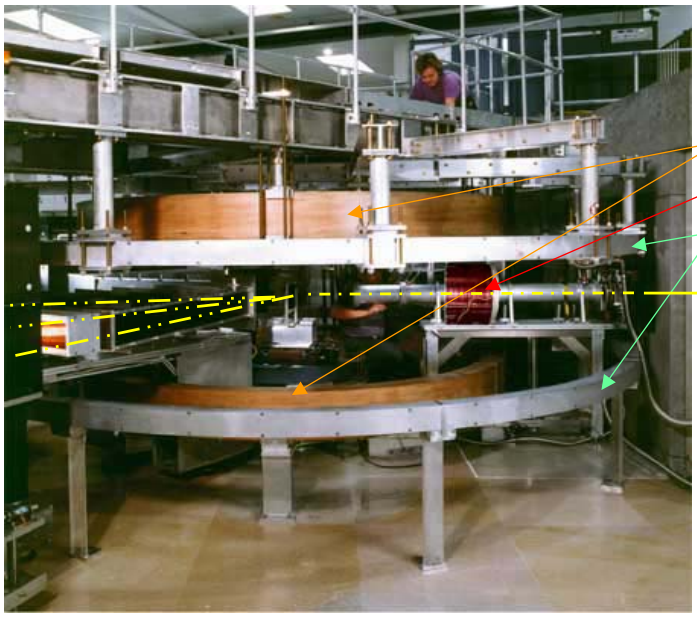
- **Übersicht Experiment V5**
- Probleme
- Entwicklungsziel
- LASER-Übertragungsstrecke
- Übertragungseigenschaften
- Zusammenfassung



Waldemar Przybilla

Übersicht Experiment V5

- **Übersicht Experiment V5**
- Probleme
- Entwicklungsziel
- LASER-Übertragungsstrecke
- Übertragungseigenschaften
- Zusammenfassung



The coils in an aluminum housing have ø 4.8 m and the brownish coils are the main precession coils with ø 3 m

The phase coil around the incoming beam and the flipper coils

Waldemar Przybilla

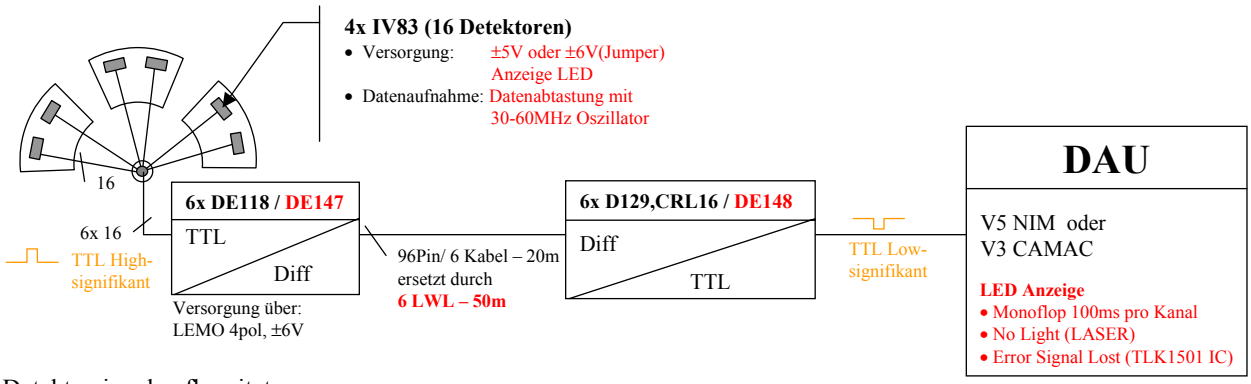
- **Übersicht Experiment V5**
- Probleme
- Entwicklungsziel
- LASER-Übertragungsstrecke
- Übertragungseigenschaften
- Zusammenfassung

Übersicht Experiment V5

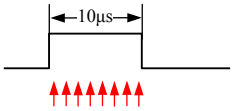
- An dem Experiment V5 werden jeweils vier Zählrohre in einem IV83 Verstärker/Diskriminator Modul zusammengefaßt.
- IV83 übernehmen das Puls-shaping und die Pegelwandlung auf TTL
- Je vier IV83-Module werden an einem Leitungstreiber DE118 (insgesamt also 16 Kanäle) zusammengefaßt und die Daten über ein 50-adriges Datenkabel als differentielle Stromsignale an das Empfängermodul CRL16 bzw. DE129 übertragen.
- Am Empfängermodul CRL16 werden die Level wieder in TTL konvertiert und die Signale über ein 34-poliges Flachbandkabel an die X11 Module der DAU weitergereicht. An den DE129 stehen außerdem Testbuchsen und LED's zur Kontrolle der Signale zur Verfügung.
- An V5 werden 96 Zählrohre betrieben.

Waldemar Przybilla

Übersicht Experiment V5



Detektorsignal aufbereitet durch IV83:



Abtastfrequenz: CLK (min 125 ns = 8 MHz)
Benutzt: 50 MHz

* Alle Änderungen bzw. Erneuerungen sind in rot gehalten

Info

- Übersicht Experiment V5
- **Probleme**
- Entwicklungsziel
- LASER-Übertragungsstrecke
- Übertragungseigenschaften
- Zusammenfassung

Probleme

- Die **DE118 Module** am V5 sind vor einigen Jahren im HMI gründlich überarbeitet worden (Masseverbindungen anders gelegt und verstärkt, ca. ein Dutzend Entkopplungs-C's eingelötet), da sie sehr **störanfällig** waren
- An den DE118 Module die noch im Urzustand sind, so wie sie aus Frankreich (ILL) geliefert wurden traten in letzter Zeit vermehrt **Störungen der Art** auf, das **einzelne Kanäle** für weniger als eine Sekunde mit **extrem hoher Zählrate gefeuert** haben und das **Spektrum verfälschten.**
- Da dieser Effekt nur sehr selten (alle paar Stunden) und nicht reproduzierbar auftritt, ist der Fehler nur sehr schwer zu analysieren
- Das **Experiment muß** nach Fertigstellung in die Neutronenleiterhalle II **umziehen** und sollte dort modernisiert wieder aufgebaut werden
- Eine **Verlängerung der Übertragungsstrecke** würde **zusätzliche Störungen** einbringen
- Die **50-poligen Steckverbindungen** an den 25 CAMAC Modulen (analog zu DE129) ist sehr **schlecht zu handhaben** und zudem **unzuverlässig**.

Waldemar Przybilla

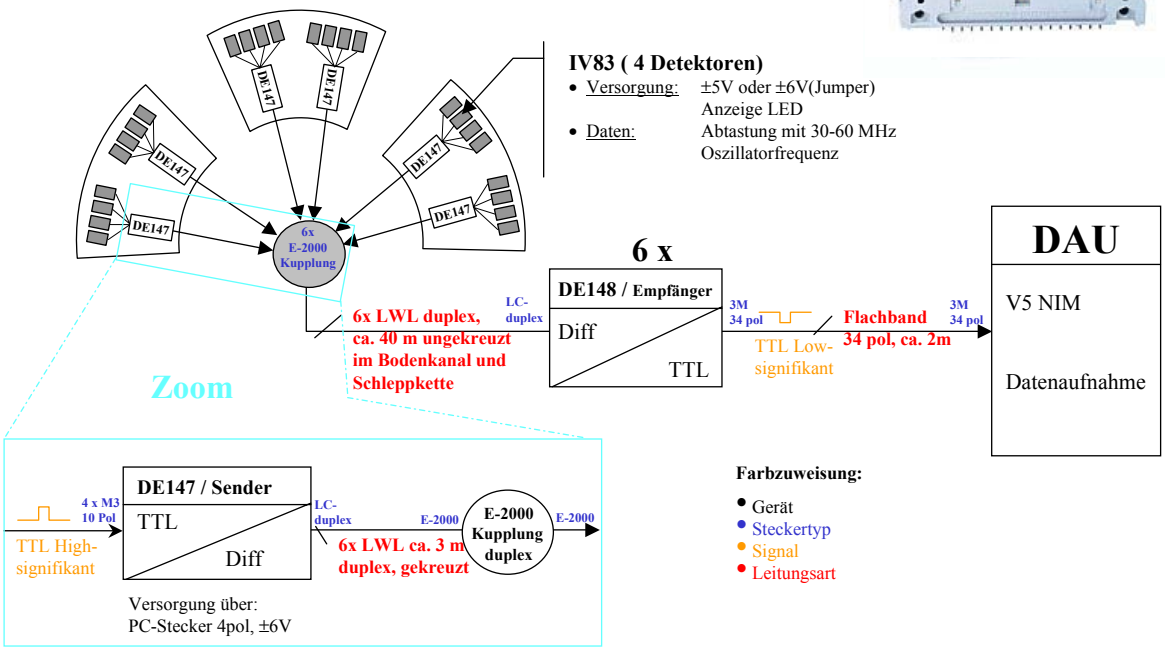
- Übersicht Experiment V5
- Probleme
- **Entwicklungsziel**
- LASER-Übertragungsstrecke
- Übertragungseigenschaften
- Zusammenfassung

Entwicklungsziel

- **elektromagnetische Störungen** von Außen werden durch den Einsatz einer Glasfaser **unterbunden.**
- **Handhabbarkeit** des Verbindungskabels wird **verbessert**. Eine Glasfaser (serieller Datentransfer) ersetzt ein unflexibles, schweres 50-adriges Kupferkabel (paralleler Datentransfer)
- **Kompatibilität** mit der restlichen Elektronik (**IV83** bzw. Modul **X11** der DAU) ist durch den Ersatz der Strecke **DE118- DE129** mit pin-kompatiblen Eingängen am DE118 und Ausgängen am DE129 **gewährleistet**
- **unterbrechungsfreihe Signale** aus dem Empfänger im „High"-Level Zustand (Ausgang nicht durch Glitches unterbrochen, da dies von der DAU als neues Ereignis gewertet wird)

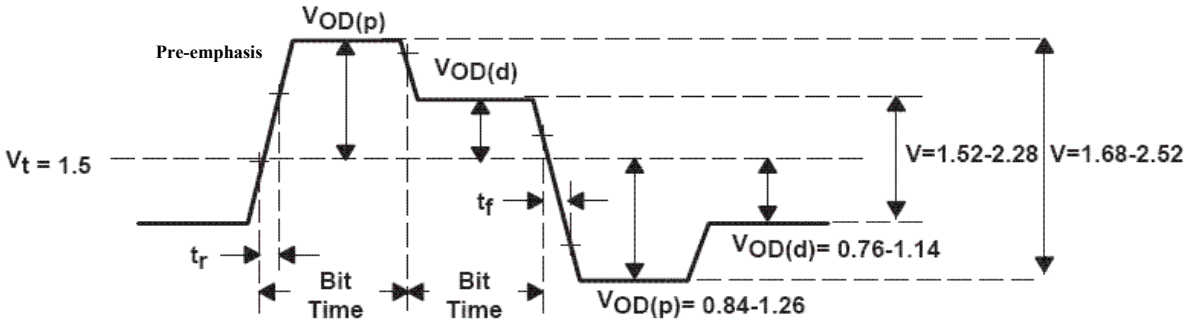
Waldemar Przybilla

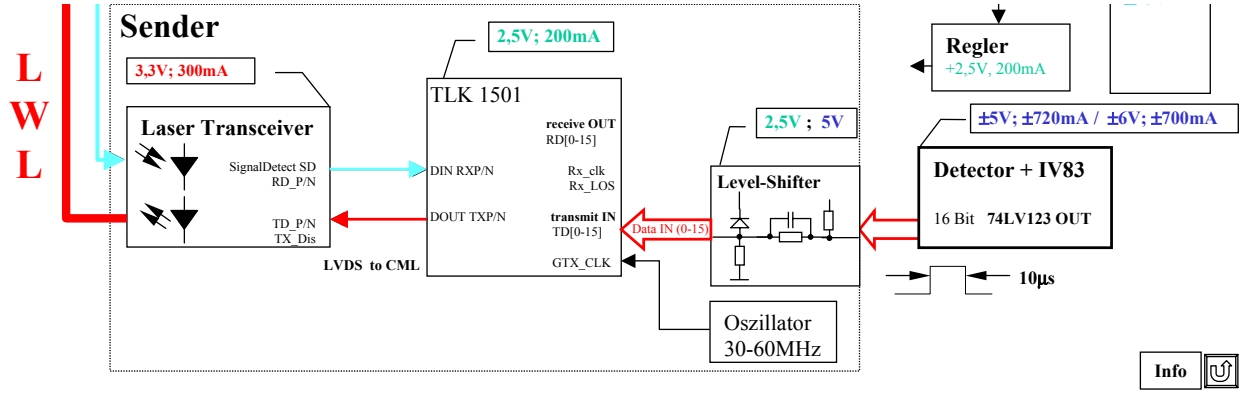
Entwicklungsziel



Info

LASER- Übertragung





Info

Funkionsweise

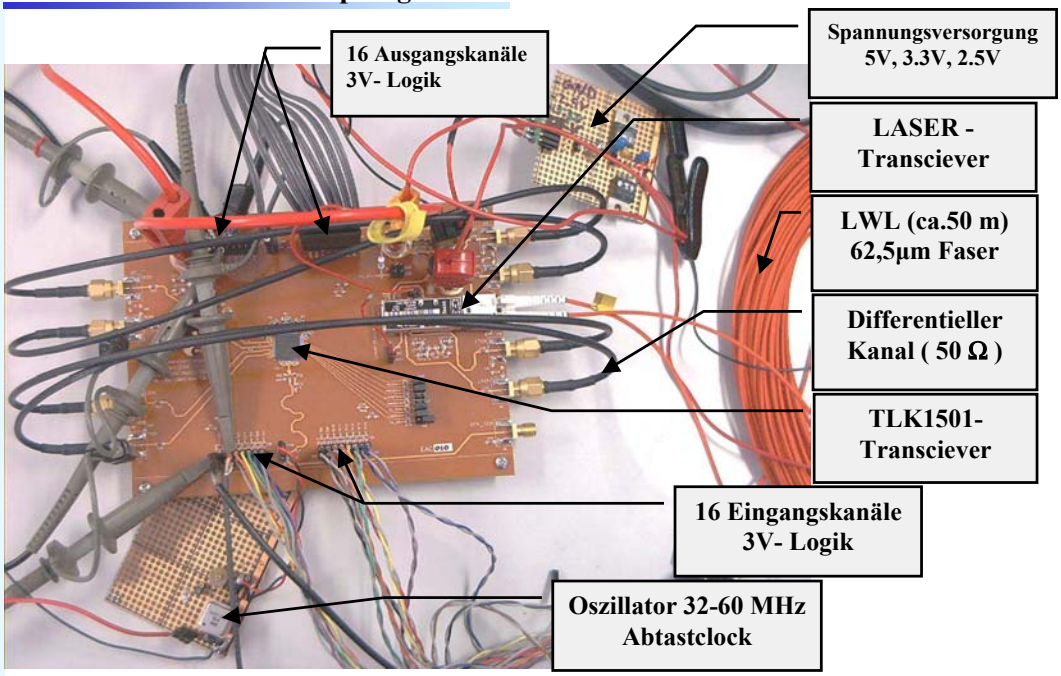
- Die 16 Detektorsignale aus den Zählrohren werden über 4 *IV83 Verstärker/Diskriminator* zusammengefasst und in TTL- Pegel (5 V Logik) gewandelt.

- Das *Sendemodul DE147 (Ersatz für Leitungstreiber DE118)* wandelt diese 5V-TTL in 3V –TTL, tastet diese 16 Kanäle mit mind. 8 MHz (hier 50 MHz) ab, codiert diese mit 8B/10B-Fehlerkorrekturcode auf ein 20bit Wort und sendet dieses mit der 20-fachen Geschwindigkeit seriell über einen diffenenziellen Kanal zum LASER.
  * *Stellt zusätzlich die Spannungsversorgung der IV83 her*

- Das *Empfängermodul DE148 (Ersatz für CRL16/DE116)* empfängt diese Signale per LWL, deseriallisiert und decodiert sie und sendet sie negiert und in 5V TTL-Logic auf die Ausgangsseite zur *DAU*
  * *Fehler bei der Decodierung sowie Leitungsbruch der Glasfaser werden mittels LED angezeigt*
  * *Alle Kanäle haben eine LED zur Anzeige des ankommenden Signals*

Waldemar Przybilla

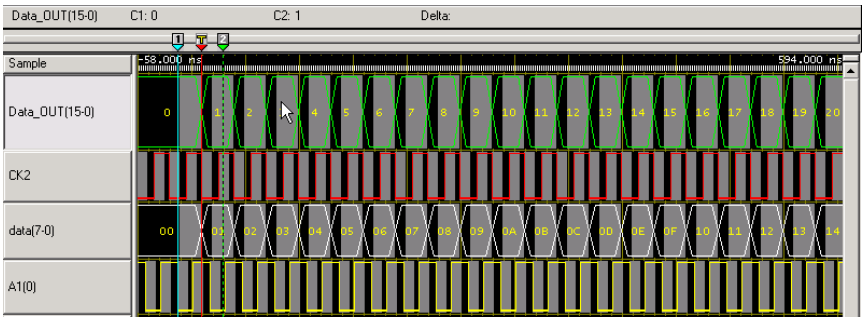
Testaufbau: Sende- & Empfangsmodul



Waldemar Przybilla

Übertragungseigenschaften

- Nach anlegen eines „Counter- Patterns“ an die 16 Eingangskanäle zeigt der 16 Bit-Ausgang der Übertragungsstrecke ebenfalls ein Hochzählen (hier im Dezimal-Format Dargestellt)
- Das rote Signal CK2 ist die aus der am Eingang angelegten Abtastfrequenz generierte Clock, die mittig zum Datensignal die pos. Flanke besitzt.



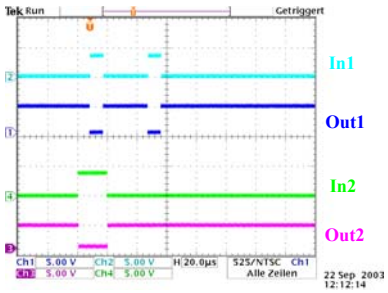
=> die generelle Funktion ist gegeben.

Waldemar Przybilla

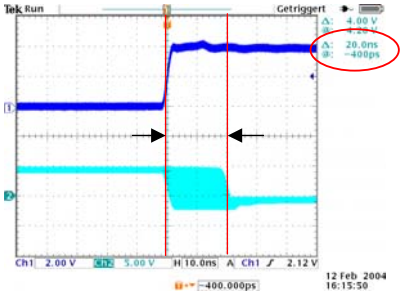
Ein und Ausgangssignale

Messung der Ein- und Ausgangssignale zweier Kanäle mit erwarteten Eingangs-impulsen der Pulsbreite 10µs:

- Die gegenseitige Verschiebung benachbarter Signale mittels Pulsgenerator hatte keinen negativen Einfluss auf die Ausgangssignale

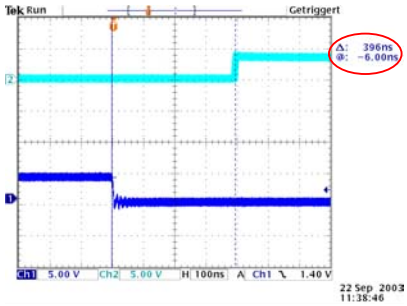


- Der Jitter des Ausgangsimpulses, hier um 395 ns verschoben, beträgt $\Delta t \approx 20$ ns bei einer Abtastfrequenz von $f_t = 50$ MHz ($\Delta t \approx 40$ ns bei $f_t = 32$ MHz) Der Jitter hat eine rechteckige Verteilungs-funktion mit leicht ansteigenden Flanken (Labormessung mit statistischen unabhängigen Signalen an einem Zählrohr)
- Da die DAU nur 125 ns genau abtastet ist dieser Jitter ohne Bedeutung



Waldemar Przybilla

Delay Messung und Berechnung



• Messung der Zeitdifferenz zwischen den Ein- und Ausgangssignalen ergibt im mittel ca. 396 ns

Diese Zeit entspricht ca. der Summe aus:

t1 = Wandel- und Codierzeit Sender
= 34..38 Bit times
$t1_{max}$ = 38 / (20*50 MHz)
= 38 ns

t2 = Decodierzeit = 76 .. 107 Bit times
$t2_{max}$ = 107 / (20*50 MHz)
= 107 ns

t3 = Laufzeit des Lichts im Medium Glas
= s / c_1 = 50 m / 199,9*10^6
= 250,17 ns

t_{ges}= $t1_{max}$+$t2_{max}$+t3 = 395,17 ns

n.b.
• Brechzahl von Glas eines LWL entspricht ca. n1= 1,5
• Brechzahl für das Vakuum (bzw. Luft) n_0 = 1.
• Für zwei verschiedene Stoffe mit den Brechzahlen n1 und n2 gilt:
c_0 / c_1= n_0 / n_1

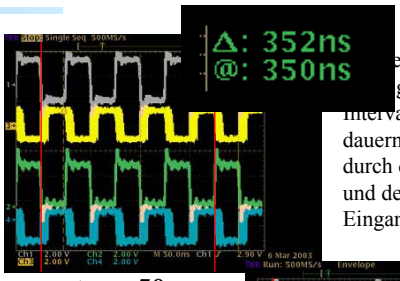
♥ $c_1 = c_0 / n_1$ = 299.792.000 m/s / 1,5
= 199.861.333 m/s

Waldemar Przybilla

Messung: CLK auf allen 16 Kanälen

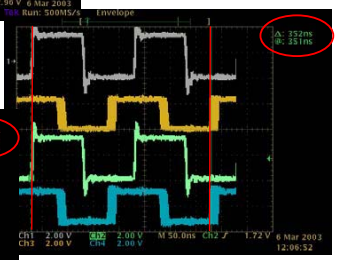
In dieser Messung wird die CLK (f_{CLK} = 2 -20 MHz) auf alle 16 Eingangskanäle gelegt. Hier sind zwei Kanäle jeweils Ein- und Ausgang dargestellt:

• Das Delay zwischen ein und Ausgangssignal sowie der Jitter am Ausgang sind hier unabhängig von Breite der Eingangsimpulse und dessen Taktfrequenz.

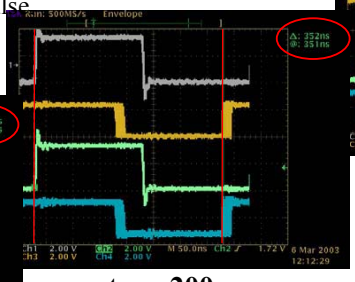


t_{CLK}= 50 ns

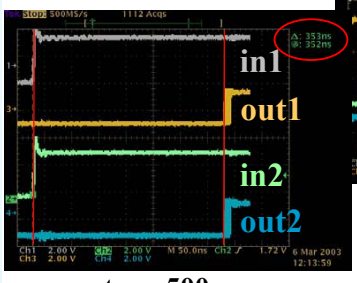
eis: Die Vervielfachung gnals innerhalb des ntervalls bei den Perioden-dauern 50 - 200 ns ist begründet durch die Laufzeit von ca.350 ns und der Periodizität des Eingangssignals.



t_{CLK} = 100 ns



t_{CLK}= 200ns



t_{CLK}= 500ns

(f_T=60 MHz)

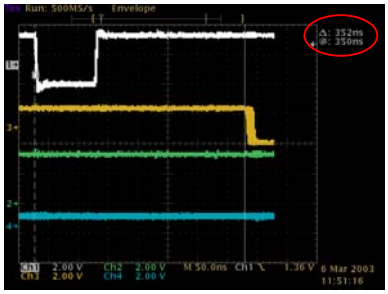
Waldemar Przybilla

Messung: Walking zeros

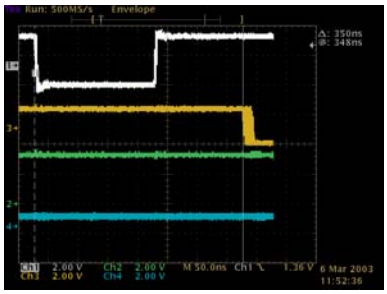
Das Verhalten der Schaltung wird zusätzlich bei unterschiedlichen Eingangsbitmuster untersucht:

- Bei einem Null-Impuls der zeitversetzt über alle Kanäle geht (walking-zero) ist das Delay und der Jitter unabhängig von Breite der Eingangsimpulse, und dessen Takt-frequenz (hier t_{clk}=100 ns und 200 ns)

- Auch andere Eingangsbitmuster wie „*Johnson Counter*“, „*Greycode Counter*“, und „*Walking ones*“ auf den 16 Kanälen beeinflußten die Messung des Delays sowie des Jitters nicht.



t_{CLK}= 100 ns



t_{CLK}= 200 ns

Zusammenfassung

- Die **Wandelzeit** von insgesamt 110- 145 Bit Times im Datenblatt ist Bauteilspezifisch und **unabhängig vom Codierungsaufwand** bei unterschiedlichen Eingangsbitmustern

- Die **8B/10B Codierung** im Baustein TLK1501 **gewährleistet eine ausreichend sichere Übertragung** (BER=10^{-10}) ohne Glitches im Signal

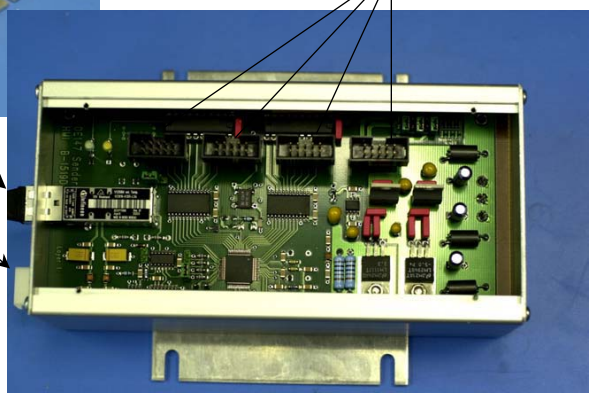
- **Störung von Außen** auf der Übertragungsstrecke durch elektrische oder magnetische Felder werden **durch die Übertragung per LWL ausgeschlossen**

- **Handhabbarkeit** der 6 Glasfaser (3cm Biegeradius) ist gegenüber den 96-poligen Kupferadern **deutlich verbessert**

- Übersicht Experiment V5
- Probleme
- Entwicklungsziel
- LASER-Übertragungsstrecke
- Übertragungseigenschaften
- **Zusammenfassung**

Ansicht von Sender und Empfänger

Sender DE147



Signal INPUT
IV83 Versorgung
M3, 10pol

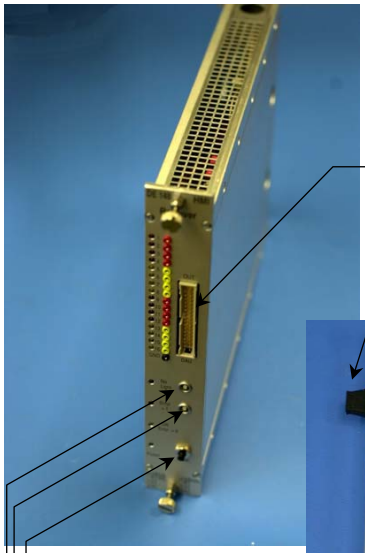
LASER, Signal-OUT
LC duplex

Versorgung
PC Stecker ±6V

Waldemar Przybilla

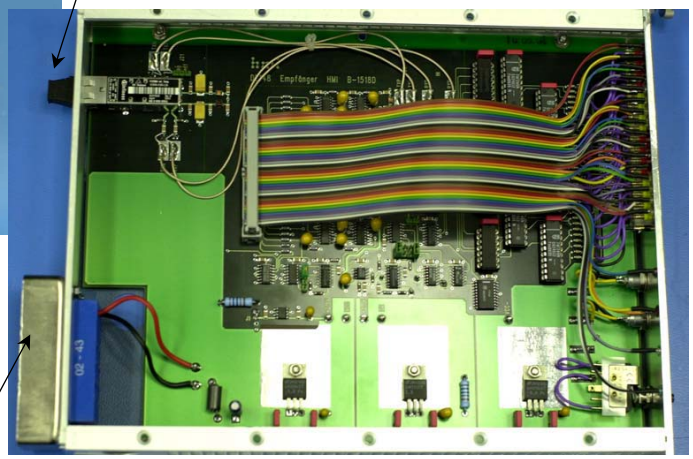
- Übersicht Experiment V5
- Probleme
- Entwicklungsziel
- LASER-Übertragungsstrecke
- Übertragungseigenschaften
- **Zusammenfassung**

Empfänger DE148



Signal (TTL)- OUT
3M-Stecker 34pol.

LASER, Signal-IN
LC duplex



Taster RESET

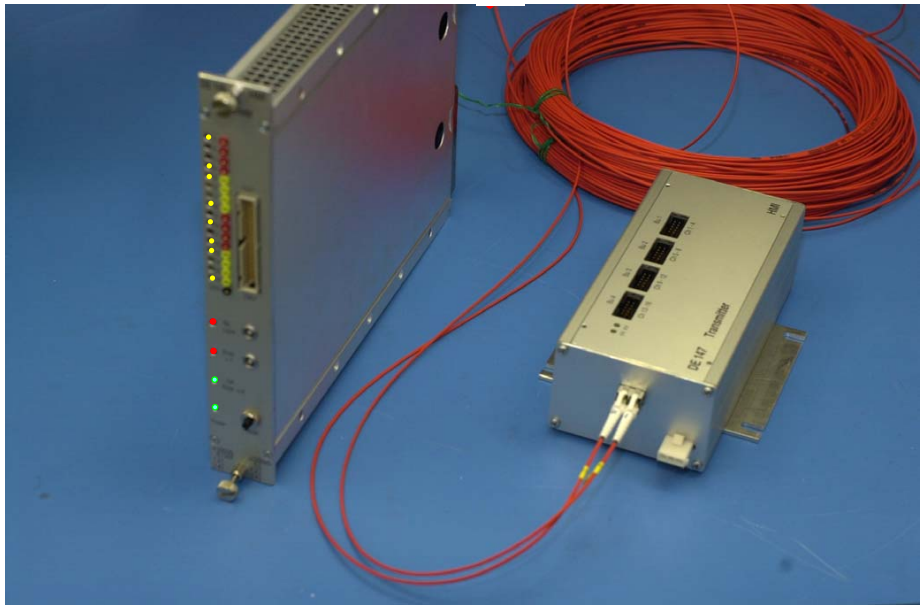
Signal ERROR
LEMO

Signal NO-Light
LEMO

NIM-Versorgung
SHV-NIM Stecker
± 6V

Waldemar Przybilla

Fragen und Anregungen ?



Waldemar Przybilla